

单 9-A 高速低侧栅极驱动器

FAN3121, FAN3122

说明

FAN3121 和 FAN3122 MOSFET 驱动器设计为通过提供高峰值电流脉冲来驱动低侧开关应用中的 N 沟道增强型 MOSFET。驱动器可匹配与 TTL 输入阈值电平 (FAN312xT) 或与 V_{DD} 成比例的 CMOS 输入阈值电平 (FAN312xC)。内部电路可使输出保持低电平状态, 直到电源电压进入工作范围, 从而提供欠压锁定功能。

FAN312x 驱动器内置用于最终输出级的 MillerDrive™ 架构。这一双极性/MOSFET 组合可在 MOSFET 开/关过程的米勒平台区域期间提供最高的峰值电流。

FAN3121 和 FAN3122 驱动器在引脚 3 (EN) 上实施使能功能, 这在过去业界标准引脚排列上未曾用过。该引脚于内部上拉至 V_{DD} 以获得高电平有效逻辑, 标准运行时为开路。

商用型 FAN3121/22 采用 3x3 mm 8-引线散热增强型 MLP 封装或 8-引线 SOIC 封装。AEC-Q100 符合汽车行业标准的版本可提供 8-引脚 SOIC 封装。

特性

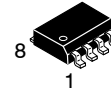
- 带使能输入的业界标准引脚排列
- 4.5-V 到 18-V 工作电压范围
- 11.4 A 峰值灌电流, $V_{DD} = 12 V$
- 9.7-A 灌电流 / 7.1-A 源电流, $V_{OUT} = 6 V$
- 反相配置(FAN3121)和同相配置(FAN3122)
- 无输入时内部电阻关闭驱动器
- 10 nF 负载时具有 23-ns / 19-ns (典型值) 的上升/下降时间
- 18 ns 至 23 ns 典型传播延迟时间
- 可选择 TTL 或 CMOS 输入阈值
- MillerDrive 技术
- 以热保护增强 3x3 毫米 8-引脚 MLP 或 8-引脚 SOIC 封装 (无铅工艺) 形式提供
- 额定温度为 -40°C 到 +125°C
- 符合汽车行业标准 AEC-Q100 (F085 版本)

应用

- 同步整流电路
- 高效 MOSFET 开关
- 开关电源
- DC-DC 转换器
- 电机控制
- 符合汽车行业标准的系统 (F085 版本)

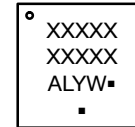


WDFN8 3x3, 0.65P
CASE 511CD

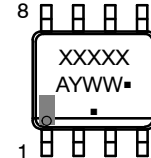


SOIC8
CASE 751EB

MARKING DIAGRAM



WDFN8



SOIC8

- XXXXX = Specific Device Code
- A = Assembly Location
- Y = Year
- W, WW = Work Week
- = Pb-Free Package

(Note: Microdot may be in either location)

*This information is generic. Please refer to device data sheet for actual part marking. Pb-Free indicator, "G" or microdot "▪", may or may not be present.

ORDERING INFORMATION

See detailed ordering and shipping information on page 18 of this data sheet.

FAN3121, FAN3122

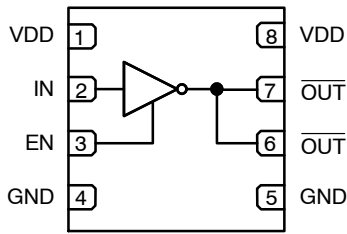


图 1. FAN3121 引脚配置

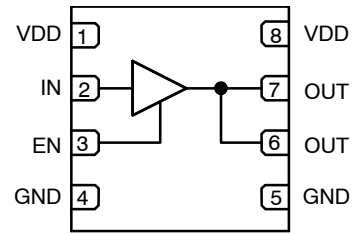


图 2. FAN3122 引脚配置

封装外形

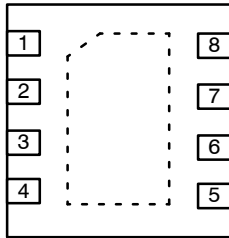


图 3. 3x3 毫米 MLP-8 (俯视图)

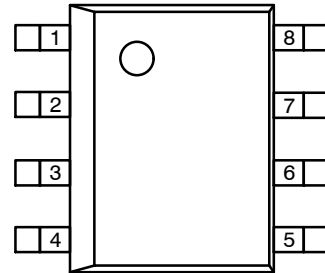


图 4. SOIC-8 (俯视图)

热特性 (注意 1)

封装	Θ_{JL} (注意 2)	Θ_{JT} (注意 3)	Θ_{JA} (注意 4)	Ψ_{JB} (注意 5)	Ψ_{JT} (注意 6)	单位
8 引脚, 3x3 mm 模塑无铅封装 (MLP)	1.2	64	42	2.8	0.7	°C/W
8 引脚, 小尺寸集成电路 (SOIC)	38	29	87	41	2.3	°C/W

1. 估计值来自于热模拟实验；实际值取决于实际应用。
2. Θ_{JL} (Θ_{JL}): 半导体结和所有引线（包括任何散热焊盘）的底表面之间的热阻，这些引线通常焊接到 PCB 上。
3. Θ_{JT} (Θ_{JT}): 半导体结和封装上表面之间的热阻，假设封装通过顶侧的散热片保持在统一温度。
4. Θ_{JA} (Θ_{JA}): 半导体结与外界环境之间的热阻阻值取决于 PCB 设计、散热器和气流。所给定的值针对自然对流、没有使用散热片，如适用的 JEDEC 标准 JESD51-2、JESD51-5 和 JESD51-7 中规定。
5. Ψ_{JB} (Ψ_{JB}): 热特性参数，表示在说明 4 中定义的热环境下半导体结温与应用电路板参考点之间的相关性。对于 MLP-8 封装，电路板参考被定义为与散热焊盘相连接、从封装的任意一端延伸出的 PCB 覆铜。对于 SOIC-8 封装，板参考定义为与引脚 6 相邻的 PCB 覆铜。
6. Ψ_{JT} (Ψ_{JT}): 热特性参数，表示在说明 4 中定义的热环境下半导体结温与封装顶部中心之间的相关性。

FAN3121, FAN3122

引脚定义

FAN3121	FAN3122	名称	说明
3	3	EN	使能输入。拉低该引脚，禁用驱动器。EN 兼容 TTL 和 CMOS IN 逻辑阈值电平。
4, 5	4, 5	GND	接地。输入与输出电路的公共参考地。
2	2	IN	输入。
	6, 7	OUT	栅极驱动输出。保持低电平，除非出现所需输入且 V_{DD} 高于 UVLO 阈值。
6, 7		\overline{OUT}	栅极驱动输出端 (跟输入端反相)。保持低电平，除非出现所需输入且 V_{DD} 高于 UVLO 阈值。
1, 8	1, 8	V_{DD}	电源电压。向 IC 提供电源。
		P1	散热焊盘 (仅限于 MLP 封装)。封装底部外露金属；可以悬浮或与 GND 连接；不适合承载电流。

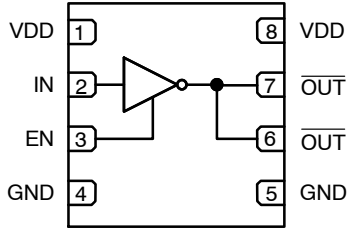


图 5. FAN3121 引脚分配 (重复)

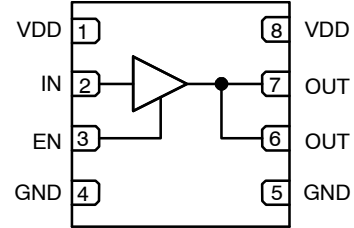


图 6. FAN3122 引脚分配 (重复)

输出逻辑

FAN3121		
EN	IN	\overline{OUT}
0	0	0
0	1 (注意 7)	0
1 (注意 7)	0	1
1 (注意 7)	1 (注意 7)	0

FAN3122		
EN	IN	OUT
0	0 (注意 7)	0
0	1	0
1 (注意 7)	0 (注意 7)	0
1 (注意 7)	1	1

7. 如果没有外部接线时的缺省输入信号。

FAN3121, FAN3122

框图

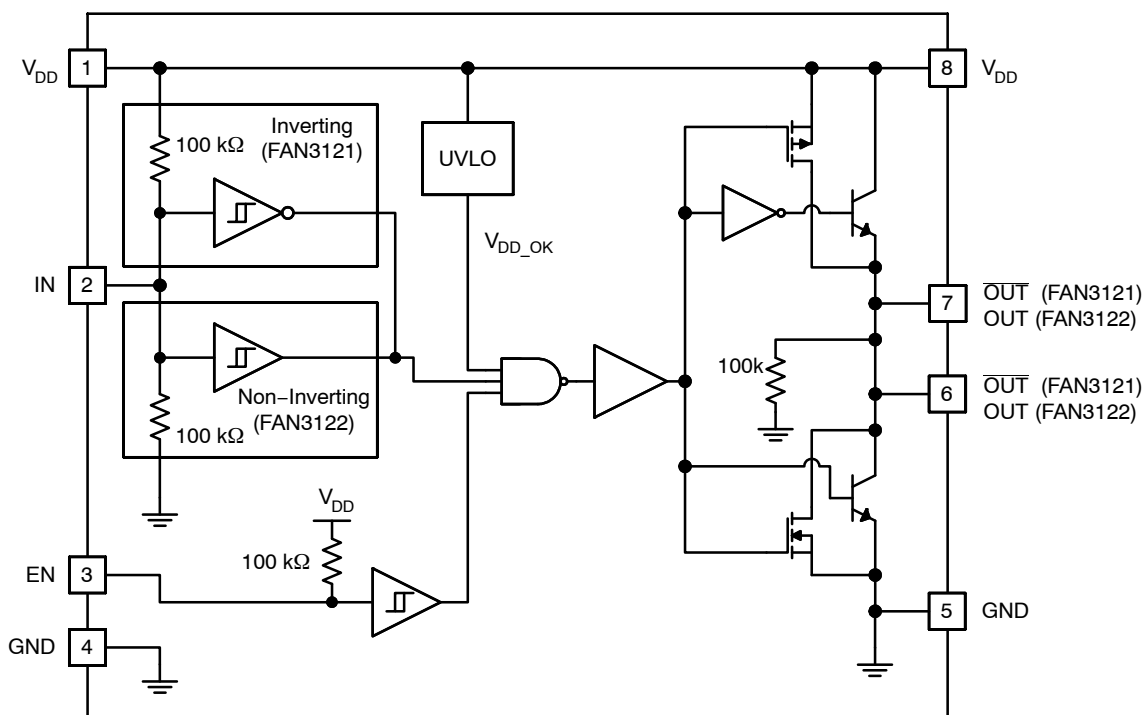


图 7. 框图

绝对最大额定值

符号	参数	最小值	最大值	单位
V_{DD}	V_{DD} 至 GND	-0.3	20.0	V
V_{EN}	EN 到 GND	GND - 0.3	$V_{DD} + 0.3$	V
V_{IN}	IN 至 GND	GND - 0.3	$V_{DD} + 0.3$	V
V_{OUT}	OUT 至 GND	GND - 0.3	$V_{DD} + 0.3$	V
T_L	引脚焊接温度, 10 秒	-	+260	°C
T_J	结温	-55	+150	°C
T_{STG}	存储温度	-65	+150	°C

Stresses exceeding those listed in the Maximum Ratings table may damage the device. If any of these limits are exceeded, device functionality should not be assumed, damage may occur and reliability may be affected.

(参考译文)

如果电压超过最大额定值表中列出的值范围，器件可能会损坏。如果超过任何这些限值，将无法保证器件功能，可能会导致器件损坏，影响可靠性。

推荐工作条件

符号	参数	最小值	最大值	单位
V_{DD}	电源电压范围	4.5	18.0	V
V_{EN}	使能电压 EN	0	V_{DD}	V
V_{IN}	输入电压 IN	0	V_{DD}	V
T_A	操作环境温度	-40	+125	°C

Functional operation above the stresses listed in the Recommended Operating Ranges is not implied. Extended exposure to stresses beyond the Recommended Operating Ranges limits may affect device reliability.

(参考译文)

高于推荐工作范围表格中所列电压时，不保证能够正常运行。长时间在推荐工作范围表格中规定范围以外的电压下运行，可能会影响器件的可靠性。

FAN3121, FAN3122

电气特性 ($V_{DD} = 12\text{V}$, $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$, 电流流入器件定义为正, 流出定义为负, 除非另有说明。)

符号	参数	工作条件	最小值	典型值	最大值	单位
电源						
V_{DD}	工作范围		4.5	-	18.0	V
I_{DD}	电源电流, 输入端 / EN 未连接	TTL	-	0.65	0.90	mA
		CMOS (注意 8)	-	0.58	0.85	
V_{ON}	器件导通电压 (UVLO)		3.5	4.0	4.3	V
V_{OFF}	器件关断电压 (UVLO)		3.30	3.75	4.10	V
FAN3121-F085, FAN3122-F085 (符合汽车行业标准的版本)						
V_{DD}	工作范围		4.5	-	18.0	V
I_{DD}	电源电流, 输入端 / EN 未连接	TTL	-	0.65	1.00	mA
		CMOS (注意 8)	-	0.58	0.85	
V_{ON}	器件导通电压 (UVLO)		3.5	4.0	4.3	V
V_{OFF}	器件导通电压 (UVLO) (注意 12)		3.25	3.75	4.15	V
输入端 (TTL, FAN312xT) (注意 9)						
V_{IL_T}	INx 逻辑低电平阈值		0.8	1.0	-	V
V_{IH_T}	INx 逻辑低电平阈值		-	1.7	2.0	V
V_{HYS_T}	TTL 逻辑滞回电压		0.40	0.70	0.85	V
FAN3121TMX, FAN3122TMX						
I_{IN+}	同相输入电流	IN 从 0 至 V_{DD}	-1	-	175	μA
I_{IN-}	反相输入电流	IN 从 0 至 V_{DD}	-175	-	1	μA
FAN3121TMX-F085, FAN3122TMX-F085 (符合汽车行业标准的版本)						
I_{INx_T}	同相输入电流 (注意 12)	IN = 0 V	-1.5	-	1.5	μA
I_{INx_T}	同相输入电流 (注意 12)	IN = V_{DD}	90	120	175	μA
I_{INx_T}	反相输入电流 (注意 12)	IN = 0 V	-175	-120	-90	μA
I_{INx_T}	反相输入电流 (注意 12)	IN = V_{DD}	-1.5	-	1.5	μA
输入端 (CMOS, FAN312xC) (注意 9)						
V_{IL_C}	INx 逻辑低电平阈值		30	38	-	$\%V_{DD}$
V_{IH_C}	INx 逻辑低电平阈值		-	55	70	$\%V_{DD}$
V_{HYS_C}	CMOS 逻辑滞回电压		12	17	24	$\%V_{DD}$
FAN3121CMX, FAN3122CMX						
I_{IN+}	同相输入电流	IN 从 0 至 V_{DD}	-1	-	175	μA
I_{IN-}	反相输入电流	IN 从 0 至 V_{DD}	-175	-	1	μA
FAN3121CMX-F085, FAN3122CMX-F085 (符合汽车行业标准的版本)						
I_{INx_C}	同相输入电流 (注意 12)	IN = 0 V	-1.5	-	1.5	μA
I_{INx_C}	同相输入电流 (注意 12)	IN = V_{DD}	90	120	175	μA
I_{INx_C}	反相输入电流 (注意 12)	IN = 0 V	-175	-120	-90	μA
I_{INx_C}	反相输入电流 (注意 12)	IN = V_{DD}	-1.5	-	1.5	μA
使能 (FAN3121, FAN3122)						
V_{ENL}	使能逻辑低电平阈值	EN 从 5 V 至 0 V	1.2	1.6	2.0	V
V_{ENH}	使能逻辑高电平阈值	EN 从 0 V 至 5 V	1.8	2.2	2.6	V
V_{HYS_T}	TTL 逻辑滞回电压		0.2	0.6	0.8	V
R_{PU}	使能上拉电阻		68	100	134	k Ω
t_{D1}, t_{D2}	传播延迟, CMOS EN (注意 10)		8	17	27	ns
t_{D1}, t_{D2}	传播延迟, TTL EN (注意 10)		14	21	33	ns

FAN3121, FAN3122

电气特性 ($V_{DD} = 12\text{ V}$, $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$, 电流流入器件定义为正, 流出定义为负, 除非另有说明。) (continued)

符号	参数	工作条件	最小值	典型值	最大值	单位
ENABLE (FAN3121-F085, FAN3122-F085) (符合汽车行业标准的版本)						
V_{ENL}	使能逻辑低电平阈值	EN 从 5 V 至 0 V	1.2	1.6	2.0	V
V_{ENH}	使能逻辑高电平阈值	EN 从 0 V 至 5 V	1.8	2.2	2.6	V
V_{HYS_T}	TTL 逻辑滞回电压		0.20	0.60	0.85	V
R_{PU}	使能上拉电阻		68	100	134	k Ω
t_{D1}, t_{D2}	传播延迟, CMOS EN (注意 10)		6	17	35	ns
t_{D1}, t_{D2}	传播延迟, TTL EN (注意 10)		8	22	34	ns

输出

I_{SINK}	OUT 电流, 中压, 灌电流 (注意 11)	OUT, 需 $V_{DD}/2$, $C_{LOAD} = 1.0\ \mu\text{F}$, $f = 1\ \text{kHz}$	-	9.7	-	A
I_{SOURCE}	OUT 电流, 中压, 源电流 (注意 11)	OUT, 需 $V_{DD}/2$, $C_{LOAD} = 1.0\ \mu\text{F}$, $f = 1\ \text{kHz}$	-	7.1	-	A
I_{PK_SINK}	OUT 电流, 峰值, 灌电流 (注意 11)	$C_{LOAD} = 1.0\ \mu\text{F}$, $f = 1\ \text{kHz}$	-	11.4	-	A
I_{PK_SOURCE}	OUT 电流, 峰值, 源电流 (注意 11)	$C_{LOAD} = 1.0\ \mu\text{F}$, $f = 1\ \text{kHz}$	-	10.6	-	A
t_{RISE}	输出上升时间 (注意 10)	$C_{LOAD} = 10\ \text{nF}$	18	23	29	ns
t_{FALL}	输出下降时间 (注意 10)	$C_{LOAD} = 10\ \text{nF}$	11	19	27	ns
t_{D1}, t_{D2}	输出传播延迟, CMOS 输入 (注意 10)	0 - 12 V_{IN} , 1 V/ns 变化速率	9	18	28	ns
t_{D1}, t_{D2}	输出传播延迟, TTL 输入 (注意 10)	0 - 5 V_{IN} , 1 V/ns 变化速率	9	23	35	ns
I_{RVS}	输出反向耐受电流 (注意 11)		1500	-	-	mA

FAN3121-F085, FAN3122-F085 (符合汽车行业标准的版本)

t_{RISE}	输出上升时间 (注意 10) CMOS 输入	$C_{LOAD} = 10\ \text{nF}$	12	23	31	ns
t_{FALL}	输出下降时间 (注意 10) CMOS 输入	$C_{LOAD} = 10\ \text{nF}$	12	19	27	ns
t_{RISE}	输出上升时间 (注意 10) TTL 输入	$C_{LOAD} = 10\ \text{nF}$	18	23	36	ns
t_{FALL}	输出下降时间 (注意 10) TTL 输入	$C_{LOAD} = 10\ \text{nF}$	10	19	28	ns
t_{D1}, t_{D2}	输出传播延迟, CMOS 输入 (注意 12)	0 - 12 V_{IN} , 1 V/ns 变化速率	6	18	35	ns
t_{D1}, t_{D2}	输出传播延迟, TTL 输入 (注意 10)	0 - 5 V_{IN} , 1 V/ns 变化速率	9	23	36	ns
V_{OH}	高电平输出电压 (注意 12)	$V_{OH} = V_{DD} - V_{OUT}$, $I_{OUT} = -1\ \text{mA}$	-	15	35	mV
V_{OL}	低电平输出电压 (注意 12)	$I_{OUT} = 1\ \text{mA}$	-	10	25	mV

Product parametric performance is indicated in the Electrical Characteristics for the listed test conditions, unless otherwise noted. Product performance may not be indicated by the Electrical Characteristics if operated under different conditions.

(参考译文)

除非另有说明, “电气特性” 表格中列出的是所列测试条件下的产品性能参数。如果在不同条件下运行, 产品性能可能与 “电气特性” 表格中所列性能参数不一致。

8. 电源电流较低, 源于 TTL 电路处于休止状态。
9. EN 输入具有修改的 TTL 阈值; 参照 ENABLE 一节。
10. 请参见图 8 和图 9 的时序图。
11. 未经生产测试。
12. 符合汽车行业标准的 F085 版本规格。

时序图

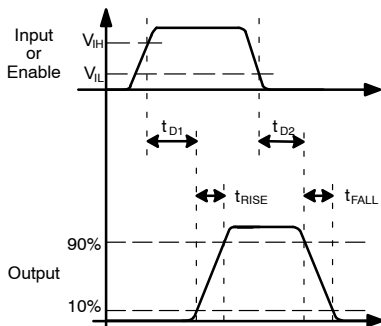


图 8. 同相

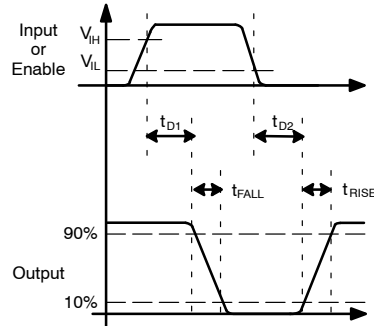


图 9. 反相

FAN3121, FAN3122

典型性能特征

(典型特征的条件是 25°C 且 25°C, 除非另有说明。)

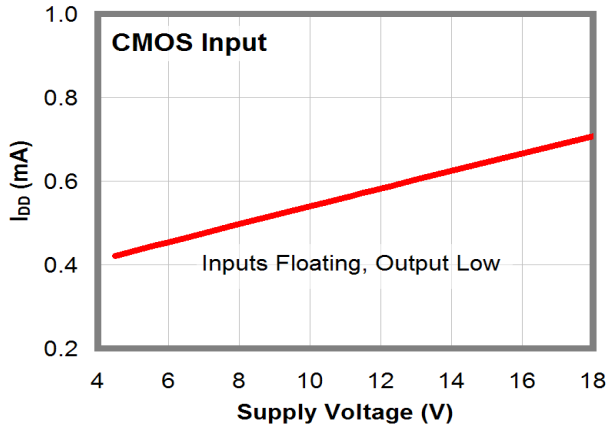


图 10. I_{DD} (静态) 与电源电压的关系 (注意 13)

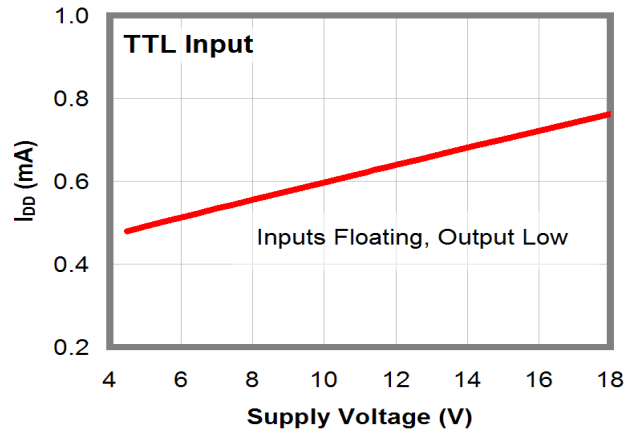


图 11. I_{DD} (静态) 与电源电压的关系 (注意 13)

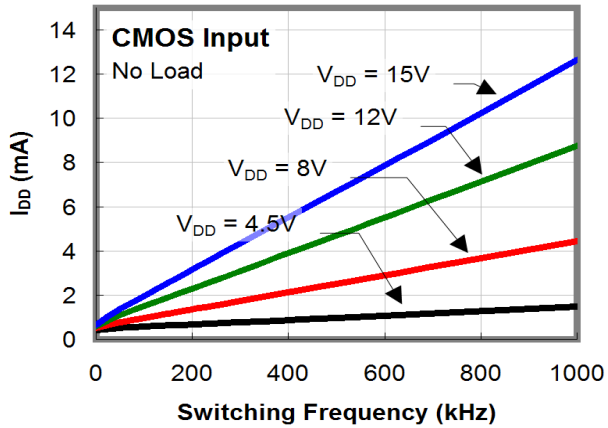


图 12. I_{DD} (无负载) 与频率的关系

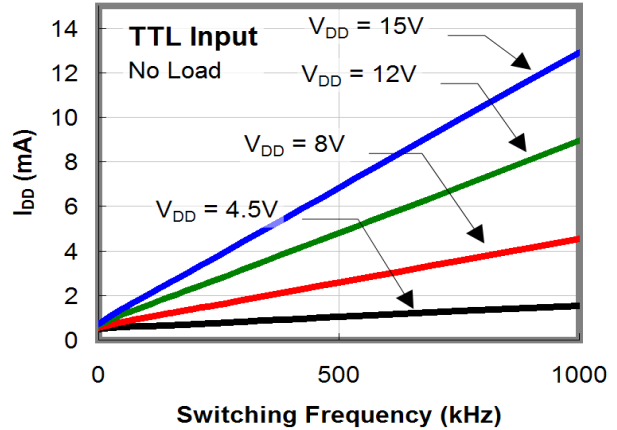


图 13. I_{DD} (无负载) 与频率的关系

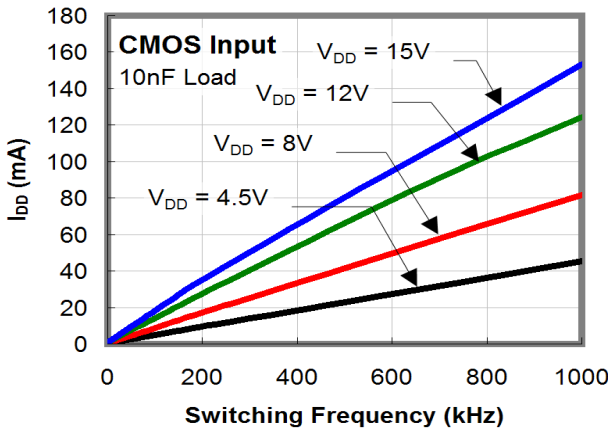


图 14. I_{DD} (10 nF 负载) 与频率的关系

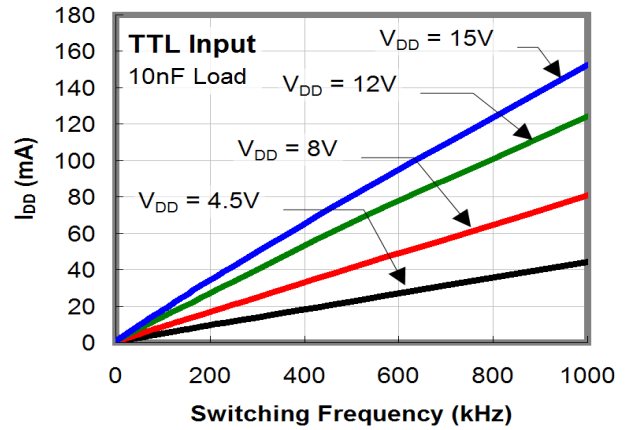


图 15. I_{DD} (10 nF 负载) 与频率的关系

FAN3121, FAN3122

典型性能特征

(典型特征的条件是 25°C 且 25°C, 除非另有说明。)

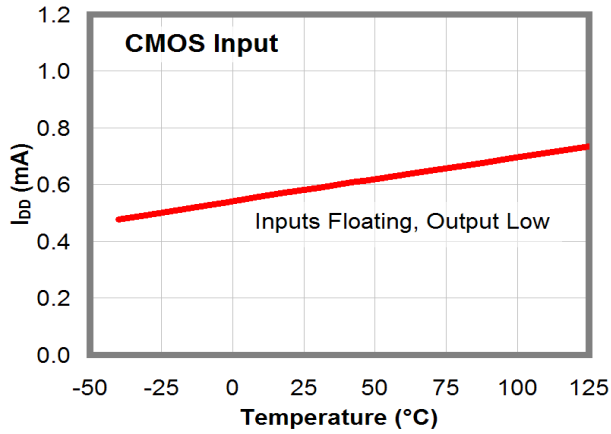


图 16. I_{DD} (静态) 与温度的关系 (注意 13)

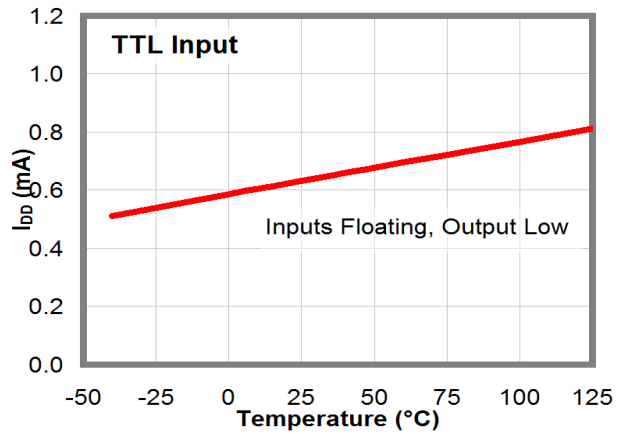


图 17. I_{DD} (静态) 与温度的关系 (注意 13)

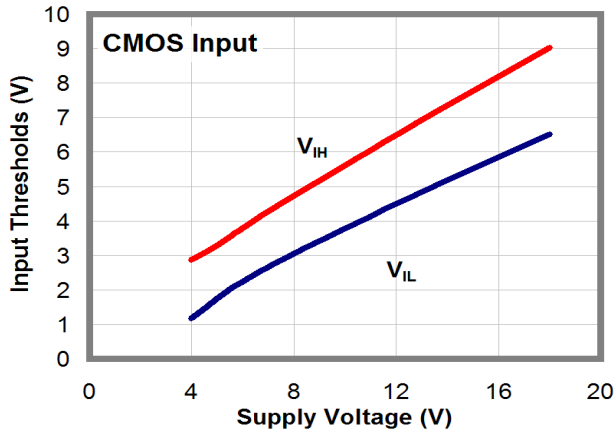


图 18. 输入阈值与电源电压的关系

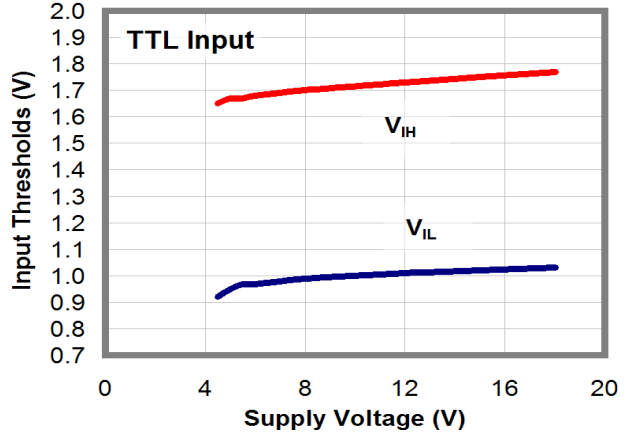


图 19. 输入阈值与电源电压的关系

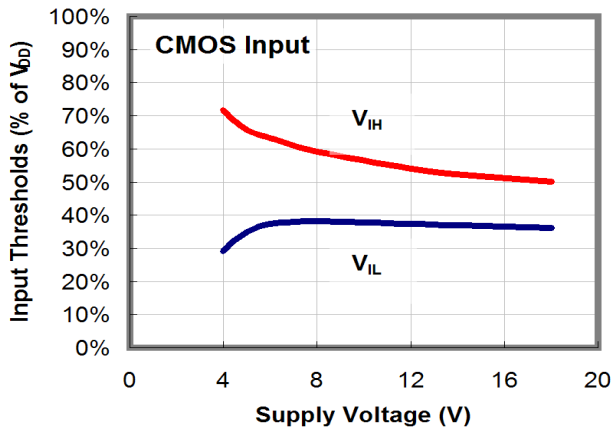


图 20. 输入阈值 % 与电源电压的关系

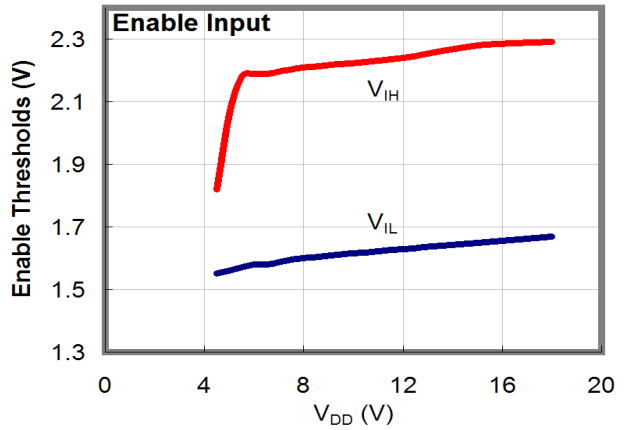


图 21. 使能阈值与电源电压的关系

FAN3121, FAN3122

典型性能特征

(典型特征的条件是 25°C 且 25°C, 除非另有说明。)

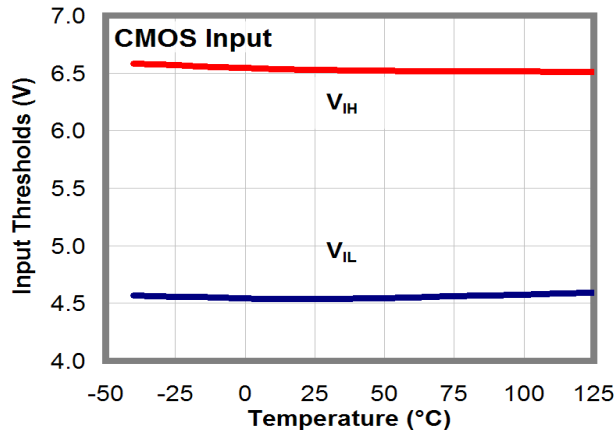


图 22. CMOS 输入阈值与温度的关系

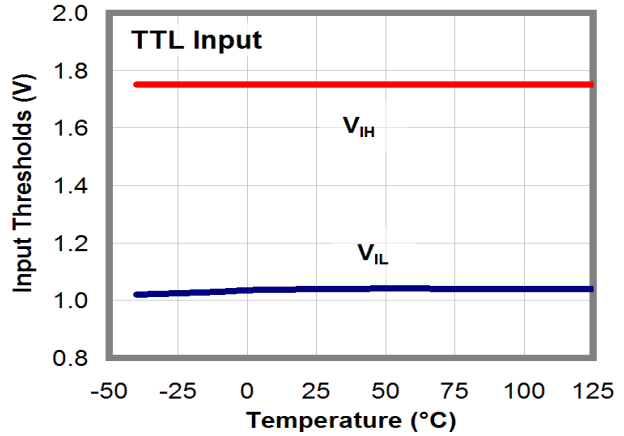


图 23. TTL 输入阈值 vs. 温度

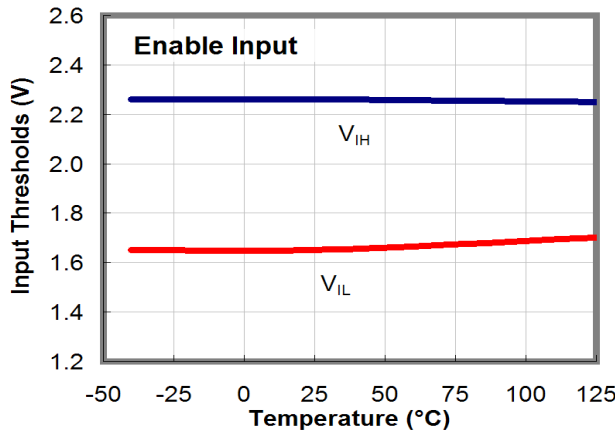


图 24. 使能阈值与温度的关系

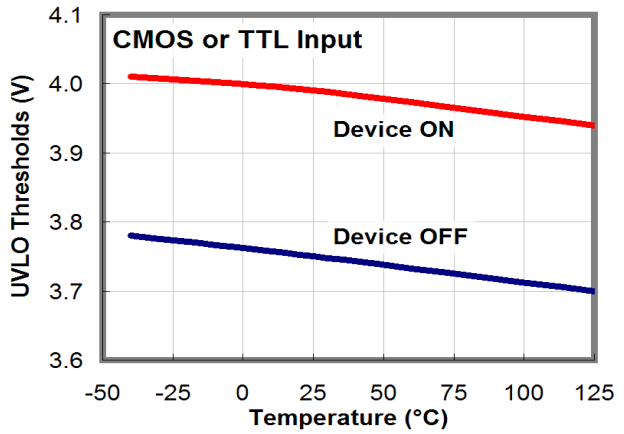


图 25. UVLO 阈值与温度的关系

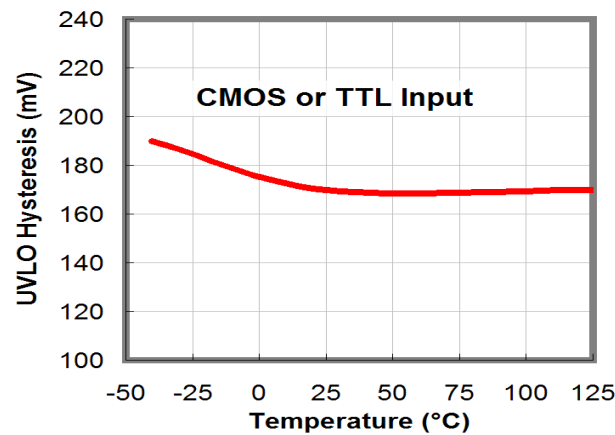


图 26. UVLO 滞回 vs. 温度

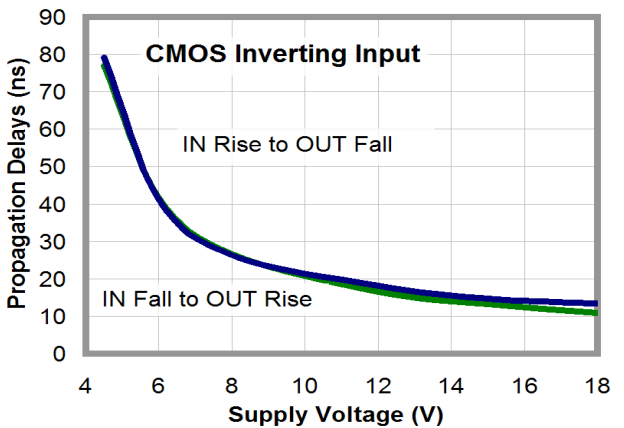


图 27. 传播延迟与电源电压

FAN3121, FAN3122

典型性能特征

(典型特征的条件是 25°C 且 25°C, 除非另有说明。)

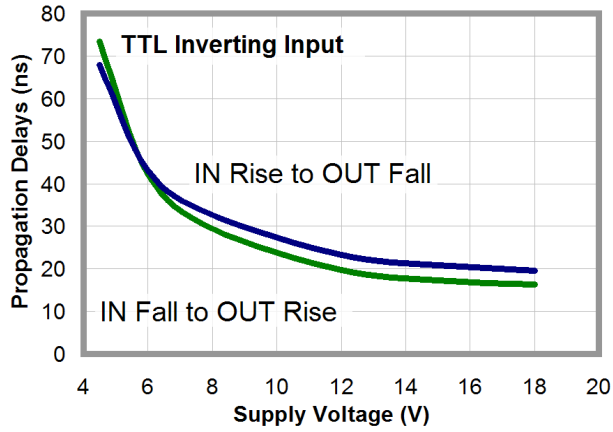


图 28. 传播延迟与电源电压

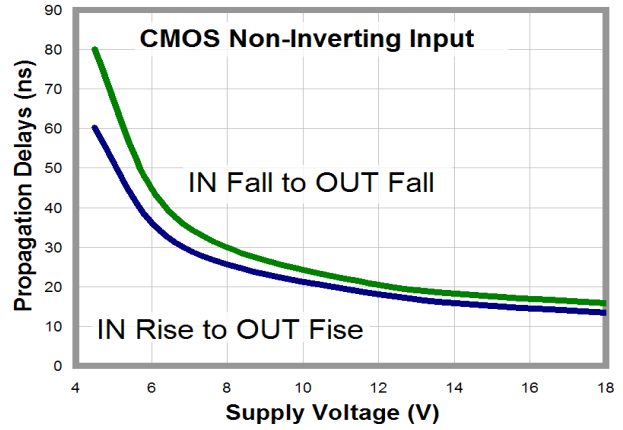


图 29. 传播延迟与电源电压

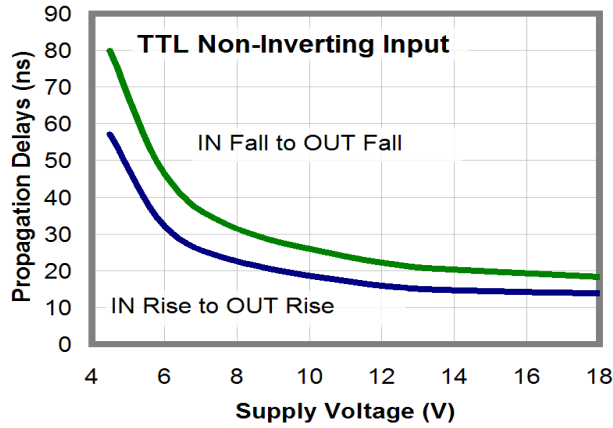


图 30. 传播延迟与电源电压

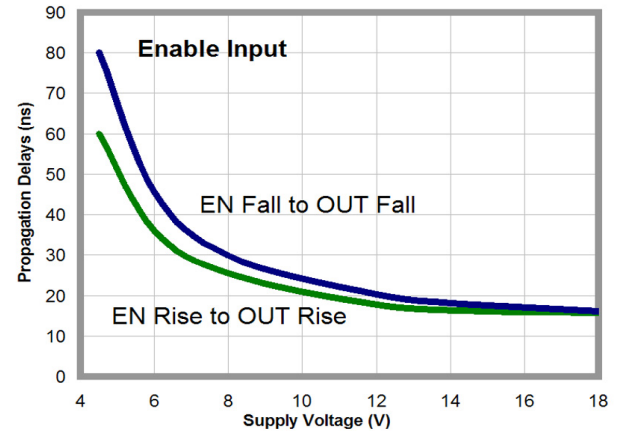


图 31. 传播延迟与电源电压

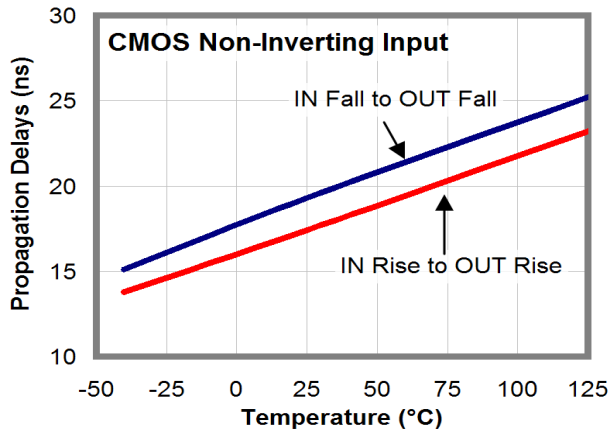


图 32. 传播延迟与温度的关系

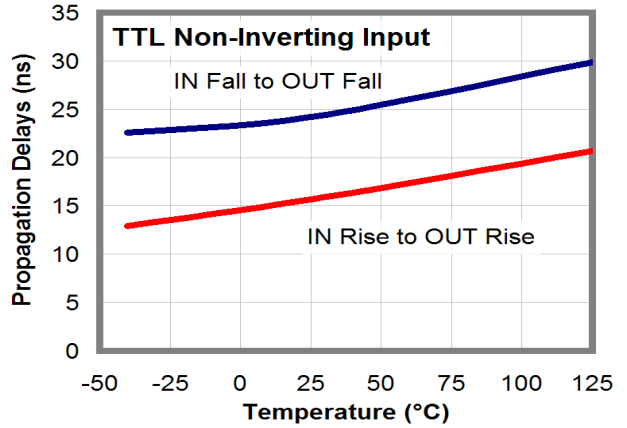


图 33. 传播延迟与温度的关系

FAN3121, FAN3122

典型性能特征

(典型特征的条件是 25°C 且 25°C, 除非另有说明。)

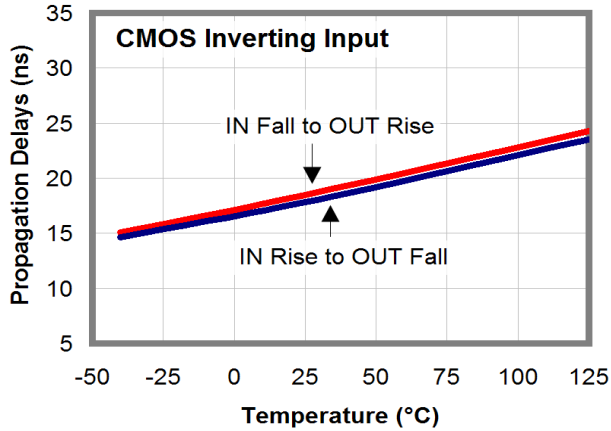


图 34. 传播延迟与温度的关系

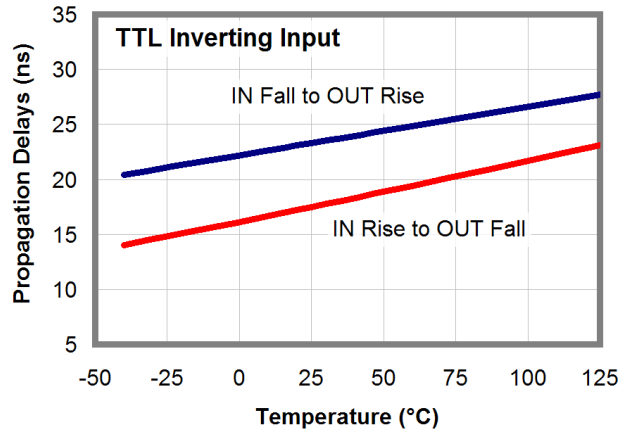


图 35. 传播延迟与温度的关系

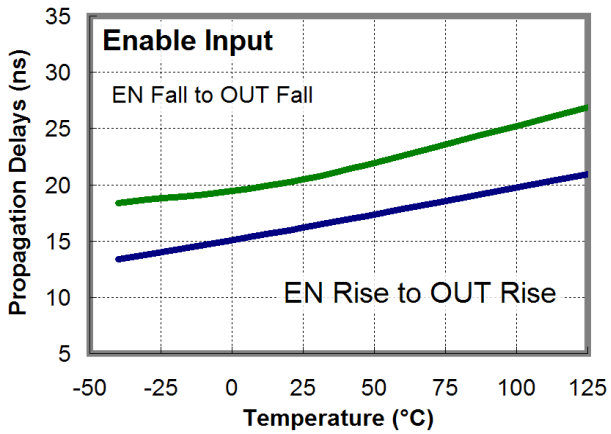


图 36. 传播延迟与温度的关系

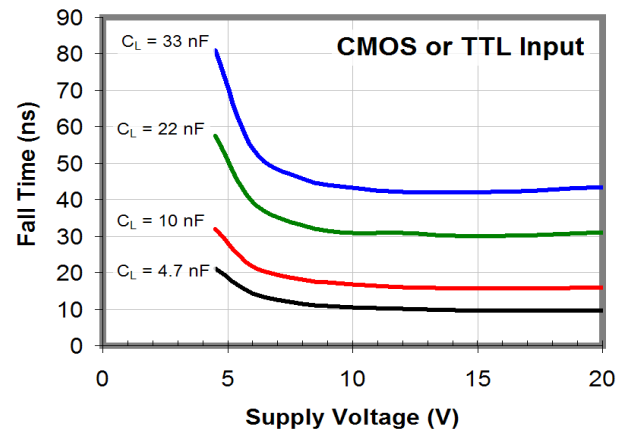


图 37. 传播延迟与温度的关系

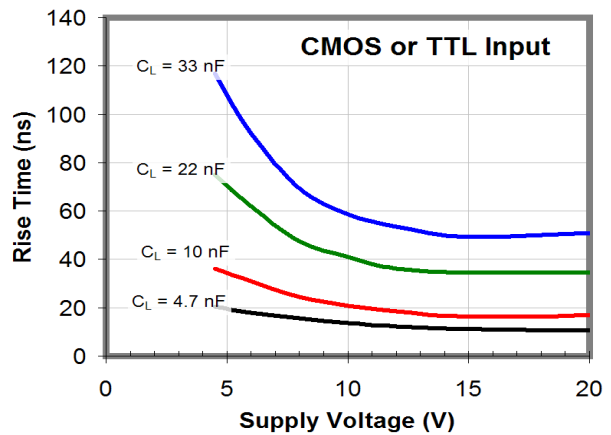


图 38. 上升时间与电源电压的关系

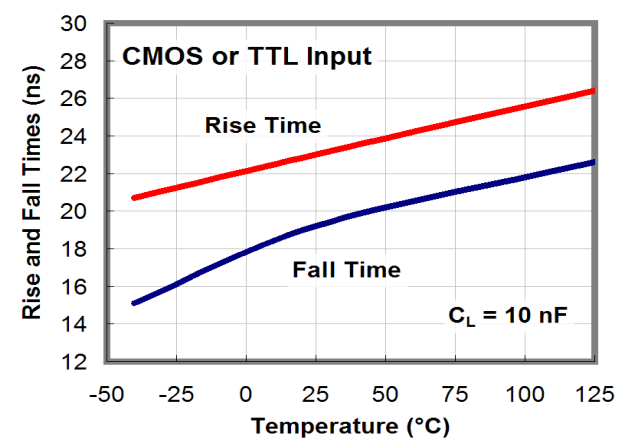


图 39. 上升和下降时间 vs. 温度

典型性能特征

(典型特征的条件是 25°C 且 25°C, 除非另有说明。)

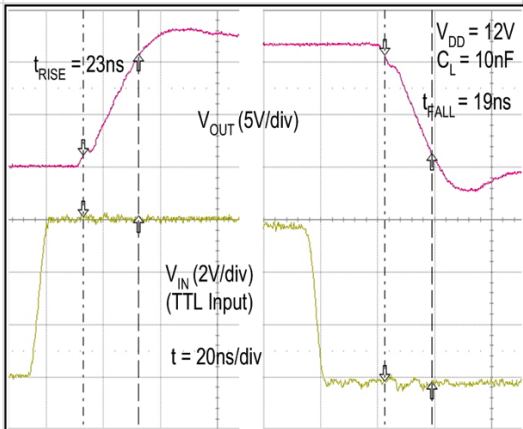


图 40. 上升/下降波形, 10 nF 负载

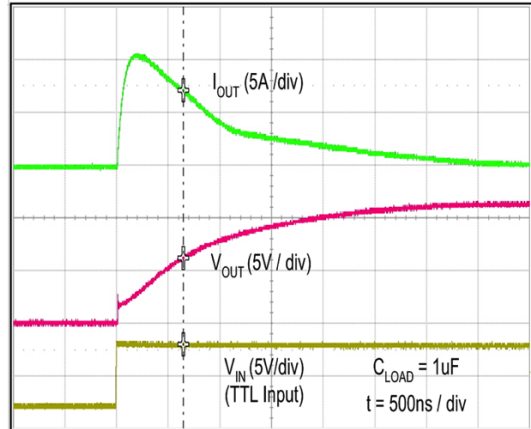


图 41. $V_{DD} = 12\text{ V}$ (注意 14) 时的准静态源电流波形

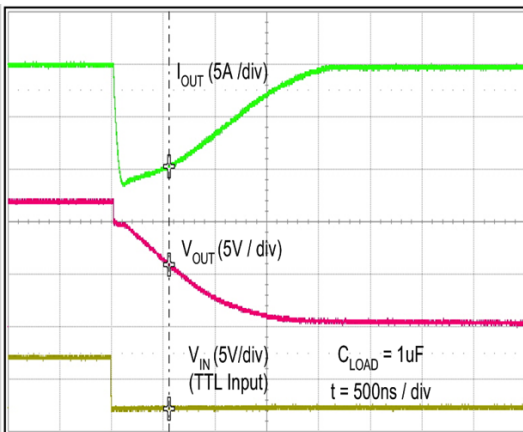


图 42. $V_{DD} = 12\text{ V}$ (注意 14) 时的准静态灌电流波形

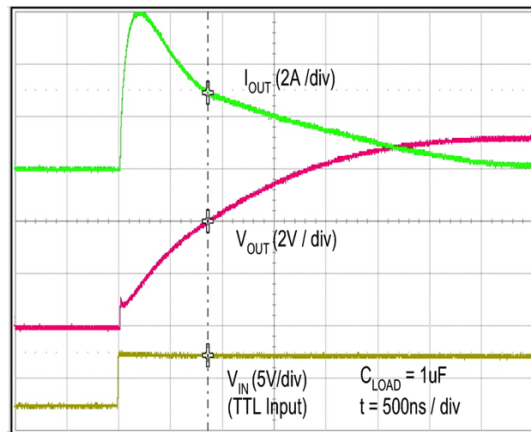


图 43. $V_{DD} = 8\text{ V}$ (注意 14) 时的准静态源电流波形

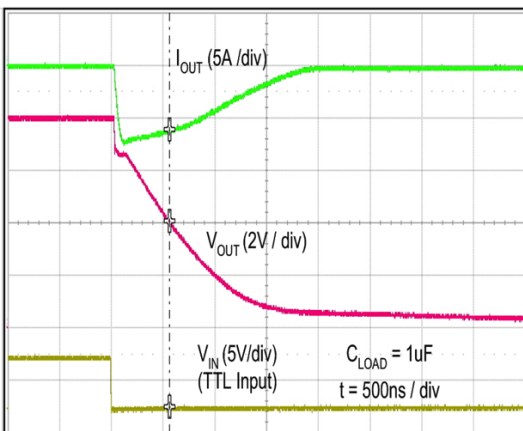


图 44. $V_{DD} = 8\text{ V}$ (注意 14) 时的准静态灌电流波形

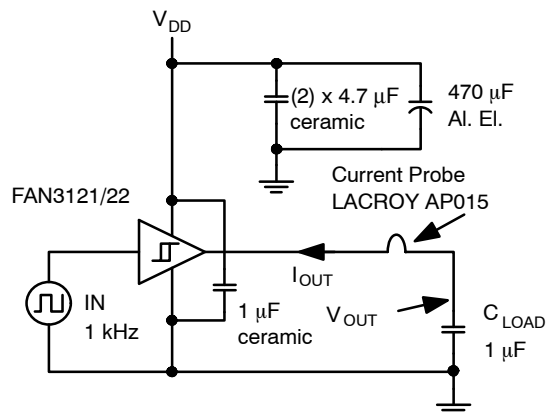


图 45. 准静态 I_{OUT} / V_{OUT} 测试电路

注意:

13. 如果任一反相输入端拉低、同相输入端拉高或者输出端驱动高, 在流过相应上拉/下拉电阻的电流作用下, 静态 I_{DD} 都将增大, 如图 7 框所示。
14. 每个电流波形中的初始尖峰都是一个由电流测量环路的杂散电感产生的。

应用信息

FAN3121 和 FAN3122 系列提供 TTL 或 CMOS 输入配置版本。在 FAN3121T 和 FAN3122T 系列中，输入阈值符合行业标准，TTL 逻辑阈值不依赖于 V_{DD} 电压，有一个约为 0.7 V 的滞回电压。这些电平使能输入端可由一系列输入逻辑电平驱动，其中高于 2 V 的电压视为逻辑高电平。TTL 输入的驱动信号应有快速上升和下降沿，压摆率 6 V/ μ s 或更快，这样从 0 到 3.3 V 的上升时间应为 550 ns 或更小。

FAN3121 和 FAN3122 输出可使用 EN 引脚以非常快速的响应时间启用或禁用。如果 EN 没有外部连接，缺省条件下，内部上拉电阻可以使能驱动器通道。EN 引脚具有逻辑阈值，TTL 或 CMOS IN 阈值。

在 FAN3121C 和 FAN3122C 系列中，逻辑输入阈值依赖于 V_{DD} 电平，并且当 V_{DD} 为 12 V 时，逻辑上升沿阈值约为 V_{DD} 的 55%，逻辑下降沿阈值约为 V_{DD} 的 38%。CMOS 输入配置提供了一个约为 17% V_{DD} 大小的滞回电压。如果在系统设计中得到良好耦合和旁路技术，能够防止噪声破坏输入电压滞环窗口，则 CMOS 输入可使用较慢的边沿（接近直流）。这样就容许通过调节位于控制信号和驱动器 IN 引脚之间的一个 RC 电路，精确设置定时间隔。驱动器 IN 引脚上的慢速上升沿将在控制信号和驱动器输出引脚之间引入了一个延时。

静态电源电流

在 I_{DD} (静态) 典型性能特性中，波形曲线是在所有输入端/使能端浮置（输出为低电平）的条件下产生的，显示了测试条件下静态 I_{DD} 电流的最小值。对于其它状态，流过输入端和输出端 100 k Ω 电阻的附加电流如方框图所示（参见图 7）。在这些情况下，静态 I_{DD} 电流的实际值为曲线值与附加电流之和。

MillerDrive 栅极驱动技术

FAN312x 栅极驱动器引入了 MillerDrive 结构，如图 46 所示。对于输出级，在较宽的电源电压与温度变化范围内，双极性器件和 MOS 器件的结合可提供大电流。当输出在 1/3 到 2/3 V_{DD} 之间时双极性器件携带大电流，而 MOS 器件将输出拉至高电平或低电平电轨。

Miller Drive 结构旨在通过提供米勒平台阶段大电流来加快开关速度，这期间 MOSFET 的栅漏电容充电或放电，这也是导通/关断过程的一部分。

对于 MOSFET 导通/关断期间需要零电压切换功能的应用而言，即使米勒平台不会出现，驱动器也能够为快速开关过程提供足够高的峰值电流。这种情况常常出现在同步整流器的应用中，因为体二极管通常在 MOSFET 导通之前就已经导通。

输出引脚电压变化速率由 V_{DD} 电压和输出端负载决定。用户不可调，但如果 MOSFET 栅级需要更慢的上升或下降时间，则可添加串联电阻来实现。

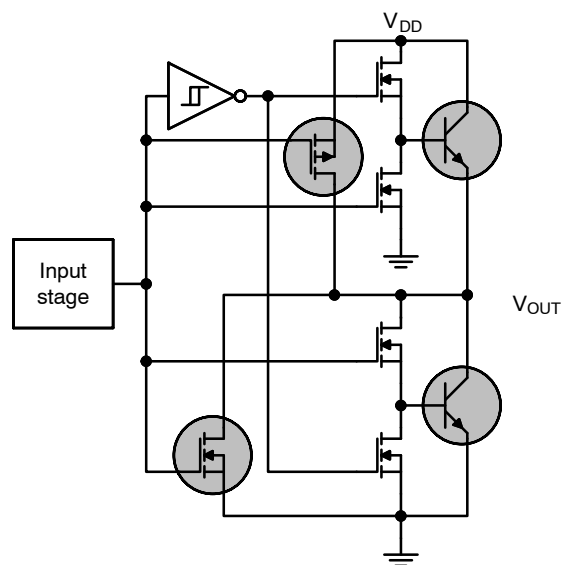


图 46. Miller Drive 输出结构

欠压锁定 (UVLO)

采用欠压锁定 (UVLO) 功能，可以保证该 IC 正常启动，这样 FAN312x 系列的启动逻辑就得到了优化，可以驱动以地为参考的 N-沟道 MOSFET。当 V_{DD} 处于上升阶段，但是低于 4.0 V 的工作电压时，电路保持输出为低电平，不受输入引脚状态的影响。在该功能启动后，电源电压必须超过欠压保护点 0.25 V 才能关断此功能。当低 V_{DD} 电源电压因功率切换而产生噪音时，该滞回有利于防止抖动。这种配置并不适用于驱动高侧 P-沟道 MOSFET，原因是，在 V_{DD} 小于 4.0 V 时，驱动器较低的输出电压也会开通 P-沟道 MOSFET。

 V_{DD} 旁路和布局注意事项

FAN3121 和 FAN3122 提供 8-引脚 SOIC 或 MLP 封装。在这两种封装中， V_{DD} 引脚 1 和 8 以及 GND 引脚 4 和 5 应一起连接至 PCB。

在典型的 FAN312x 栅极驱动器应用中，需要高电流脉冲以 50 ns 或更小的时间间隔对功率 MOSFET 的栅极进行充电和放电，具有低 ESR 和 ESL 的旁路电容应在 V_{DD} 和 GND 引脚间直接连接，以提供大电流脉冲而不会在 V_{DD} 电源产生无法接受的波纹。要在较小的尺寸内满足这些要求，通常使用 1 μ F 或更大的陶瓷电容，采用 X7R 等绝缘材质，限制因温度和/或电压应用范围而引起的电容电荷变化。

图 47 显示了 MOSFET 导通时的脉冲栅极驱动电流通路，驱动器为栅极充电可导通 MOSFET。这个电流由局部旁路电容 C_{BYP} 提供，流经驱动器到 MOSFET 栅极，再到地。为了尽可能地实现 FAN312x 系列高峰值电流，通路上的电阻和电感应最小化。这个局部电容 C_{BYP} 在驱动器 MOSFET 电路中的作用是吸收高峰值电流脉冲，防止其干扰 PWM 控制器的敏感模拟电路。

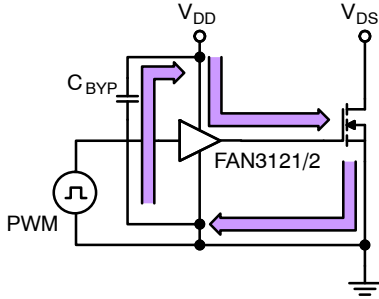


图 47. MOSFET 导通的电流路径

图 48 显示了栅极驱动器关断 MOSFET 时的电流通路。理想地，通过一个较小的环路，驱动器直接将电流分流到 MOSFET 的源极。为了实现快速关断，通路上的电阻和电感应最小化。

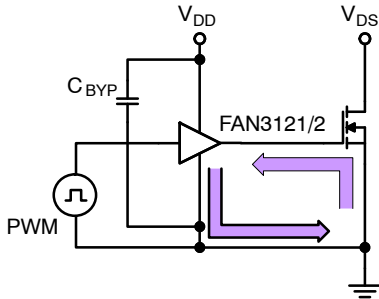


图 48. MOSFET 关断的电流路径

工作波形

上电时，图 49 中所示的 FAN3121 反相驱动器保持输出低电平，直至 V_{DD} 电压达到 UVLO 导通阈值，如图 50 所示。这将促进适当的低侧 N-沟道 MOSFET 启动控制。

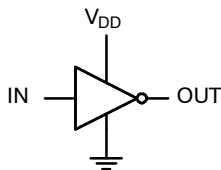


图 49. 反相配置

OUT 脉冲幅度跟随 V_{DD} 幅度，输出极性与输入极性相反，直至达到稳定 V_{DD} 。

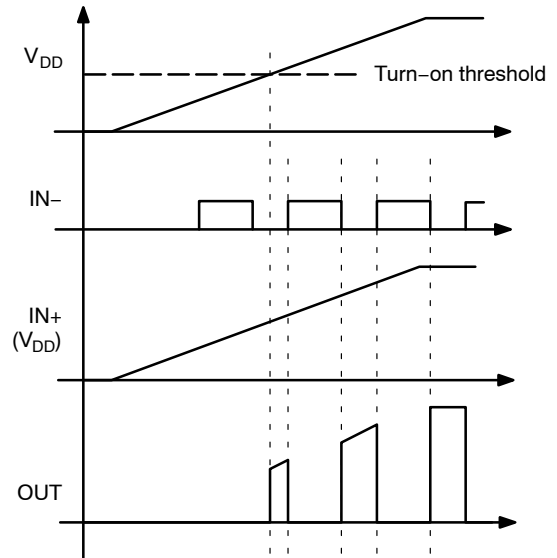


图 50. 反相启动波形

上电时，图 51 中所示的 FAN3122 同相驱动器保持输出低电平，直至 V_{DD} 电压达到 UVLO 导通阈值，如图 52 所示。OUT 脉冲幅度跟随 V_{DD} 幅度，直至达到稳定 V_{DD} 。

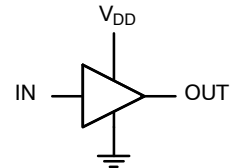


图 51. 同相驱动器

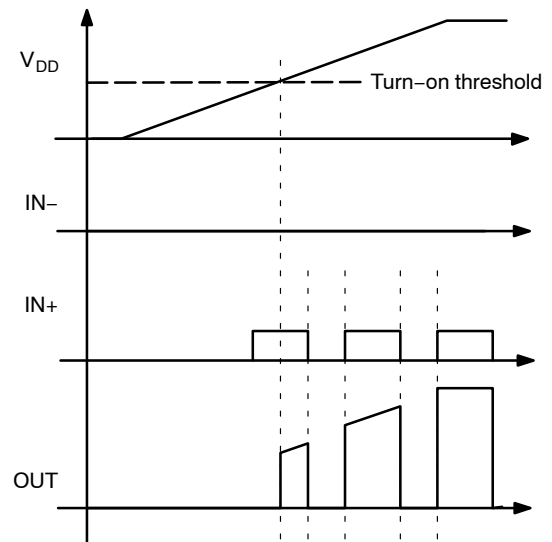


图 52. 同相启动波形

热指南

栅极驱动器驱动高频率开关 MOSFET 和 IGBT 时，会产生显著的功耗。在应用中重要的是，确定栅极驱动器的功耗及其引起的结温，确保器件在可接受的温度范围内工作。

栅极驱动器的总功耗为 P_{GATE} 和 $P_{DYNAMIC}$ 两部分之和：

$$P_{TOTAL} = P_{GATE} + P_{DYNAMIC} \quad (\text{eq. 1})$$

栅极驱动损耗：发生在提供栅极电流、按照开关频率驱动负载 MOSFET 的过程中最主要的功耗。

MOSFET 的驱动功耗依赖于给定的栅源电压 V_{GS} 、栅极电荷 Q_G 、开关频率 f_{SW} 下对 MOSFET 的驱动，计算式如下：

$$P_{GATE} = Q_G \cdot V_{GS} \cdot f_{SW} \quad (\text{eq. 2})$$

动态预驱动 / 直通电流：动态工作条件下，内部电流消耗引起的功耗，包括引脚上拉 / 下拉电阻，可通过使用典型性能特性中的“IDD (无负载) 与频率的关系”图确定电流 $I_{DYNAMIC}$ (在实际工作条件下来自 V_{DD}) 得出，计算式如下：

$$P_{DYNAMIC} = I_{DYNAMIC} \cdot V_{DD} \quad (\text{eq. 3})$$

一旦确定了驱动器的功耗，相对电路板的驱动器结的温升可以采用以下热公式进行估算，这里假定 ψ_{JB} 是出于一个类似的热设计 (散热和气流) 而确定：

$$T_J = P_{TOTAL} \cdot \psi_{JB} + T_B \quad (\text{eq. 4})$$

其中：

T_J = 驱动器结温；

ψ_{JB} = (psi) 热特性参数 (与温升和总功耗相关)；及

T_B = 热特性表中定义的就地电路板温度。

在全桥同步整流应用中，如图 53 所示，每个 FAN3122 同时驱动两个 并联的大电流 MOSFET (如 FDMS8660S)。每个 SR MOSFET 的典型栅极电荷为 70 nC， $V_{GS} = V_{DD} = 9\text{ V}$ 。开关频率为 300 kHz 时，总功耗为：

$$P_{GATE} = 2 \cdot 70\text{ nC} \cdot 9\text{ V} \cdot 300\text{ kHz} = 0.378\text{ W} \quad (\text{eq. 5})$$

$$P_{DYNAMIC} = 2\text{ mA} \cdot 9\text{ V} = 18\text{ mW} \quad (\text{eq. 6})$$

$$P_{TOTAL} = 0.396\text{ W} \quad (\text{eq. 7})$$

SOIC-8 有晶圆到铜箔的热特征化参数 $\psi_{JB} = 42^\circ\text{C/W}$ 。在系统应用中，围绕器件的局部化温度是 PCB 布局 and 结构的函数 (沿通过表面的气流)。为确保可靠运行，必须防止器件的最大结温超过 150°C 的最大额定值；80% 降额时， T_J 限制为 120°C 。重置方程式 4 确定所需的电路板温度以保持结温低于 120°C ：

$$T_{B,MAX} = T_J - P_{TOTAL} \cdot \psi_{JB} \quad (\text{eq. 8})$$

$$T_{B,MAX} = 120^\circ\text{C} - 0.396\text{ W} \cdot 42^\circ\text{C/W} = 104^\circ\text{C} \quad (\text{eq. 9})$$

作为比较，将前例中的 SOIC-8 封装替换为 3x3 mm MLP 封装， $\psi_{JB} = 2.8^\circ\text{C/W}$ 。3x3 mm MLP 封装可在 118°C 的 PCB 温度下保持结温为 120°C 。这表明物理尺寸更小的 MLP 封装，其散热焊盘提供了更有效的热传导以消散驱动器的热量。要求在减少电路总体尺寸与降低结温提高可靠性之间做出权衡。

FAN3121, FAN3122

典型应用电路图

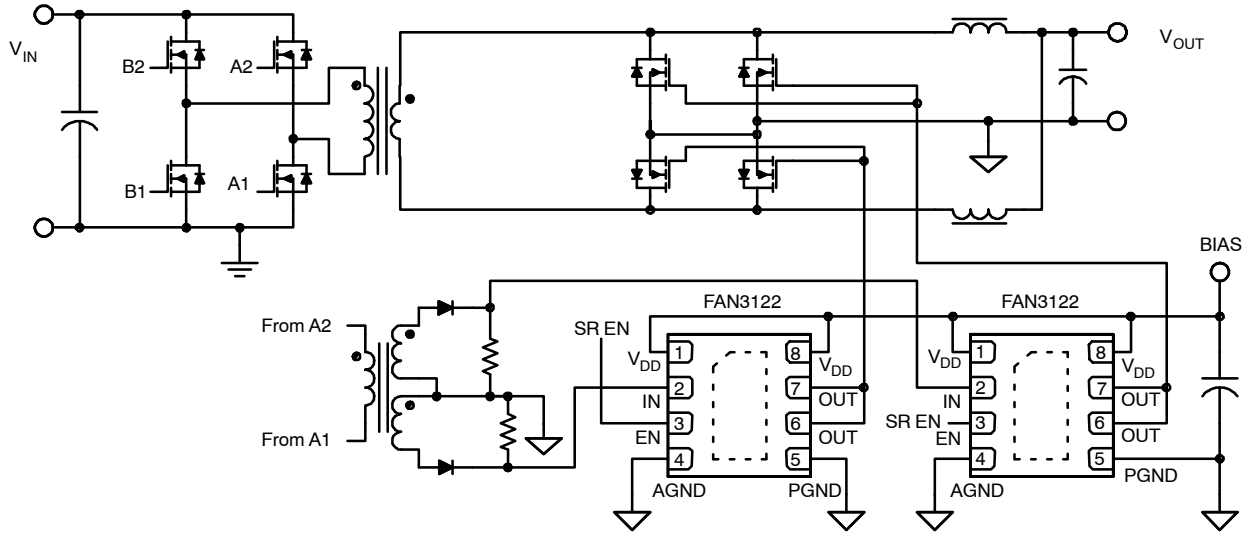


图 53. 全桥同步整流

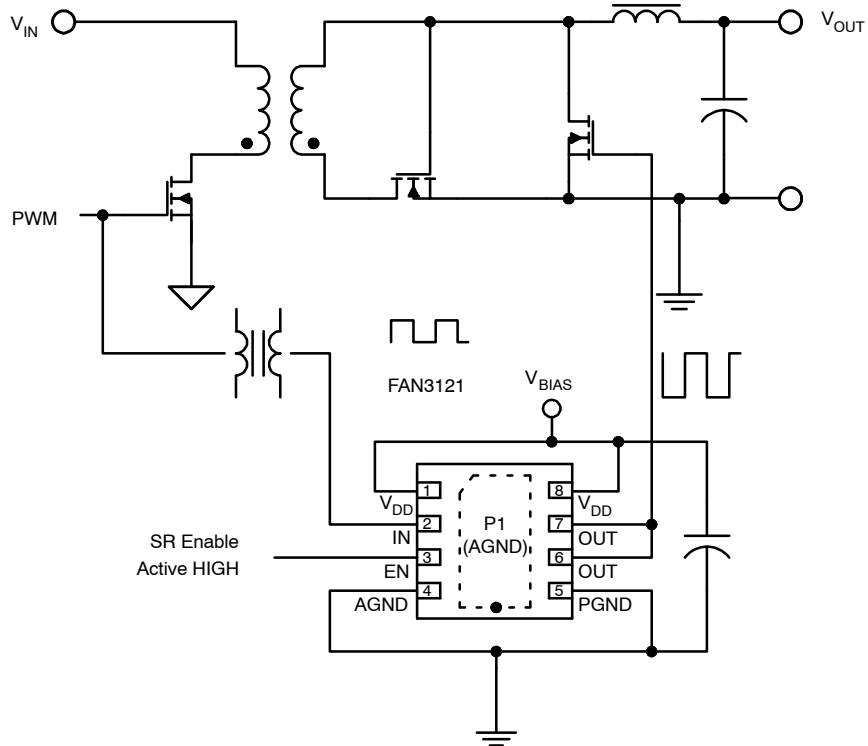


图 54. 正激转换器的混合同步整流

FAN3121, FAN3122

表 1. 相关产品

器件编号	类型	栅极驱动 (注意 15) (Sink/Src)	输入阈值	逻辑	封装 (注意 17)
FAN3111C	单 1 A	+1.1 A / -0.9 A	CMOS	双输入/单输出的单通道	SOT23-5, MLP6
FAN3111E	单 1 A	+1.1 A / -0.9 A	外部 (注意 16)	单同相通道, 外部参考	SOT23-5, MLP6
FAN3100C	单 2 A	+2.5 A / -1.8 A	CMOS	双输入/单输出的单通道	SOT23-5, MLP6
FAN3100T	单 2 A	+2.5 A / -1.8 A	TTL	双输入/单输出的单通道	SOT23-5, MLP6
FAN3180	单 2 A	+2.4 A / -1.6 A	TTL	单同相通道 + 3.3 V LDO	SOT23-5
FAN3216T	双 2 A	+2.4 A / -1.6 A	TTL	双反相通道	SOIC8
FAN3217T	双 2 A	+2.4 A / -1.6 A	TTL	双同相通道	SOIC8
FAN3226C	双 2 A	+2.4 A / -1.6 A	CMOS	双反相通道 + 双启用	SOIC8, MLP8
FAN3226T	双 2 A	+2.4 A / -1.6 A	TTL	双反相通道 + 双启用	SOIC8, MLP8
FAN3227C	双 2 A	+2.4 A / -1.6 A	CMOS	双同相通道 + 双启用	SOIC8, MLP8
FAN3227T	双 2 A	+2.4 A / -1.6 A	TTL	双同相通道 + 双启用	SOIC8, MLP8
FAN3228C	双 2 A	+2.4 A / -1.6 A	CMOS	双输入/单输出的双通道	SOIC8, MLP8
FAN3228T	双通道 2 A	+2.4 A / -1.6 A	TTL	双输入/单输出的双通道	SOIC8, MLP8
FAN3229C	双 2 A	+2.4 A / -1.6 A	CMOS	双输入/单输出的双通道	SOIC8, MLP8
FAN3229T	双 2 A	+2.4 A / -1.6 A	TTL	双输入/单输出的双通道	SOIC8, MLP8
FAN3268T	双 2 A	+2.4 A / -1.6 A	TTL	20 V 同相沟道 (NMOS) 和反相沟道 (PMOS) + 双启用	SOIC8
FAN3278T	双 2 A	+2.4 A / -1.6 A	TTL	30 V 同相沟道 (NMOS) 和反相沟道 (PMOS) + 双启用	SOIC8
FAN3223C	双 4 A	+4.3 A / -2.8 A	CMOS	双反相通道 + 双启用	SOIC8, MLP8
FAN3213T	双 4 A	+4.3 A / -2.8 A	TTL	双反相通道	SOIC8
FAN3214T	双 4 A	+4.3 A / -2.8 A	TTL	双同相通道	SOIC8
FAN3223T	双 4 A	+4.3 A / -2.8 A	TTL	双反相通道 + 双启用	SOIC8, MLP8
FAN3224C	双 4 A	+4.3 A / -2.8 A	CMOS	双同相通道 + 双启用	SOIC8, MLP8
FAN3224T	双 4 A	+4.3 A / -2.8 A	TTL	双同相通道 + 双启用	SOIC8, MLP8
FAN3225C	双 4 A	+4.3 A / -2.8 A	CMOS	双输入/单输出的双通道	SOIC8, MLP8
FAN3225T	双 4 A	+4.3 A / -2.8 A	TTL	双输入/单输出的双通道	SOIC8, MLP8
FAN3121C	单 9 A	+9.7 A / -7.1 A	CMOS	单反相通道 + 启用	SOIC8, MLP8
FAN3121T	单 9 A	+9.7 A / -7.1 A	TTL	单反相通道 + 启用	SOIC8, MLP8
FAN3122C	单 9 A	+9.7 A / -7.1 A	CMOS	单同相通道 + 启用	SOIC8, MLP8
FAN3122T	单 9 A	+9.7 A / -7.1 A	TTL	单同相通道 + 启用	SOIC8, MLP8
FAN3240	双 12 A	> +12.0 A	TTL	双线圈继电器驱动器, 时序配置 0	SOIC8
FAN3241	双 12 A	> +12.0 A	TTL	双线圈继电器驱动器, 时序配置 1	SOIC8

15. $I_{OUT} = 6\text{ V}$, $V_{DD} = 12\text{ V}$ 时的典型电流。

16. 与外部提供的参考电压成比例的阈值。

17. 符合汽车行业要求的 F085 版本仅提供 SOIC8 封装。

FAN3121, FAN3122

订购信息

器件编号	逻辑	输入阈值	封装	每卷盘数量 / 包装方法†
FAN3121CMPX	反相通道 + 使能	CMOS	3x3 mm MLP-8	3,000 / 卷带和卷盘
FAN3121CMX			SOIC-8	2,500 / 卷带和卷盘
FAN3121CMX-F085 (注意 18)			SOIC-8	2,500 / 卷带和卷盘
FAN3121TMPX		TTL	3x3 mm MLP-8	3,000 / T卷带和卷盘
FAN3121TMX			SOIC-8	2,500 / 卷带和卷盘
FAN3121TMX-F085 (注意 18)			SOIC-8	2,500 / 卷带和卷盘
FAN3122CMPX	同相通道 + 使能	CMOS	3x3 mm MLP-8	3,000 / 卷带和卷盘
FAN3122CMX			SOIC-8	2,500 / 卷带和卷盘
FAN3122CMX-F085 (注意 18)			SOIC-8	2,500 / 卷带和卷盘
FAN3122TMPX		TTL	3x3 mm MLP-8	3,000 / 卷带和卷盘
FAN3122TMX			SOIC-8	2,500 / 卷带和卷盘
FAN3122TMX-F085 (注意 18)			SOIC-8	2,500 / 卷带和卷盘

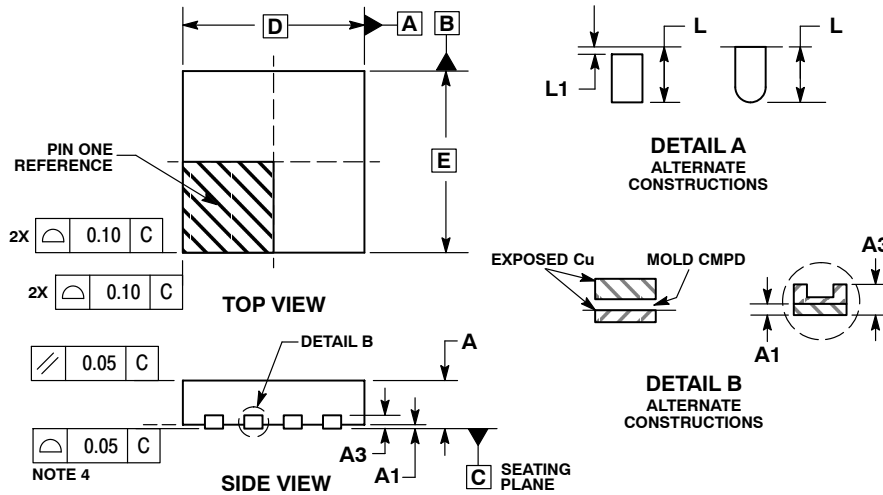
†For information on tape and reel specifications, including part orientation and tape sizes, please refer to our Tape and Reel Packaging Specifications Brochure, BRD8011/D.

18. 符合 AEC-Q100 质量标准。

FAN3121, FAN3122

PACKAGE DIMENSIONS

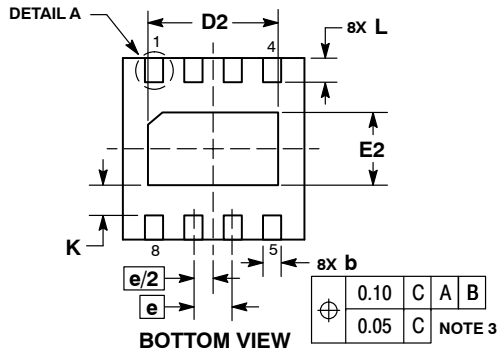
WDFN8 3x3, 0.65P
CASE 511CD
ISSUE O



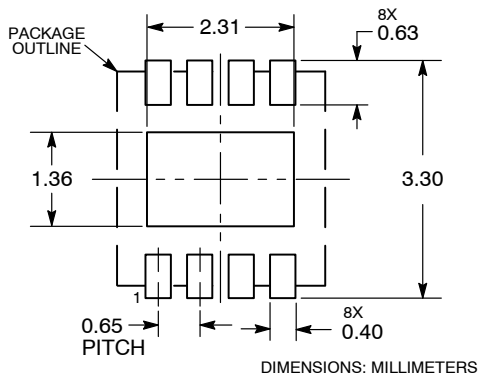
NOTES:

1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M, 1994.
2. CONTROLLING DIMENSION: MILLIMETERS.
3. DIMENSION b APPLIES TO PLATED TERMINAL AND IS MEASURED BETWEEN 0.15 AND 0.30 MM FROM TERMINAL TIP.
4. COPLANARITY APPLIES TO THE EXPOSED PAD AS WELL AS THE TERMINALS.

DIM	MILLIMETERS	
	MIN	MAX
A	0.70	0.80
A1	0.00	0.05
A3	0.20	REF
b	0.25	0.35
D	3.00	BSC
D2	2.05	2.25
E	3.00	BSC
E2	1.10	1.30
e	0.65	BSC
K	0.20	---
L	0.30	0.50
L1	0.00	0.15



**RECOMMENDED
SOLDERING FOOTPRINT***

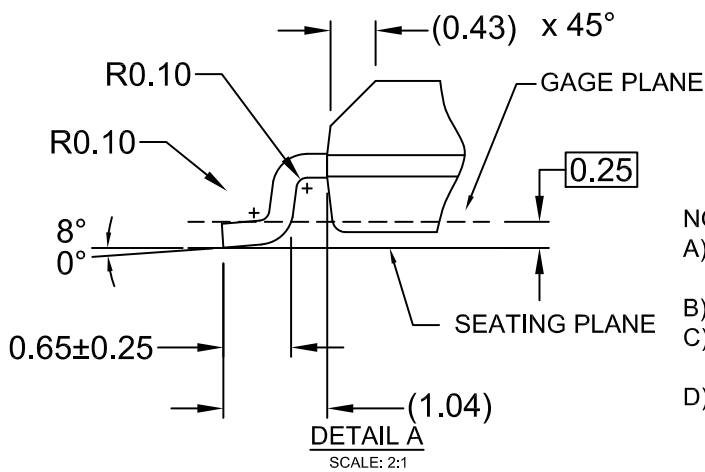
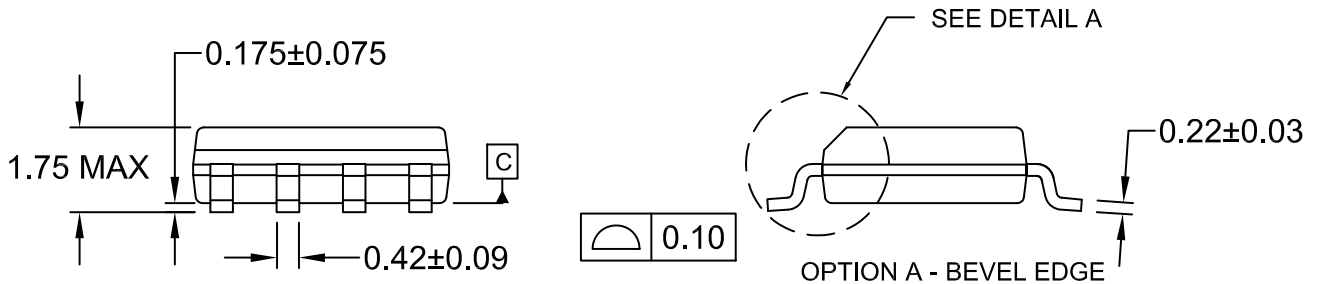
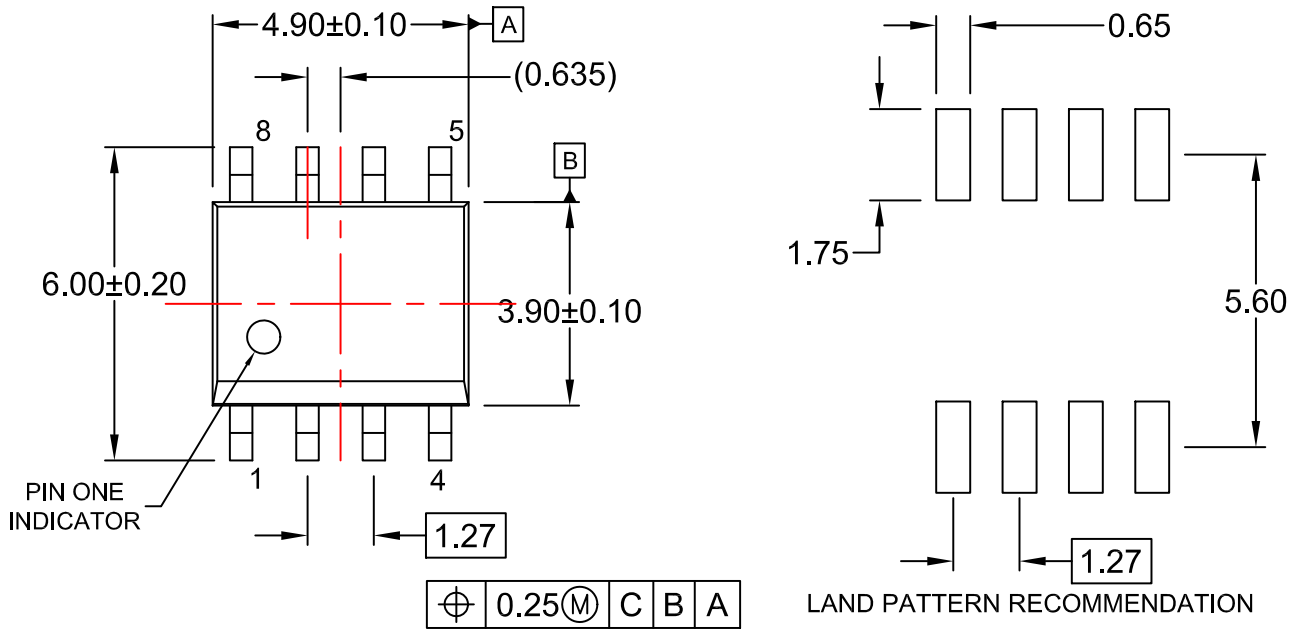


*For additional information on our Pb-Free strategy and soldering details, please download the onsemi Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

FAN3121, FAN3122

PACKAGE DIMENSIONS

SOIC8
CASE 751EB
ISSUE A



NOTES:

- A) THIS PACKAGE CONFORMS TO JEDEC MS-012, VARIATION AA.
- B) ALL DIMENSIONS ARE IN MILLIMETERS.
- C) DIMENSIONS DO NOT INCLUDE MOLD FLASH OR BURRS.
- D) LANDPATTERN STANDARD: SOIC127P600X175-8M

FAN3121, FAN3122

MillerDrive is trademark of Semiconductor Components Industries, LLC (SCILLC) or its subsidiaries in the United States and/or other countries.

onsemi, **Onsemi**, and other names, marks, and brands are registered and/or common law trademarks of Semiconductor Components Industries, LLC dba "**onsemi**" or its affiliates and/or subsidiaries in the United States and/or other countries. **onsemi** owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of **onsemi**'s product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. **onsemi** reserves the right to make changes at any time to any products or information herein, without notice. The information herein is provided "as-is" and **onsemi** makes no warranty, representation or guarantee regarding the accuracy of the information, product features, availability, functionality, or suitability of its products for any particular purpose, nor does **onsemi** assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using **onsemi** products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by **onsemi**. "Typical" parameters which may be provided in **onsemi** data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. **onsemi** does not convey any license under any of its intellectual property rights nor the rights of others. **onsemi** products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use **onsemi** products for any such unintended or unauthorized application, Buyer shall indemnify and hold **onsemi** and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that **onsemi** was negligent regarding the design or manufacture of the part. **onsemi** is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:
Email Requests to: orderlit@onsemi.com

onsemi Website: www.onsemi.com

TECHNICAL SUPPORT
North American Technical Support:
Voice Mail: 1 800-282-9855 Toll Free USA/Canada
Phone: 011 421 33 790 2910

Europe, Middle East and Africa Technical Support:
Phone: 00421 33 790 2910
For additional information, please contact your local Sales Representative