

具有模拟电流检测功能的高边 SmartFET

AND9733/D

引言和范围

本应用笔记介绍安森美 (onsemi) 高边 SmartFET 的结构和设计理念, 可作为了解该器件在特定应用中如何工作的指南。本文档的范围仅限于具有模拟电流检测输出的 SmartFET。正文第一部分将介绍应用详情和特定应用负载的行为。第二部分是 [功率 FET 和保护](#), 详细介绍功率元件 (垂直功率 FET) 的物理结构以及利用功率 FET 所采用的不同技术。其中还会介绍该器件中集成的保护特性, 这些特性可在系统故障情况下保护器件本身。第三部分是 [应用接口和控制](#), 将描述 SmartFET 的应用接口, 并就为实现特定操作所需用到的外围电路提供一些建议。第四部分是 [开关特性](#), 将说明该器件驱动典型汽车负载时的开关特性。

第五部分将详细介绍模拟电流检测和故障报告的工作原理, 将通过多次电流检测输出进行诊断并报告故障。该系列中不同器件的故障标记条件可能不同, 因此建议参考各产品的数据表以了解具体的诊断真值表。本文档列出了典型的故障情况, 并说明了针对这些故障的器件行为和预期的电流检测操作。最后一部分介绍器件的热响应, 并简要解读了产品数据表中公布的热数据和曲线。这将有助于设计正确的应用散热和 PCB 布局, 以使该器件达到理想的热性能。

本文档在解释某些概念时还提供了具体的例子和数值计算。需要注意的是, 除非另有说明, 否则这些示例中提到的值只应被视为典型值, 而非对器件性能边界的定义。对于所有额定最大值, 应参考相应的产品数据表。此外, 本文档中的任何布局或电路模块图示都是示例, 并不一定代表实际芯片或特定器件的真实电路原理图。另外, 波形进行了理想化处理, 以解释特定场景下器件输入/输出的行为。

应用系统概述

任何器件的设计流程都始于对目标应用环境的整体理解, 然后围绕应用所需的性能创建规范。考虑到与应用的密切交互以及 (器件性能) 对外部条件的复杂依赖关系, 必须采用系统级方法作为设计指南。因此, 在讨论器件细节之前, 必须了解应用环境、典型负载的行为及其与高边开关的相互作用。

智能高边开关——动机

高边 SmartFET 的“最终要求”是切换负载, 针对此要求, 市场上有多种不同的替代方案。例如, 继电器长期用来切换各种汽车负载, 尤其是那些需要大电流激活的负载。随着汽车部件和组件的重量和尺寸不断减小, 从继电器过渡到半导体开关的趋势已经很明显; 与继电器相比, 半导体开关占用的面积更小, 抗扰度更好, 电磁干扰更低。

p-n 结二极管是一种易于使用的半导体开关, 可以满足开关的基本要求。然而, 功耗和高导通损耗使其无法成为现代汽车环境中的可行替代方案, 因为现代汽车环境对提高效率和降低系统损耗具有非常激进的目标要求。此外, 在切换期间, 导电元件的双极性质涉及少数载流子的注入和提取, 这会限制应用的速度。SCR (可控硅整流器) 和三端双向可控硅开关等器件也面临类似的挑战。双极性晶体管具有高输出电流驱动能力和较低的导通损耗 (相比二极管), 但需要输入电流驱动, 这使得其不适合用作开关元件。然而, 半导体行业广泛使用它们来生成带隙和调节电压。需要以合理的高输出电流驱动实现高压击穿的应用, 例如燃料点火, 通常采用 IGBT 作为开关元件。IGBT 的输出级是双极性的, 因此像任何 p-n 结一样, 少数载流子提取会限制导通/关断速率。考虑到以上讨论的所有性能指标, FET 是最有可能用于切换汽车负载且应用最广泛的候选器件。输入易于驱动、高输入阻抗、快速开关和宽 SOA (安全工作区) 这些特性有助于实现理想的开关性能。

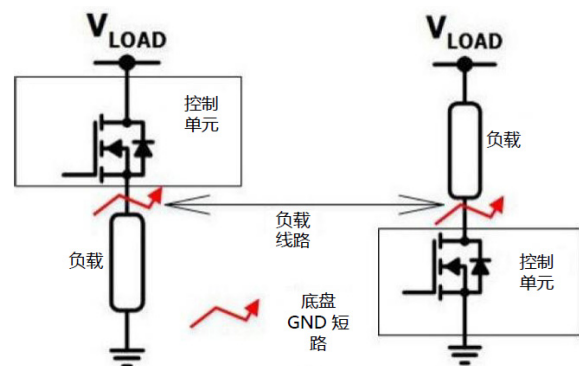


图 1. 高边开关与低边开关在应用中的对比

图 1 描绘了用于切换应用负载的许多拓扑中的两种。使用高边开关时，负载始终连接到地，切换的是与电源的连接；使用低边开关时，负载始终连接到电源，切换的是与 GND 的连接。开关通常封装在控制单元或 ECU 内。负载线路是将负载连接到 ECU 上的引脚连接器的线缆。根据负载类型及其在车辆中的位置，此负载线路可能相当长，导致底盘接地短路的可能性加大；对于低边配置中的负载来说，这可能是一种压力很大的状况。因此，高边开关是负载切换的优先选择。此外，在系统中存在到 GND 的寄生阻抗路径的情况下（如后面部分所述，温度和湿度会随着时间推移而产生泄漏电阻），电源始终连接到负载的低边配置中的漏电流水平更高。随着电荷泵设计和技术的进步，将电荷泵与功率元件集成相对方便，使得 N 沟道 FET 能够以较小芯片尺寸用于高边配置。

有些应用还使用 H 桥开关配置来驱动双向负载，例如车门锁定/解锁电机。H 桥使用两对高边和低边开关，如下图所示：

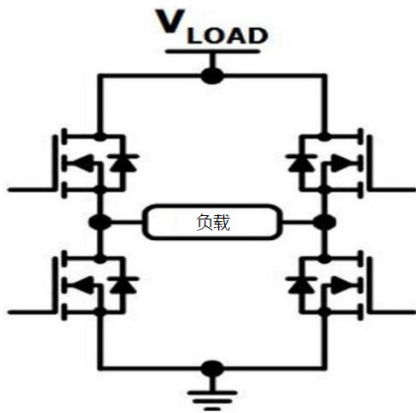


图 2. H 桥开关配置

随着应用复杂性不断提高（为了向用户提供更多功能），系统发生故障的概率也在增加。这要求开关在超出预定状态的情况下进行自我保护，而超出预定状态最有可能的原因是存在系统故障状况（如输出至 GND 短路）。从成本角度来看，为开关增添智能可消除更换成本（在某些安全关键型应用中，如果某个器件失效，整个模块都需要更换），并在较长时间内降低系统成本。为功率 FET 添加控制和逻辑特性时，在器件设计阶段必须谨慎行事，以确保模块可靠性达到要求。

高边 SmartFET 解决方案

安森美高边 SmartFET 以单片或双芯片解决方案提供。图 3 以虚线矩形突出显示了 SmartFET 的两个部分——控制电路（由模拟控制、数字控制和电荷泵组成）和电源部分（由功率 DMOS 以及用于温度和电流检测的检测元件组成）。在单片解决方案中，顾名思义，这两个部分集成在同一基板上，而在双芯片解决方案中，这两个部分是在两个不同的基板上实现，并通过芯片间键合连接。两个芯片的相对方向和集成度取决于所需的封装尺寸和器件的长期可靠性。[单片](#)

与双芯片技术部分详细介绍了这些解决方案及其优缺点。

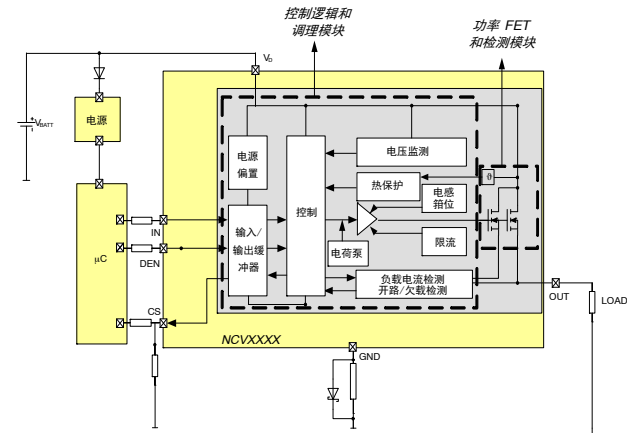


图 3. 框图中突出显示了功率 FET 和控制部分

在功率 FET 部分中，用于垂直 DMOS 的技术有平面和沟槽栅叠层两种可选（参见[平面 FET 与沟槽 FET](#)部分）。特定器件的解决方案选择主要由给定封装的目标归一化导通状态电阻决定（对于给定硅片面积，沟槽 FET 的导通状态电阻一般比平面 FET 要低），同时要考虑其他因素，包括但不限于所需的输出电流驱动和检测能力以及芯片的热响应（有关热行为的详细信息，参见[了解热网络](#)部分）。此外，在确定用于给定器件的技术之前，还要考虑可制造性和工艺成本。安森美高边 SmartFET 的设计考虑是，性能参数、保护和诊断特性组合以及应用中期望的操作不受底层技术的影响。

这里需要强调的是，一些高边 SmartFET 配备了保险丝阵列形式的一次性可编程微调单元（OTP），在生产末端对其进行编程。在“微调”过程中，首先评估“未调整”器件的性能。然后，根据与所需规格的偏差，这些微调单元（或保险丝）用作控制逻辑的输入，控制逻辑随后改变硅片性能，使其与规格严密一致。实施这样的序列可以改进时序和保护参数的容差，例如短路电流限值、开关时间等；降低器件间的变异性；并提供更大的设计灵活性。芯片上实现的微调结构经历了所需的可靠性应力测试，以确保符合终生工作标准。具有微调功能的器件只能在生产末端编程；出于安全考虑，客户不能在现场进行编程。本文档将针对特定模块和参数单独讨论微调对产品性能的影响。

应用环境和负载

与工业、消费电子等其他应用相比，汽车应用环境有很大不同，其要求通常更严格。AEC-Q100 等标准要求汽车开关在（温度、压力、湿度等）极端环境变化下至少达到质量、可靠性和强固性方面的最低标准。

例如，切换灯泡负载的场景。如本部分后面所述，白炽灯在开启时需要一个浪涌电流，该电流高于额定驱动电流。本例中的灯泡负载是 H4 型前照灯，其额定功率为 55 W，额定电压为 12.8 V。环境温度约为 300 K (27°C) 时，所需的浪涌电流约为 75 A。汽车环

境中的电缆可能很长，因此线缆电阻可能相当大。对于 20 mΩ 的线缆阻抗，浪涌会导致线缆上出现约 1.5 V 电压降并持续几毫秒（直到灯泡充分开启）。此外，汽车环境中与电源的典型连接是通过保护继电器和保险丝（位于接线盒内）进行切换。这些也可能对浪涌呈现阻抗，限制高边开关操作可用的电压摆幅。假设（在这种假设情况下）此电压降约为 1 V。除了电源线中的损耗外，GND 线也有损耗。在汽车环境中，为了保护目的，模块通过阻性网络连接到底盘 GND。该网络会增加损耗，本例中平均约为 1 V。这意味着，对于前照灯开启这样很容易观察到的情况，汽车应用中的损耗很容易导致标称 $V_{\text{BATT}} = 14 \text{ V}$ 的电源电压下降 20~25%。高边开关应该能够在电池电压降低的情况下工作。应注意的是，这方面的“操作”包括完全开启的电荷泵、浪涌期间的限流保护（如果需要）以及完整的诊断特性组合。现在考虑在寒冷的环境温度下打开灯泡。在低温下，电池电压会进一步下降，而灯点亮所需的浪涌电流会提高——这两个因素使得开关操作需要面对严苛的环境。安森美所有高边 SmartFET 正常工作的电压通常可低至 8 V，某些器件还要求一个最低 4.5 V 的扩展电池电压（有关低压工作，请参见特定产品的数据表）。“欠压操作”部分描述了 LV124 规格和欠压行为。

虽然以上讨论更多地侧重于电池电压的下降，但在汽车应用中偶尔也能观察到电源电压的瞬态过冲，尤其是在用跨接引线发动汽车或交流发电机负载等情况下（详见“过压保护”部分）。高边开关应能保护自身免受此类事件的影响。如果负载在 PWM 操作中重复切换，例如再次考虑灯泡负载，其光强度由 PWM 驱动器控制，那么控制器应调制灯泡两端的 RMS 电压（通过调制 PWM 占空比），使光强度波动最小化。汽车环境的另一个关键考虑因素是系统的 EMI 性能。随着现代汽车应用中电子器件的不断增多，每个元器件的设计都应保证符合所需的 EMI/EMC 标准，并将应用内外的交叉耦合噪声降至最低。

因此，除了损耗之外，高边 SmartFET 的开关特性还应考虑 EMI 影响。在多通道器件中，通道之间不应有干扰，尤其是当一个通道读取故障状态时。

如前所述，汽车应用中的底盘被视为系统 GND，高边开关应足够强固，以便应对输出至 GND 短路的情况（高边应用中极有可能出现这种系统故障）并保护自身。这通常是通过限制负载电流并在器件中整合热关断功能实现的（详情参见 [OUT 至 GND 短路——限流部分](#)和“温度/功率限制”部分）。AEC-Q100-012（参见 [4]）描述了典型的汽车短路条件组合，并量化了器件在短路事件中的性能（以周期数表示）。

上述计算和损耗估计是示例性的，不应认为其代表汽车通用条件组合。一般而言，线缆尺寸（及相关损耗）、电源配电保险丝/继电器规格、接地连接等都取决于 OEM，在应用中选择高边开关时应参考 OEM 规格。

阻性负载

汽车应用中的典型阻性负载包括（但不限于）LED、座椅中的加热元件、变速器和发动机管理系统、安全气囊引爆管、气流传感器等。LED（发光二极管）是电

流控制的负载，换句话说，其光输出与驱动电流或输入电能成正比。LED 的工作原理与任何二极管的工作原理非常相似，不同之处在于制造所采用的半导体材料，LED 材料在电子激发下发射光子（光的量子），而不是声子（机械振动的量子，如硅二极管中）。颜色输出主要取决于原料的能带隙（参见 [1]）。

输入驱动电路通过 LED 负载上的电流调节或电压调节来控制。电流通常通过并联堆叠多个 LED 阵列（在一个模块内）并增加一个与阵列串联的限流电阻来限制。另一方面，电压调节通常通过 DC-DC 转换级来实现，该转换级可降低开启阵列所需的电压。图 4 描绘了由高边 SmartFET 驱动的并联 LED 集群。每个阵列有 n 个串联 LED。R_{PROTECT} 限制流过集群的电流。如果一个 LED 出现故障并显示开路（如图 4 中以红色突出显示的 LED），其他阵列仍会工作并导通。然而，流经负载模块的电流会发生变化，高边 SmartFET 应能通过模拟电流检测输出来指示这种变化。典型汽车 LED 负载是以几毫安培的低电流水平驱动（参见图 5），因此要精确反映电流的微小变化，并据此诊断特定 LED 灯串的开路是很困难的。如下面“电流检测和诊断”部分中讨论的，在小负载电流下，电流检测精度会降低；安森美高边 SmartFET 实现了不同设计方案来提高检测精度（参见[轻载时的电流检测去饱和](#)部分）。

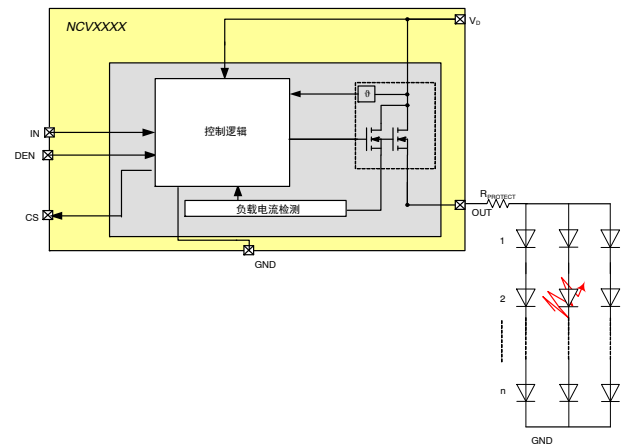


图 4. 驱动并联集群 LED 阵列的高边开关

大多数汽车应用采用 PWM 驱动方案来调制输出光的强度，高边开关的开关特性应与应用的 PWM 要求兼容。[阻性切换](#)提供了关于 LED 开关的详细信息。

在车辆的内部和外部照明应用中，LED 已经逐渐取代传统的白炽灯光源。高效（电能以一定比例转化为光）、更好的光输出（输出光更具方向性/各向异性，而灯泡具有漫射输出光谱）、易于驱动（LED 需要的输入功率通常很低，驱动电路的复杂性非常低）、更长的工作寿命（LED 不含灯丝或任何可能随着时间推移而疲劳的内部元件），是推动 OEM 将 LED 负载作为汽车照明可行替代方案的主要动机。当然，仍有几个缺点需要解决，例如，实现高效热管理的初始成本和难度很高（尤其是对于前照灯这样的应用）。图 5 总结了典型的汽车 LED 应用及其驱动要求。

位置	应用	驱动电流 (低/中/高)
车外	中央高位刹车灯	低 (<100mA)
	侧视镜	低 (<100mA)
	边灯	低 (<100mA)
	牌照灯	低 (<100mA)
	后组合灯	中 (200~500mA)
	转向指示灯	中 (200~500mA)
	DRL (日间行车灯)	中 (200~500mA)
	前照灯	高 (>500mA)
	雾灯	高 (>500mA)
车内	彩色 RGB 照明 (包括环境照明、仪表组照明、LCD 背光、开关、前面板 (时钟等))	低 (<100mA)
	阅读小灯/尾灯	中 (200~500mA)

图 5. 采用 LED 的典型汽车应用

电感负载

电感负载主要包括雨刷、启动器、车门模块、HVAC、喷油器、电动助力转向、油门控制等应用中的各种电机，另外还有用于发动机和车身控制应用的继电器。驱动电感负载时，首要考虑是在电感开始放电时限制输出电压的大小。为此，安森美的所有高边 SmartFET 都集成了保护箝位。有源箝位的机制在 [电感切换](#) 部分解释。电感负载的另一个问题是高边 SmartFET 的感应放电能量能力。产品数据表给出了一系列电感在规定的起始环境温度下的单脉冲和重复脉冲能量能力 (参见 [电感切换](#) 部分中描述高边开关能量耗散的方程)。超过额定能量可能会不可逆地损坏器件。一旦输入命令转为触发电感反激，保护特性就不会激活。

为了保护器件不受感应放电期间的高能量转移的影响，有些应用采用续流二极管和外部箝位。图 6 显示了两个这样的选项，它们位于红色虚线矩形内。由于所有电感负载都有相关的寄生电阻，因此图中描绘了串联 L-R 负载。在负载上并联时，电感放电的可用电压只是二极管压降，这可能会导致放电时间很长。第二个选项中的箝位电压将取决于外部二极管的击穿电压 (其应低于器件内集成箝位的击穿电压)。在这两种情况下，二极管应能处理感应放电所释放的功率。实现这些设计时，可能需要额外的元器件来防止电池反向传导、过压情况等。

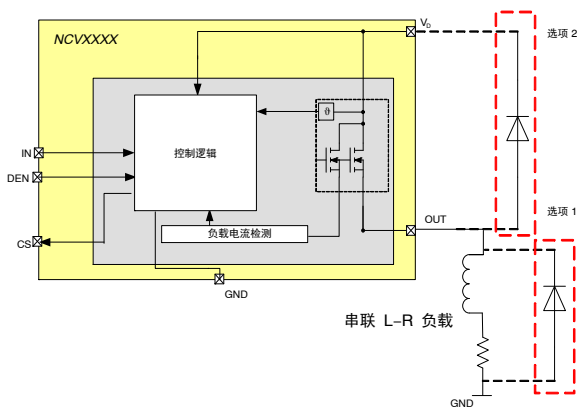


图 6. 驱动并联集群 LED 阵列的高边开关

应当注意，上述箝位方案仅供参考，也可使用其他带外部箝位的电路配置。然而，在采用这些拓扑之前，应详细计算外部元器件的功率处理能力，分析电池反向和过压情况下的保护，并估计相关的漏电流水平。

灯泡负载

白炽灯泡在工作原理上与“阻性负载”部分中讨论的 LED 光源非常不同。灯泡由钨丝和玻璃外壳组成，外壳内填充氩或氙等惰性气体。接触导线携带电流进出灯丝，灯丝由用于提供机械支撑和外壳的支架和灯帽支撑。当电流通过钨丝时，灯丝的温度升高，最终变得灼热，从而发光。大部分输入的电能转化为热量，其余的转化为光。白炽灯的光转换效率低于 LED、CFL 等其他光源。然而，低制造成本和各种的额定功率使其成为当今汽车应用中使用最广泛的光源。

灯泡的电气行为是容性的，开始时需要大电流以加热灯丝，随后电流逐渐衰减到运行所需的额定电流。这种初始大电流被称为灯泡浪涌。“冷”灯泡 (术语“冷”描述初始开启或浪涌) 的电阻低于稳态运行时的电阻。稳态电阻取决于所需的最终灯丝温度 (对于大多数灯泡，所需的灯丝温度为 2900~3200 K)。灯泡的闭环电热操作说明如下：当应用电压源时，通过灯泡的电流取决于灯丝的动态电阻率 (它是温度的函数)。灯丝的瞬时温度取决于其热阻 (以及触点的热阻) 和输入功率 (而输入功率又取决于瞬时电流)，因此它是一个迭代模型。有多种模型利用查找表或经验公式来预测这种闭环电阻率曲线 (参见 [2])。

通常，车灯规定标称电压下的额定功率。灯丝的标称电阻可计算如下：

$$R_{NOM} = \frac{V_{NOM}^2}{P_{NOM}} \tag{公式 1}$$

其中， V_{NOM} 和 P_{NOM} 分别为额定电压和功率。基于经验数据，动态电阻可以作为瞬时温度的函数来估计，其中要用到“浪涌系数”：

$$R(T) = R_{NOM} \cdot \left(\frac{T_{REF}}{T} \right)^{const} \tag{公式 2}$$

T 是灯丝瞬时温度， T_{REF} 是所需的灯丝温度，“const”是一个经验常数 (参见 [3])。公式 2 中乘数的后一部分为浪涌系数的倒数。假设已知灯泡两端的稳定电压，那么可以使用动态电阻曲线来模拟浪涌电流曲线。

下图 7 列出了广泛使用白炽灯泡的应用以及灯泡的额定功率。

序号	应用	额定功率
1	前照灯 (远光灯和近光灯)	51W; 55W; 60W; 65W; 60/55W*
2	停车灯	前: 4W; 5W; 6W 后: 10W; 21/5W*, 21/4W*
3	转向信号灯	车门集成: 4W; 5W 前后: 21W
4	倒车灯	16W; 21W
5	警示灯	21W
6	刹车灯	CHM: 5W; 16W 后: 21W; 21/4W*; 21/5W*
7	行李舱灯	5W
8	雾灯	前: 55W; 35W 后: 21W
9	车内照明灯	3W; 5W; 10W; 15W; 18W
10	牌照灯	4W; 5W
11	日间行车灯	35W; 55W

* 双灯丝灯泡

图 7. 采用白炽灯泡的典型汽车应用

根据应用灯泡所需的浪涌曲线，了解高边开关的输出电流驱动能力至关重要。安森美高边 SmartFET 具备限流特性，可在过载情况下保护自身 (参见 [OUT 至 GND 短路——限流](#) 部分)。由于热关断机制 (参见 [温度/功率限制](#) 部分)，在电流限值下长时间工作会迫使器件反复关断和接通。虽然在系统发生故障情况下 (如输出至 GND 短路) 需要这种保护来限制瞬时热应力，但如果灯泡开启所需的浪涌电流大于内部电流限值，则灯泡开启特性会受到影响。在这种情况下，器件尝试利用 [重试策略](#) 开启灯泡 (参见 [重试策略](#) 部分)。图 8 和图 9 中的理想化波形集描述了使用和不使用重试策略两种情况下的灯泡开启场景。

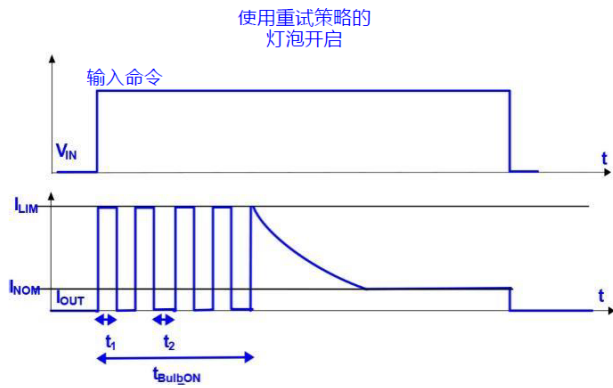


图 8. 使用重试策略的灯泡开启

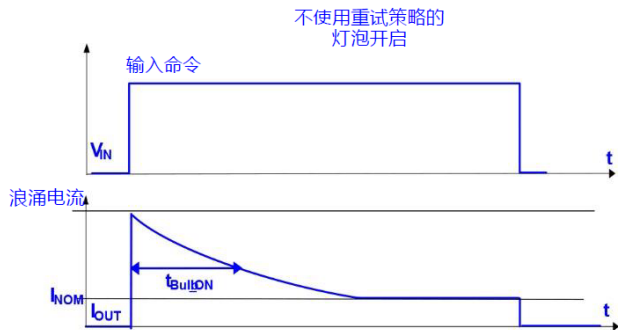


图 9. 不使用重试策略的灯泡开启

参考以上波形， t_{Bulb_ON} 是开启灯泡所需的时间——在大多数情况下，它是瞬时电流降至约 $0.5 \times$ 峰值浪涌电流的时间间隔。此参数的规格取决于 OEM。在有内部限流的情况下， t_{Bulb_ON} 随着器件进入和退出差分热关断而增加。 I_{LIM} 周期上的均方根电流和最后一次重试开始时的相应功率，应产生与 t_{Bulb_ON} 时间后无重试的情况相同的 (灯泡) 电热阻曲线。为应用选择器件时，应考虑最差情况下的 t_{Bulb_ON} (通常在低环境温度的情况下，可用电池电压较低时需要高浪涌电流) 应在 OEM 定义的限值内。图 10 列出了某些标准汽车灯泡负载的实测最大浪涌电流。测量通过以下方法进行：在灯泡两端施加一个约 12.8V 的稳定差分电压 (为了获得精确的浪涌曲线，灯泡两端的电压应稳定，测量系统中的任何寄生电阻压降都可能降低浪涌电流，因为可用于开启灯泡的电压降低了)。最大浪涌电流取决于灯泡的电气规格 (主要是功率瓦数) 和物理结构。注入灯泡的功率以灯丝上的传导功率和辐射功率的形式被消耗。灯泡的物理结构决定功率的分配，因此也会影响瞬时温度和浪涌曲线。

灯泡	额定电压 (V)	额定功率 (W)	最大浪涌电流 @ 25C (A)	最大浪涌电流 @ -40C (A)
W3W	12	3	2.24	2.95
T4W	12	4	3.69	4.77
R5W	12	5	4.51	5.79
H6W	12	6	7.46	9.83
R10W	12	10	9.81	12.77
P21W	12	21	23.64	31.67
P27W	12.8	26.9	22.01	28.75
H1	12.8	55	63.67	82.73
H4	12.8	55	71.77	89.80
H7	12.8	55	62.99	81.68
HB2	12	60/55	78.30/70.07	98.75/90.19
HB3	12	60	72.00	92.41
H9	12	65	70.50	91.03

图 10. 典型汽车灯泡的实测最大浪涌电流 (电压约 12.8 V)

应注意的是，实测灯泡浪涌电流只是典型值，并不代表灯泡性能变化的极端情况。此外，灯泡制造商不同，其浪涌电流曲线可能不同。器件建议 (针对特定灯泡) 可按客户请求提供。

继电器和保险丝替代方案

在所有汽车应用中，为了实现更高的系统效率，减小组件重量和尺寸显然是一个重点。此外，随着车辆的全面电气化，用固态解决方案取代现有开关和保护组件的需求越来越强烈。为了实现这一目标，安森美推出了多种旨在取代应用继电器的高边 SmartFET (继电器通常更重，并占用 PCB 上相当大的面积)。关于具体的合适应用，建议参考产品数据表。此外还有超低欧姆器件 (例如，典型 $R_{DS(ON)}$ 在 $0.5 \sim 3 \text{ m}\Omega$ 之间)，它们旨在取代保护保险丝，提供电子保险丝解决方案。智能高边开关创建了一个具有故障报告功能的闭环保护方案，集成保护特性可防止电子保险丝受损，从而降低与保险丝相关的更换成本 (在车辆寿命期间)。

虽然取代继电器和保险丝的 SmartFET 解决方案使用了该产品系列提供的一组标准特性，但有一些关键应用要求将这些 SmartFET 的设计方法与那些切换其他常规负载 (如照明或阻性元件等) 的设计方法区分开来。这些差异化要求的几个实例包括：接地短路情况下重试策略的差异、电流检测比规格、工作温度范围、输出通道数量、反向电池保护、压摆率等。其中的大部分要求将在本文的相应部分中单独讨论，以强调随着市场动力逐渐转向基于智能开关的配电，设计也需要与时俱进。

功能安全概述：

随着智能开关出现在 SRS (二次约束系统，包括安全气囊、预张紧器和制动)、配电和输电等更注重安全的应用中，适当考虑并遵守功能安全标准变得比以往任何时候都更加重要。ISO26262 等标准阐明了设计人员在符合标准所述安全功能的同时整合各种特性的方法。应注意的是，这些标准的出现和应用是最近的事情，这使得整个行业的半导体制造商很难在事后重新设计其产品。为了解决这一困境，安森美以开放式 FMEDA 的形式提供产品特定 (根据客户要求) 的故障模式分布分析、设计和封装特定的 FIT 率，以及逐一的模块对安全功能影响的分析。此外，这些 FIT 率是基于多种标准提供的，如 IEC 62380、SN29500 等，因为不同客户可能采用不同的标准进行分析。这些信息有助于客户设计内置必要故障保护机制的系统，以

满足安全关键型应用的需要，使系统根据期望的任务曲线在预期寿命内安全运行。关于具体的功能安全要求，建议联系相应的现场代表。

功率 FET 和保护

功率 MOSFET

本部分介绍功率元件或 DMOS 的结构和不同拓扑。高边器件中的功率元件由大量垂直 N 沟道 FET 单元组成，这些单元并联布置，漏极作为基板，以改善漏极区域的热扩散并降低热密度。功率 FET 的理想设计和面积考量对于确定关键电气性能指标至关重要，这些指标包括但不限于 $R_{DS(ON)}$ 、最大电流能力、击穿电压、电流检测、温度检测等。基于技术、参数要求和几何约束，安森美高边 SmartFET 可以采用“平面”或“沟槽”配置。下面说明这两种结构设计。

平面 FET 与沟槽 FET

如上所述，垂直功率元件可以是平面结构，也可以是沟槽结构。术语“平面”和“沟槽”指的是栅叠层结构，它由多晶硅栅极、底层氧化物和沟道组成。前一种设计具有平面或横向栅极和沟道，沟道传导接近表面，而后一种设计具有进入主体深度的垂直栅极和沟道 (详见图 11 a) 和图 11 b))。

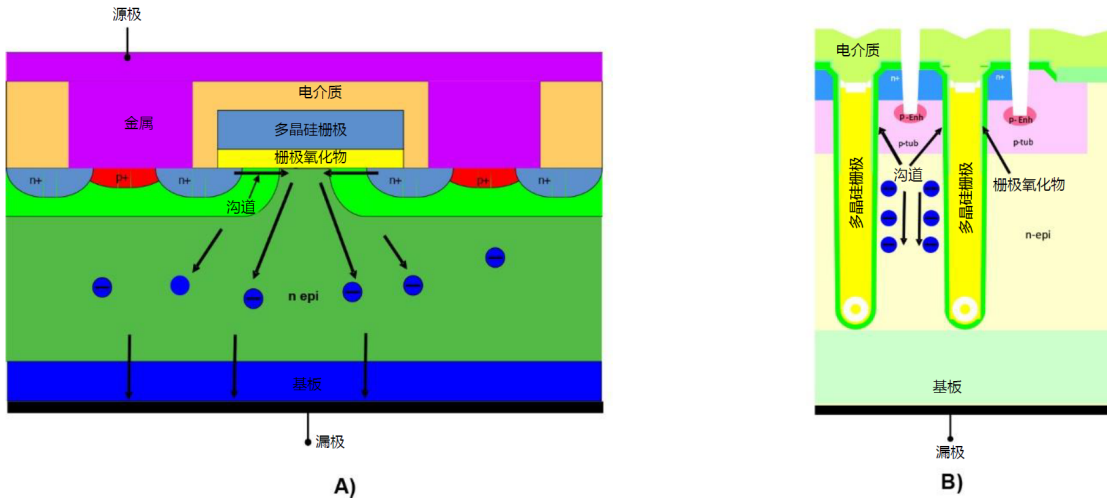


图 11. 描绘栅极、沟道和载流子流的示例性布局：a) 平面 FET, b) 沟槽 FET

常规或平面 FET 热效率高且易于制造，“掩模步骤”少，而沟槽 FET 提供更紧凑的单元间距(故比导通电阻 $R_{DS(ON)}$ 更好)，在给定的芯片面积内可封装更多单元。下表总结了这两种设计的主要区别，根据具体特性将性能区分为 Hi(良好)或 Lo(中等)。

表 1. 平面与沟槽垂直功率 FET 的性能比较

参数/特性	平面 FET	沟槽 FET
比 $R_{DS(on)}$ - $m\Omega \cdot mm^2$	Lo	Hi
热稳定性	Hi	Lo
相似 FET 面积的能量能力	Hi	Lo
易制造性	Hi	Lo
单元间距	Lo	Hi

单片与双芯片技术

单片高边器件的功率元件(垂直N-FET)和控制电路在同一基板/原料 Si 上制造。另一方面，术语“双芯片”是指在同一封装内有两个单独的芯片，分别用于功率 FET 和控制器。单片设计使得 FET 和控制器之间的失配和偏移最小；然而，如果比 $R_{DS(ON)}$ 足够低，并且控制电路很复杂，包括模拟和数字部分，那么在给定封装尺寸内单片集成两个元件(FET 和控制器)是颇具挑战性的。这就需要利用芯片叠加(chip-on-chip)等技术来优化“封装空间”。此外，控制电路需要通过隔离结构与 FET 完全隔离。下图(图 12)是单片高边器件的示例。控制器和功率 FET 以及各种检测元件(温度检测、电流检测)的焊盘也显示在下图中。

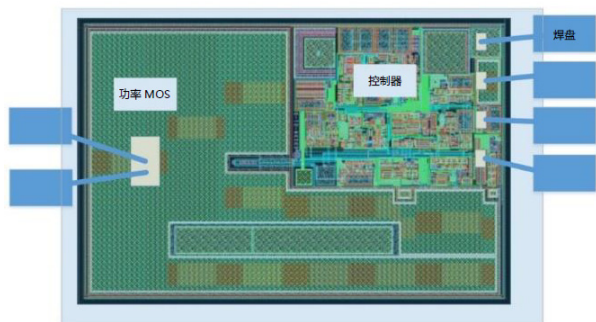


图 12. 单片高边 Smart FET 设计示意图

还应考虑的是，虽然大多数高边 SmartFET 控制电路基于 CMOS 逻辑，但要在单片配置中集成背侧漏极技术，并将 CMOS 基板与背侧漏极隔离，必然是很困难的。

双芯片技术通过芯片间键合管理 FET 和控制电路之间的相互作用，这需要额外的前端掩蔽、用于键合的牺牲芯片面积以及后端组装和加工步骤。由于这两种元件的原料硅不同，因此双芯片技术器件存在一些固有的工艺不匹配。图 13 是此类技术的大体示意图。

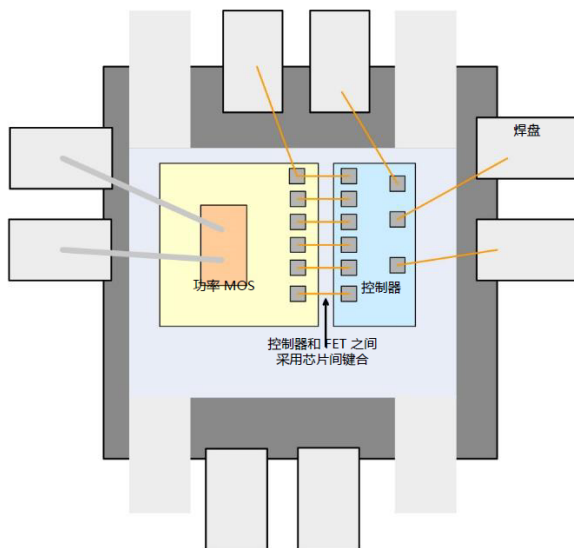


图 13. 双芯片高边 SmartFET 设计示意图

该技术的优点是对于特定产品系列，很容易换用不同尺寸和 $R_{DS(ON)}$ 的 FET，同时保持与控制器的兼容性。

根据应用要求和细分产品系列，安森美高边 SmartFET 可以采用任何一种技术制造。

多通道器件

某些应用需要多通道器件来操作并行负载(参见应用系统概述部分)。此类器件需要具有多个参数和行为性能完全相同的独立功率 N-FET。每个功率 FET 或“通道”都有自己独立的检测元件，而诊断通常是多路复用的。这些器件的一个挑战是隔离两个通道的操作，尤其是在其中一个通道处于故障状态的情况下。例如，下面的图 14 所示的电路原理图详细展示了双通道高边器件中的不同模块。

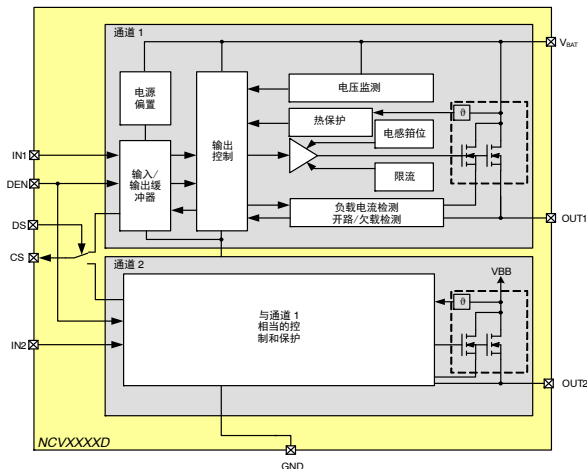


图 14. 双通道高边 SmartFET 电路框图示例

电荷泵——工作原理

高效的电荷泵设计对于高边 FET 实现期望性能至关重要。为确保 FET 在 (输出特性曲线的) $R_{DS(ON)}$ 区域完全开启, 栅极电位需要升压到电池 (漏极电位) 之上, 以便为 N-FET 提供足够的过驱动。顾名思义, 电荷泵本质上充当此升压电路, 并确保 $R_{DS(ON)}$ 对于给定芯片面积是最大的。虽然严格来说, 电荷泵是控制电路的组成部分, 但由于其特性与功率 FET 的性能直接相关, 因此它在本部分进行讨论。

除了产生足够的栅极电荷外, 高效的电荷泵还必须提供稳定的栅极驱动和平滑的开启与关断特性, 并且应在最小芯片面积上实现。典型电荷泵网络采用多级开关电容升压网络, 但这不是产生高电压的唯一方法。

图 15 为电荷泵工作原理的示意框图。根据输入控制电路的命令, 振荡器产生一组“去相 (De-Phased)”输出信号, 这些信号随后馈入升压网络中, 如右图所示。这些信号控制开关并为电容梯充电。相位差导致该网络的输出端积累电荷/产生高电压。

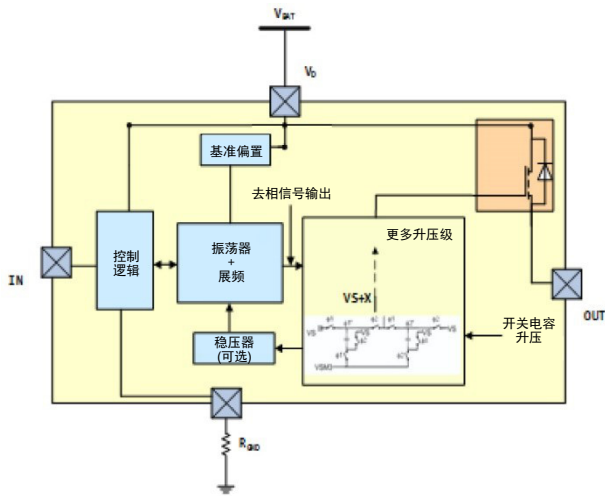


图 15. 电荷泵——工作原理框图

一旦器件闭合至完全导通状态, 便可调节电荷泵输出, 通过拉回升压器来确保没有栅极电压过冲。这可能会延长实现 $R_{DS(ON)}$ 所要求的满量程栅极过驱所需的时间, 但会提高栅极控制稳定性并减少过冲。

某些器件中的振荡器频率是在生产过程中进行调整的, 这样可确保同类产品围绕数据表中规定的标称开关时间的容差很小。不同的技术 (在安森美高边 SmartFET 产品组合中) 可能有也可能没有内部稳压器。根据所需的栅极电位, 升压级可以级联, 以使每一级的电荷倍增。

内部展频与振荡器一起使用, 以抑制振荡器产生的任何频谱能量尖峰, 并确保 EMI 性能良好。应注意的是, 器件的开关速度还取决于电荷泵提升栅极电压的速率以及栅极“卸除负载”的速度。虽然快速电荷泵响应是值得追求的, 但其设计不应违反 EMI 要求。

电源电压

典型电源电压规格

安森美高边 SmartFET 设计为在汽车环境的典型电池电压范围内工作, 并顾及到了应用电压围绕标称值的变化, 如本部分后面所述。工作电压范围通常指定为 5 V - 28 V, 但数据表中的某些特定参数可能是在更窄的范围内进行表征并予以保证, 例如 8 V - 18 V。保证的范围和相应电气规格随着安森美高边 SmartFET 产品组合中的器件和技术不同而有所不同。以下是对典型电源电压规格的说明。

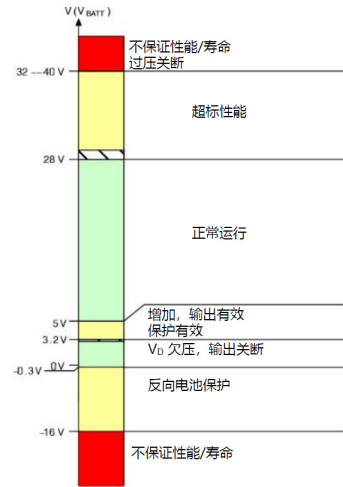


图 16. 器件在典型电源电压规格范围内的操作

如上图所述, 在 5 V - 28 V 范围内保证正常工作 (除非产品数据表中另有规定)。在此范围之外, 电气性能 (典型 $R_{DS(ON)}$ 、开关速度、电流检测等) 和预期行为 (保护和诊断方面) 可能偏离规格。低于欠压阈值时, 器件关断, 并以一定的迟滞重新导通。如本部分后面所述, 控制器和 FET 的反向电池保护分别通过内部箝位结构和体二极管实现。典型器件的反向电池阈值为 -16 V (持续规定的时间间隔), 低于该阈值时, 预期寿命、可靠性和性能可能会受到不可逆的影响。有些器件可能采用过压关断特性来防止 FET 和控制器受到甩负载等事件期间出现的高压瞬变的影响; 有些器件通过内部箝位结构提供过压保护, 如果在此高压区域工作, 器件的寿命/性能可能会受到影响。不同器件的过压关断阈值可能不同。

欠压操作

安森美高边 SmartFET 具有欠压关断机制, 当电源电压降至过低而无法支持器件工作时, 器件就会关断。该特性还能防止器件标记任何错误/不符合规格的输出或诊断信号。不同器件的欠压阈值可能不同, 典型规格在 3 V ~ 4 V 范围内。欠压关断事件具有一个相关的迟滞, 以防止因阈值附近的潜在高噪声电源而导致异常开启和关闭。

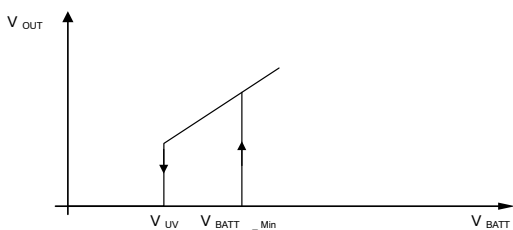


图 17. 带迟滞的欠压关断

在汽车环境中，这种低压事件最有可能在车辆启动情况下观察到，此时电池电压可能短暂下降到较低值，然后才上升。在“冷启动”的情况下，即环境温度较低且电池电压进一步下降时，困难会变得更加严重。根据 LV 124 关于 3.5 吨以下机动车辆中电气和电子元件的汽车规范，冷启动时的电源电压轨迹如下波形集所示。

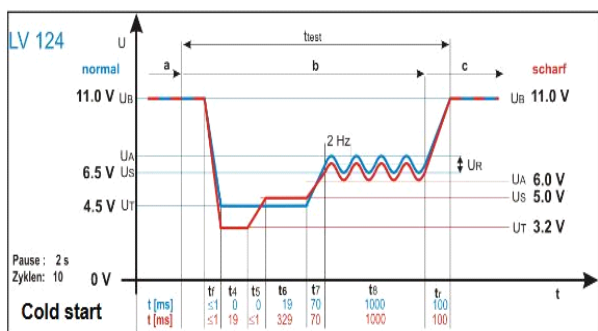


图 18. LV124 规范——冷启动事件期间的电池电压轨迹

根据本规范，最差情况下的低电压为 3.2 V。安森美的某些高边器件 (如 NCV84012A) 符合该标准，而 NCV84160 等器件的欠压关断触发电压为 3.5 V，略高于 3.2 V 的最小电压规格。欠压事件下的输出和诊断行为如图 19 所示。

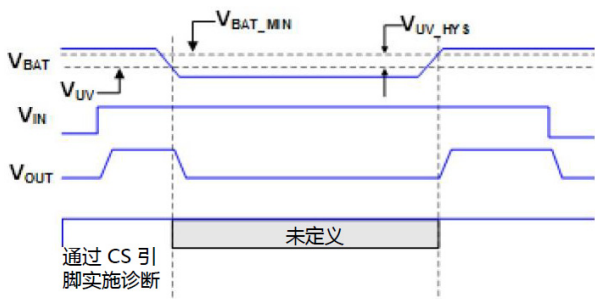


图 19. 描述欠压期间器件行为的理想化波形集

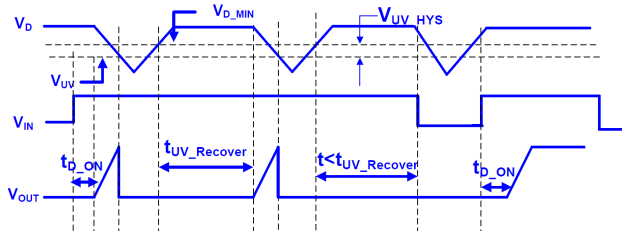


图 20. 欠压恢复延迟

有些低 $R_{DS(ON)}$ 的较高功率 SmartFET 内置了欠压恢复延迟定时器。在短路限流等大电流传导情况下，当电池电压被 (其输出阻抗) 拉低而触发欠压条件时，此特性有助于保护器件。一旦器件安全关断，电流衰减，电池电压会再次上升。若没有该特性，器件将再次导通并进入短路状态 (因为 $V_{BATT} > V_{BATT_MIN}$)，使内置散热时间不起作用 (参见 [OUT 至 GND 短路—限流](#) 部分)。不断重试会给芯片带来压力，尤其是在大电流器件发生持续短路的情况下。整合延迟定时器可拉长重试间隔时间，让芯片在下一次重试之前可以充分“冷却”。图 20 解释了这一现象。有关欠压延迟规格的详细信息，参见产品数据表。

过压保护

在汽车环境中，发生过压情况主要是由于电源线上传导/耦合的高压瞬变 (包括交流发电机甩负载)、静电放电 (ESD) 和用跨接引线发动汽车。在甩负载事件中，电池到交流发电机 (其向电池提供充电电流) 的连接丧失，并且输出电流变得不稳定，因此连接到交流发电机的负载观察到电源电压显著提高，直到交流发电机调节器作出响应并削减驱动电流。车辆制造商通过定义甩负载脉冲的电压和时间周期来指定该脉冲的特性。此外，“ISO 7637-2: 仅沿电源线的电瞬态传导”等标准 (参见 [5]) 还定义了特定 ISO 脉冲曲线和甩负载测试案例。近年来，交流发电机使用瞬态电压抑制器导致了对甩负载要求的放宽，体现此特性的规格是“抑制甩负载” (对于 12 V 应用，通常在 35 V 左右)。这使得芯片上的特征尺寸可以缩小，有利于低 $R_{DS(ON)}$ 器件采用 NCV84012A 等更小封装。在用跨接引线发动汽车的情况下，车辆电池由高压电源——例如卡车电池或双汽车电池 (通常用于补偿长充电线缆的线路损耗)——充电以起动发动机。对于用跨接引线发动汽车的情况，脉冲特性同样由 OEM 定义。用跨接引线发动汽车事件的压力比甩负载情况要小。大多数汽车负载都需要能够承受 OEM 规定的这些高压事件。安森美高边 SmartFET 内置箝位结构，旨在保护 FET 和控制器免受高压尖峰的影响。

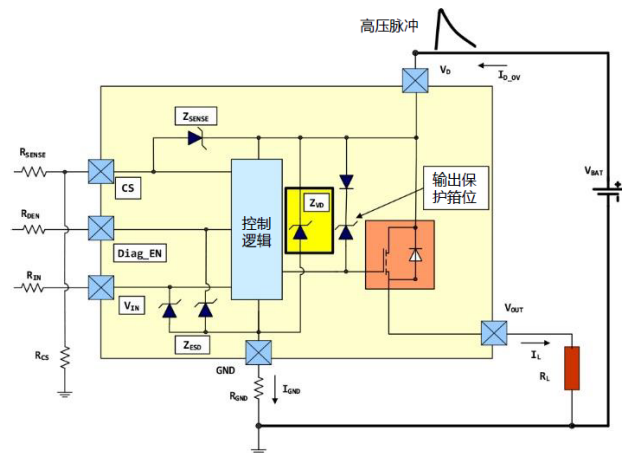


图 21. 高边 SmartFET 中的过压保护箝位结构原理图

参考图 21，漏栅功率 FET 有一个保护箝位，用于限制输出端的电压摆幅。在 FET 最初关断的情况下，如果漏极端子的电压超过齐纳击穿电压，该保护箝位导通，并通过在栅源阻抗上产生一个电位来使 FET 导通。输出端的负载阻抗限制流经 FET 的电流。如果 FET 最初处于导通状态，它将保持导通，除非器件因过压而关断，如典型电源电压规格部分所述。单独的箝位结构将控制部分两端的压降限制为 Z_{VD} ，接地阻抗网络通过这些箝位限制电流。逻辑输入端的保护二极管将这些输入箝位至比 GND 电位低一个二极管压降的电压。在高边 SmartFET 中，电流检测的保护箝位 Z_{Sense} 以供电轨为基准。作为标准做法，安森美建议在电流检测输出端使用外部箝位，以限制微控制器输入 A/D 级观察到的电压。此外，建议在与微控制器接口的 I/O 引脚上使用外部保护电阻，以防止微控制器箝位结构电流过大。在高电压状态下长时间工作可能会影响器件的寿命、坚固性和性能。

器件布局、端接和金属布线也经过精心设计，具有出色的瞬态高压强固性。这些器件经过标准 ISO 脉冲测试，提供人体模型和机器模型的最大 ESD 瞬态能力额定值 (某些器件还提供充电器件模型额定值)。有关规格，请参考产品数据表。

电感反激

当切换电感负载时，输出端的电压可能会观察到相当大的负摆幅，这取决于器件关断时的电流衰减速率和有效放电电感。漏栅保护箝位限制此摆幅的幅度，并将输出电位“有源箝位”至 $V_{BATT} - V_{CLAMP}$ ，其中 V_{BATT} 是漏极电位， V_{CLAMP} 是保护箝位的击穿电压。有源箝位将电流密度分布在整个 FET 面积上，从而减少箝位二极管遭受的应力，并改善感应放电期间的散热。与背侧体二极管雪崩 (即击穿) 并使电感放电的情况相比，这种方法更可取。有关输出行为、箝位功能和电感能量能力的更多信息，参见电感切换部分。

断电

如果漏极端子的电源连接丧失，高边 SmartFET 将通过禁用功率器件和控制部分进行自我保护。在断电事件期间，OUT 和 CS (电流检测) 的读数都是“Lo”。如果在电感切换过程中电源连接丧失 (或者如果线束具有足够的电感)，则电流必须有一条反激路径以供放电。该路径将包括用于控制部分的保护二极管 (Z_{VD} ，见图 19)，它受外部接地电阻限制。由于保护二极管处理电感反激能量的能力不如功率 FET，因此在高能耗的情况下，高边器件可能会受损。在这种情况下，系统设计应给予适当的考虑，例如，通过使用续流二极管来为感应放电期间的电流提供路径。

电源短路

电源短路事件如下图所示。

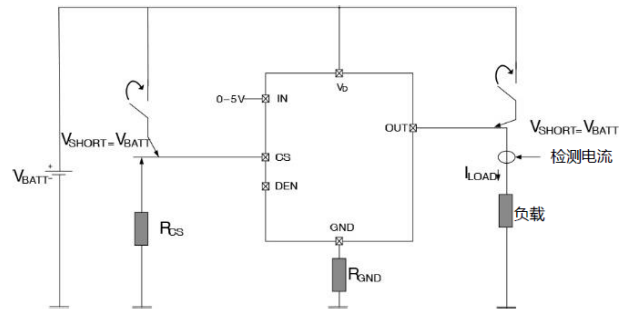


图 22. 电源短路事件

上图显示了 V_{BATT} 线路至两个输出端子 (OUT 或 CS) 短路。在前一种情况下，无论输入命令如何，负载都会导电。假设漏极端子严格连接到电池 (即电池和漏极连接之间没有电位跌落)，则整个器件没有功耗，但该事件可能会对负载造成严重压力。图 24 中的理想化波形集描述了典型灯泡浪涌情况下发生的瞬态 OUT 至 V_{BATT} 短路事件。负载电流和电压短暂提高； V_{SENSE} 降至零，因为在此期间 FET 将关断。在图 23 中，需要注意的是，电流是在负载附近测量的，并不代表 OUT 端子流出的电流 (在 V_{BATT} 短路事件中其将为 0)。

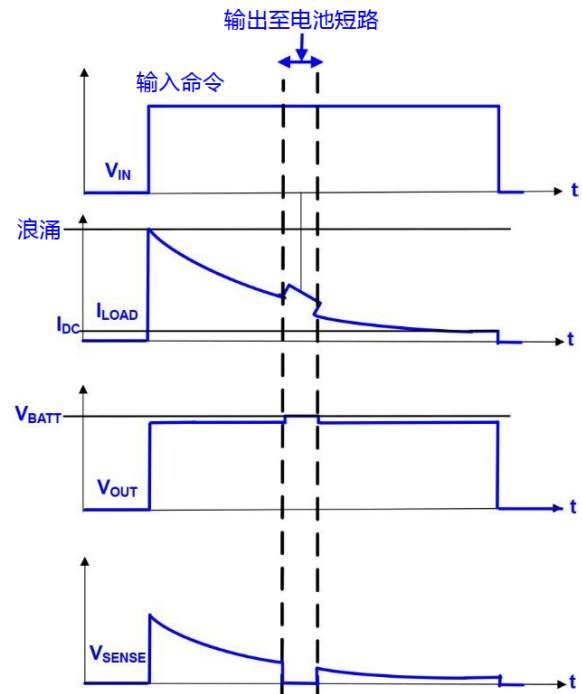


图 23. 描述 OUT 至 V_{BATT} 短路事件的的理想化波形集

如果电池和漏极连接之间存在阻抗路径，则源极电位 (在 V_{BATT} 短路事件中) 可能高于漏极，导致反向电流通过体二极管。这种情况虽然在汽车环境中不太可能发生，但会对器件造成很大压力。

在 V_{BATT} 至 CS 短路的情况下，OUT 端子和负载将正常工作，但在 CS 引脚将观察到等于 V_{BATT} 的电压，这可能会对微控制器 A/D 的 I/O 接口造成潜在压力。如操作办法部分所述，建议始终在 CS 引脚处放置外部箝位，以防止该节点出现高电压。图 24 显示了 CS 至 V_{BATT} 短路时 OUT 和 Sense 节点的行为。

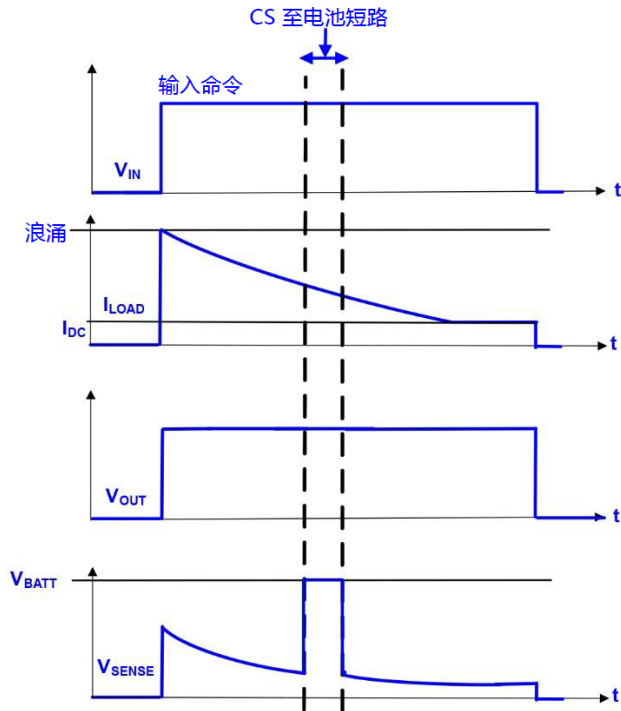


图 24. 描述 CS 至 VBATT 短路事件的理想化波形集

接地 (GND) 操作

推荐的 GND 电路

在涉及高边 FET 的应用中，了解并使用理想的接地网络至关重要。作为标准做法，不建议将器件 GND 引脚直接绑定车辆或底盘 GND。如本部分后面所述，在某些特定系统失效情况下，这会保护高边 FET。图 25 突出显示了典型的接地网络 (红色) ——电阻与 (可选) 二极管并联。该电阻 a) 在发生过压事件时限制通过保护箝位 Z_{VD} 的电流 (见图 21)，b) 防止反向电池连接 (反向电池连接时保护箝位正偏，见图 26) 情况下或电感反激期间电池丧失情况下器件产生功耗。

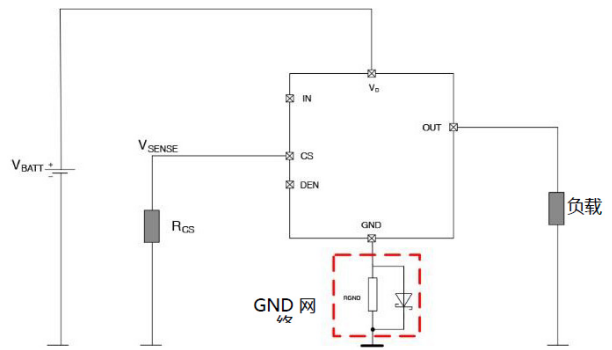


图 25. 应用中的接地网络原理图

虽然该电阻确实能保护器件，但它也会提高 GND 电位，具体幅度取决于器件的工作 GND 电流。此电位如果足够高，可能会改变功率 FET 的阈值，并限制控制部分内模拟电路操作可用的裕量轨。因此，该电阻的选择选择需要权衡。高阻值意味着过压/反向电池连接期间的限流较低，但也会显著提高接地电位。

二极管在正常工作期间可为该电阻分流，从而帮助降低 GND 电位，而且二极管还能阻挡反向电压 (直至其击穿)。但在过压情况下，二极管无能为力。除非另有建议，否则建议将典型值 $1\text{ k}\Omega$ 的电阻与二极管并联使用，或者将大约 $150\ \Omega$ 的独立电阻用作 GND 阻抗。关于具体器件的建议，请参考相应的产品数据表。

反向电池保护

当电池端子的极性/连接翻转时，反向电流将流过器件，如图 26 所示。该模块级原理图还显示了保护二极管和电阻以及反向电流的方向。功率 FET 的本征体二极管会传导电流 I_{REV} ，通过该二极管的功率受负载本身的限制。在控制部分，接地电流 I_{GND_REV} 由正偏过压保护箝位 Z_{VD} 传导； I_{IN_REV} 和 I_{DEN_REV} 通过微控制器内部网络分别传导至保护电阻 R_{IN} 和 R_{DEN} 。这些电流流过用于数字输入的 ESD 齐纳箝位，并最终加到流过 Z_{VD} 的电流上。逻辑输入端的电阻 R_{IN} 和 R_{DEN} 限制通过 ESD 结构的电流；由 Z_{GND} 表示的接地电阻限制电流，从而限制 Z_{VD} 上的功耗。反向电流 I_{CS_REV} 通过检测电阻 R_{CS} 流入 CS 引脚，并通过正偏过压保护二极管 Z_{SENSE} 反馈到电池的负极端子中。

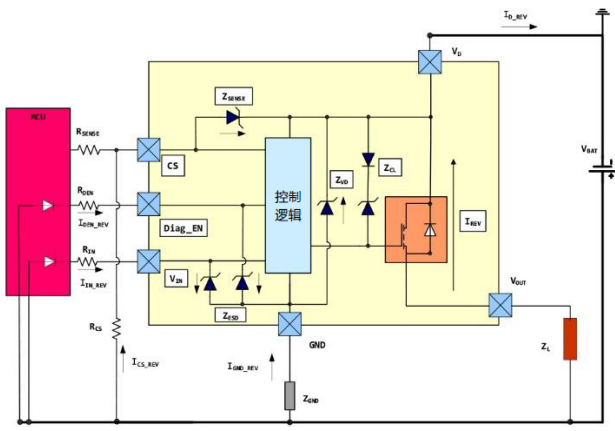


图 26. 电池反向期间的电流和保护

主要用于取代继电器和保险丝的低欧姆器件，如 NCV84008A、NCV84004A 等，具备 ReverseON (反向导通) 特性，当观察到反向电池电压时，它能使倒置配置的输出 FET 导通。在反向模式下，这种操作可为体二极管分流并限制传导损耗，从而有助于降低器件的功耗。图 27 突出显示了通过 FET 而不是体二极管的传导路径。此外，接地路径中的反向电池阻断机制可确保低 GND 电流 (有关最大允许反向电池规格请参考特定产品数据表)，从而允许使用较小的外部 GND 电阻。

除 ReverseON 外，某些器件还提供 InverseON (逆向导通) 特性，如果源极电位超过漏极电位，体二极管传导的电流会再次被分流，并且会被 FET 导通超驰。当 FET 的输出观察到应用中的电池硬短路时，即表示发生这种情况，如 [电源短路](#) 部分所述。关于 FET 在反向电池或逆向电流传导的情况下提供的 $R_{DS(ON)}$ ，参见相应的产品数据表。

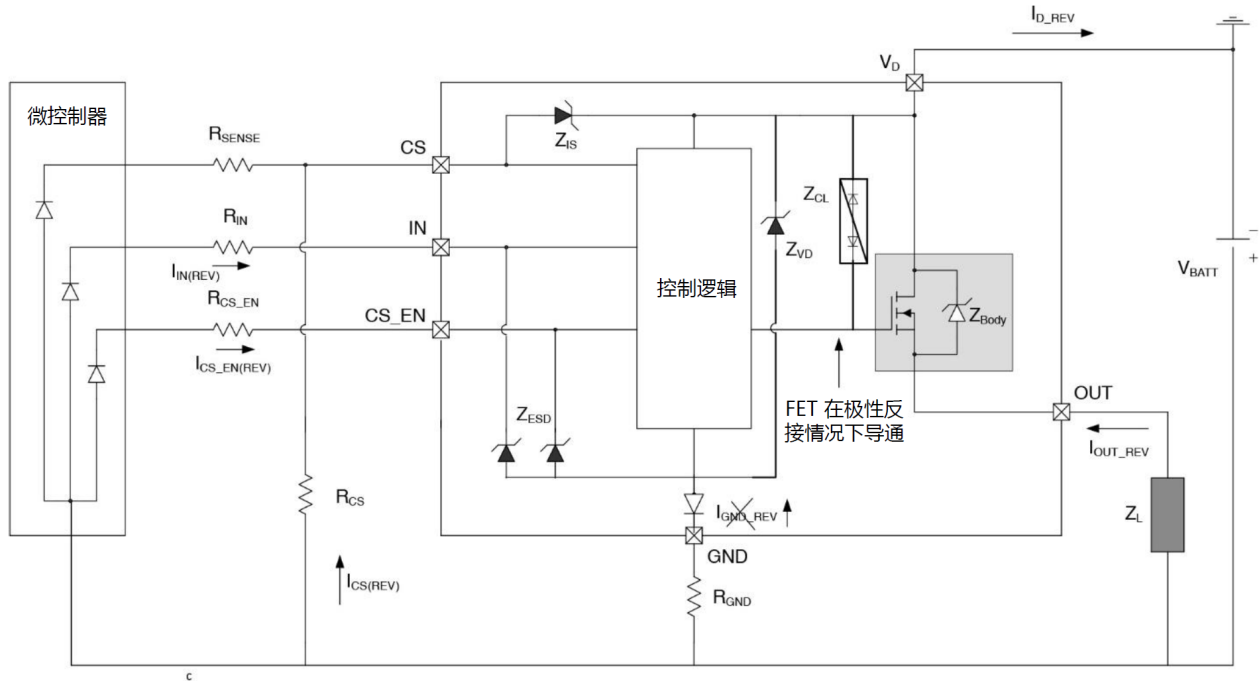


图 27. 通过 ReverseON 实现反向电池保护

应注意的是，在上述任何一种情况下，输出级中的反向电流都不会被“阻塞”；相反，功耗通过采用 FET 传导和外部保护电阻来限制。某些应用 (如保险丝和/或继电器替代方案) 要求电源路径中有外部反向电池阻断机构，用于在反向电池连接情况下防止任何电流传导，以保护下游的负载。有关器件在反极性模式下的最大性能 (承受的最长时间和反向电压)，参见具体产品的数据表。对于需要反向电流阻塞的负载，在使用这些高边器件时必须特别小心 (例如，集成反向电池阻断电路元件)。在反向电池模式下，任何保护特性都不可用。

地线开路

当器件地线开路时，器件将关断输出 FET 和控制部分。地线开路可能发生在模块级 (模块地线与 ECU 地线的连接开路)，也可能发生在 ECU 级——包括微控制器在内的整个 ECU 与底盘地线的连接开路。在这两种情况下，器件中的控制电路都没有返回路径/基准电压源可用。在 ECU 设计中，应避免模块的任何寄生 GND 连接。

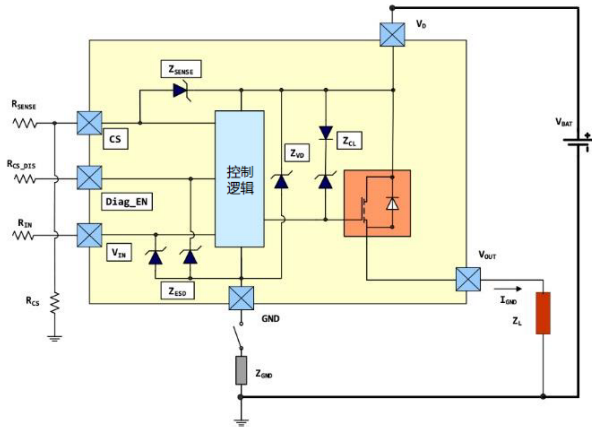


图 28. 描述地线开路情况的框图。负载仍然连接到底盘地线，但模块地线开路

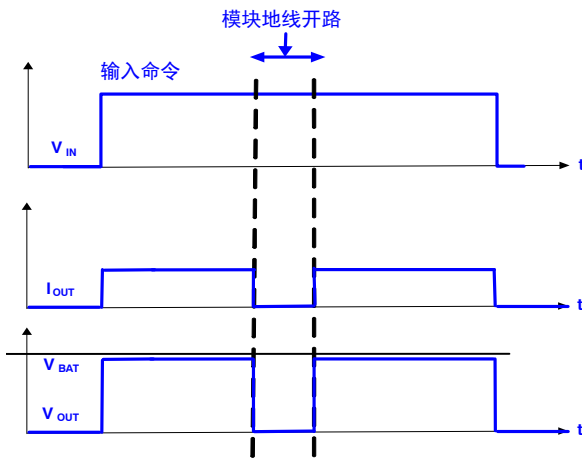


图 29. 显示地线开路事件中输出电流和电压行为的理想化波形集

图 29 中的理想化波形集显示了地线开路事件中的输出行为。

OUT 至 GND 短路——限流

对于未受保护的 FET，如果负载的输出至 GND 短路，则没有任何手段可限制 FET 中的电流和功耗（电流最终受到器件跨导、电源的电流容量或键合线的最大容量限制），器件可能会受损。为了防止这种不控制的导通情况出现，安森美高边器件配有限流器逻辑，可在短路事件期间限制器件中的最大电流。最大允许电流因器件和技术而异，可在产品数据表中查到。图 30 显示了 OUT 接地短路的情况——当右侧开关闭合时，OUT 节点接地短路。器件观察到漏极-源极上的 V_{BATT} 电位差（忽略任何寄生线路电阻和短路电阻）。

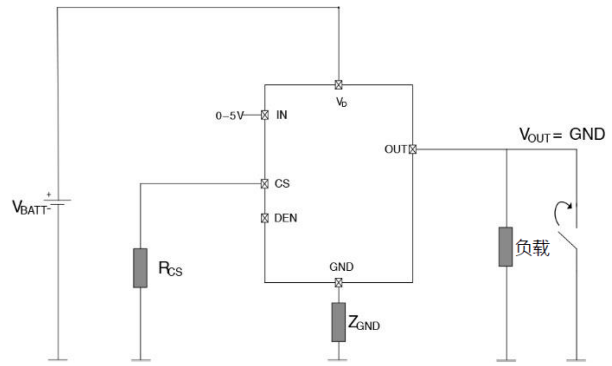


图 30. 接地短路事件

通常，此最大电流 I_{LIM} 根据器件的热容量（如尺寸、有效硅面积、封装等）及其预期应用来决定。例如，如果预期应用是以高浪涌电流驱动灯泡负载，则 I_{LIM} 必须相应地设置，以确保灯泡在要求的时间范围内亮起。有关驱动灯泡负载的更多信息，参见灯泡负载部分。

如果 GND 短路的情况持续存在，即使电流有限，芯片温度最终也会上升。为了避免高温梯度，安森美高边 FET 采用基于差分 and 绝对温度检测的重启策略（参见温度/功率限制部分以了解有关温度检测的更多信息）。下面的一组理想化波形显示了短路事件中的示例性输出电流行为：

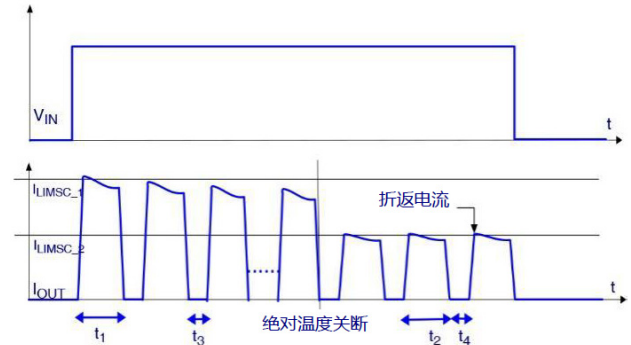


图 31. 描述具有“折返”特性的限流行为的理想化波形集

当器件接通进入短路状况时，电流被限制在 I_{LIMSC_1} （亦称为 $I_{LIM_{Hi}}$ ）。当差分温度摆幅达到其阈值时（参见温度/功率限制部分），功率 FET 关断，并以一定的迟滞再次导通。器件持续导通和关断，最大饱和电流为 I_{LIMSC_1} ，直至芯片的绝对温度达到最大限值，此后输出电流“折返”到较低值 I_{LIMSC_2} 以限制功耗，从而限制高结温下的温升。导通时间 t_1 和 t_2 分别取决于差分 and 绝对热关断阈值（绝对和差分温度限值的阈值在产品数据表中定义和规定）；关断时间

t_3 和 t_4 取决于其相应的迟滞。此外，散热和热环境也会影响这些时间尺度。随着器件变热，控制热关断的电路也会观察到温度升高，这可能导致在这些时间间隔达到其稳态值之前有一个时间延迟。

并非所有安森美高边器件都有电流折返特性（详情请参考具体产品数据表）。某些器件在绝对热关断阈值之后定义了一个无折返的稳定 RMS 电流。这种行为如图 32 所示。

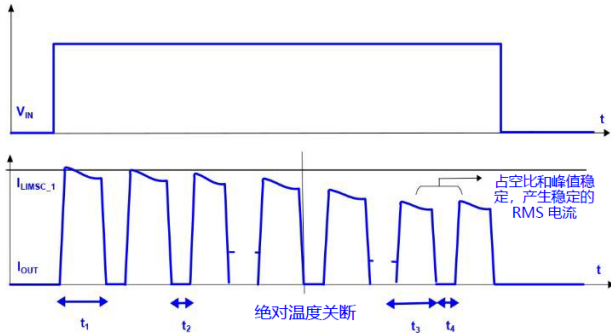


图 32. 描述无“折返”特性的限流行为的理想化波形集

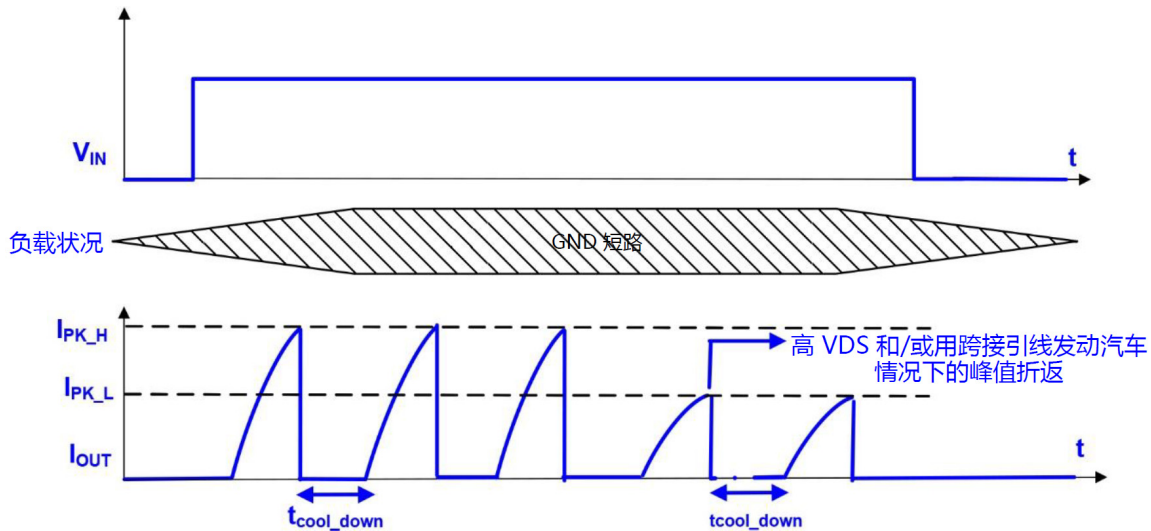


图 33. 描述基于峰值检测的限流的理想化波形集

对于依靠众多技术实现高电流限值的器件，这种设计方案是必不可少的，因为高功耗（线性电流限值）可能对芯片有害，需要由基于精确峰值的关断和基于定时器的重启来控制，而不是调节电流。“冷却”定时器 t_{cool_down} 在控制逻辑中定义，基于对该技术执行的安全工作区域测量。这些器件中的大多数还采用基于高 V_{DS} （如在“硬”短路的情况下）和/或高 V_D （如在使用跨接引线发动汽车的情况下）的限流折返。此外，如果芯片上的绝对或差分温度在不断重试过程中上升，则由热传感器强制实施的更长冷却时间（这将在下一部分中阐释）占上风。大多数具备此特性的器件还有调整电流阈值和相关定时器的能力，从而提供更大的设计灵活性和更低的器件间变异性。有关这些定时器规格、峰值检测阈值和测量峰值容差的说明，参见产品数据表。

大多数安森美高边 FET 的限流电路具有略呈负值的随温度变化系数，以避免电流的再生性增加，确保器件安全。一旦结温达到绝对热关断限值， I_{LIM} 脉冲的峰值和占空比最终会稳定下来，产生稳态 RMS 电流（产品数据表中有定义）。应注意的是， I_{LIM} 还取决于电池电压（这种情况下为漏源电压），并且通常根据典型电池电压或电压范围进行指定。一些器件（如 NCV84012A）在高漏源电压下可能还有 I_{LIM} 滚降，以降低器件在这些高电压下的功耗。在“软短路”情况下，即输出传导路径中的电阻（包括短路电阻）足够高，使得输出电流未达到最大值 I_{LIM_SC1} 时，差分绝对热关断及切换形式的热保护仍然可用。

除了图 31 和图 32 所示的两种限流原理之外，有些器件（如 NCV84012A）可能集成了基于峰值电流检测的关断功能，以应对 GND 短路的情况。设计方法如图 33 所示，当漏极电流超过内部限流阈值时，器件关闭输出级，从而避免较高功耗，就像由热关断控制的线性电流限值一样。

关于继电器和保险丝替代方案，基于峰值检测的限流是设计的优先选择，它在短路事件中提供受控响应，并避免负载功耗过高。另一方面，照明或切换容性负载等应用需要持续一段时间的稳定电流以管理浪涌。这种权衡常常通过调整与器件要驱动的负载相关的峰值电流阈值和冷却定时器（使用微调单元）来处理。

温度/功率限制

绝对和差分温度检测

快速准确的温度检测有助于在过载和/或高功耗事件（如 OUT 至 GND 短路）中保护安森美高边 FET。超过器件热容量是应用中最有可能的失效模式之一，因此需要采用控制元件，当结温达到给定阈值时，控制元

件可以检测温度并关断器件。这种机制被称为“绝对热关断”，或简称为 TSD (热关断)。安森美高边 FET 的典型热关断阈值约为 175°C ，除非产品数据表中另有规定。在芯片“冷却”到较低温度后，器件重新导通。热关断具有与导通相关的迟滞，以避免器件在阈值附近不断热切换。有效 TSD 设计通常要克服许多挑战：考虑到布局约束，应该在芯片上何处检测温度；为了产生一个随温度变化最小的参考电路，器件关断的理想跳变点和迟滞应该是多少，等等。

虽然绝对热关断在高功耗事件中可消除有害损坏，但它不能阻止器件在这些事件期间观察到温度梯度，这种效应可能严重影响器件的寿命、性能和强固性。例如，考虑冷灯泡浪涌电流的情况，环境温度很低，灯丝需要充分加热 (参见 [灯泡负载](#) 部分)，高浪涌电流通过器件传导，导致芯片温度升高。在一个假设示例中，器件环境温度为 -40°C ，绝对热关断将发生在约 175°C ，器件将观察到超过 200°C 的热梯度，这可能会使器件承受压力，多次发生此类事件会显著缩短器件寿命。在某些情况下，这些热瞬态会导致热机械过度应变，进而造成机械损坏，如芯片裂纹或分层。为防止出现这种情况，器件采用差分或差值温度检测和关断 (DTSD) 机制来检测最高和最低芯片温度之间的差值，如图 34 所示。

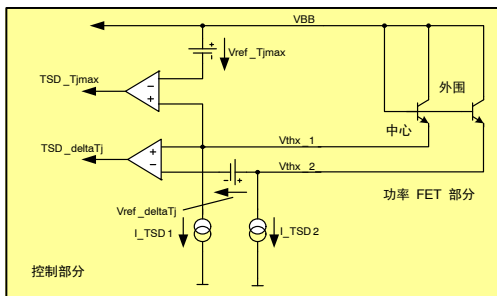


图 34. 绝对和差分温度检测

有两个检测元件，一个靠近功率 FET 的中心放置 (通常观察最高温度)，另一个靠近功率 FET 的外围放置。由于热波传播存在时间延迟，因此两个传感器检测到的温度总会有一些差异，中心传感器读取的温度会更高。如果温差超过设定阈值，器件将关断，并以一定的迟滞重新导通。图 31 描绘了模拟上述热行为的示例性波形。检测到的电压与 (热) 稳定基准电压 $V_{\text{ref_Tjmax}}$ 和 $V_{\text{ref_deltaTj}}$ 进行比较，输出发送至最终决定是否关断 FET 的模块。

这种差分热切换的另一个优点是对重复短路性能 (RSC) 的潜在改进。美国汽车电子协会标准 AEC-Q100-012 详细介绍了智能功率器件的短路可靠性特性。在最坏情况下，器件切换一个代表汽车环境中短路的阻抗网络，性能按照 A 到 O 的等级量化 (有关测试设置详情和性能分类，请参考 AEC-Q100-012)。更好的性能意味着更多数量的脉冲在给定的测试和外部激励条件下存活下来。由于 DTSD，每次重试观察到的热瞬变的程度会衰减，器件可以承受更多这样的短路脉冲，即观察到器件寿命和强固性得到改进。下一部分将进一步阐明重试策略。某些安森美高边

SmartFET 还配有“备用”温度传感器，其布置在控制部分的，用以保护器件免受灾难性故障的影响。

对于芯片尺寸较小的 SmartFET，快速热响应对于确保芯片能够承受瞬态高功耗是不可或缺的。峰值电流检测一般是为满足浪涌要求而设计，但在某些情况下可能不足以保护器件。在短路阻抗非常小且可能出现高漏源电压的情况下，峰值电流检测对芯片经受的极端热瞬变的响应速度可能不够快。在这种情况下，DTSD 将接管并确保热瞬变不超过器件的能力。此外，在高温下发生短路事件时，快速的绝对热关断保护会起作用。在该事件，热传感器需要在达到规定峰值之前安全关断器件。这就要求检测和传播延迟针对几十微秒的响应时间进行优化。配电等应用通常在较高结温下运行，除了快速热响应之外，还需要较高的热关断阈值。

重试策略的灯泡开启

图 35 中的理想化波形集显示了高边器件在 OUT 至 GND 短路情况下的热响应与输出电流的关系。此波形集实质上是将温度曲线添加到上一部分阐述的示例中。

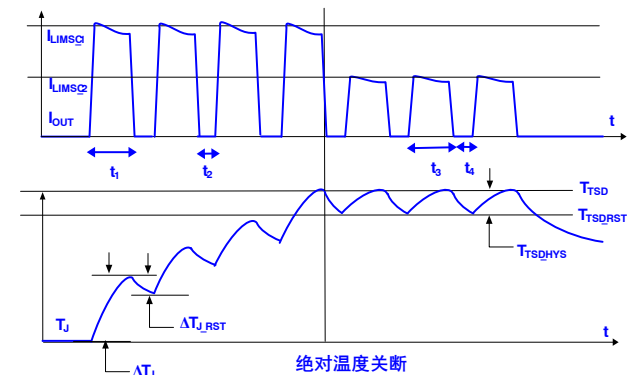


图 35. 描述 OUT 至 GND 短路事件中温度轨迹的理想化波形

在第一脉冲开始时，没有功耗，峰值结温等于外围或环境温度。当电流上升至最大限值 $I_{\text{LIM_SC1}}$ 时，温度随之上升，芯片中心处的温升更为显著。当两个温度之差 ΔT_j 超过规定限值 (安森美高边器件通常为 60°C ，除非另有规定) 时，功率 FET 关断，直到器件降温 ΔT_j_{RST} ，然后用另一个 $I_{\text{LIM_SC1}}$ 脉冲重启。芯片边缘的温度随着每个重试周期的进行而升高，如波形所示。一旦峰值结温达到绝对热关断限值 T_{TSD} ，器件便以迟滞 $T_{\text{TSD_HYS}}$ 导通和关断。如 [OUT 至 GND 短路——限流](#) 部分所述，并非全部安森美高边 FET 都有电流折返，此处显示的波形只是举例说明。

导通时间和迟滞的选择需要权衡芯片观察到的最大温度瞬变 (重试周期宜较短以避免温度波动大) 和器件在给定时间内开启灯泡的能力 (重试周期宜较长，从而以最少重试次数提供所需的灯泡浪涌电流)。

与热控制重试策略相反，具有峰值检测电流限值的器件采用如前所述的基于固定定时器的重试策略。重试次数可以是不确定的，也可以通过计数器 (如在

NCV84012A 中) 在内部加以限制。图 36 显示了基于定时器计数器的重试策略情况下的理想化波形集。一旦检测到限流峰值，器件便安全关断，计数器递增。相应产品数据表中指定了两个参数： n_{COUNT} 和 r_{COUNT} 。第一个 n_{COUNT} 重试的时间间隔相对较短 (意味着 $t_{\text{cool_down}} < t_{\text{auto_retry}}$)，以为容性负载提供所需的浪涌电流。经过 n_{COUNT} 重试之后，如果仍未检测到电流限值，则短路被归类为持续存在，重试的时间间隔将更长，以防止重试造成过大压力。一旦计数器递增到 $n_{\text{COUNT}} + r_{\text{COUNT}}$ ，输出级便被“门锁”和禁用，直到满足其中一个计数器的复位条件。图 36 描

绘了基于使能的计数器复位方法，如果从外部禁用器件并持续 $t > t_{\text{EN(Rst)}}$ (时序规格参见数据表)，则故障计数器复位。具体器件可能还有其他特定的复位条件，这些已在相应的产品数据表中详细说明。虽然此图以短路限流为例，但同样的原理也适用于热关断和/或差分热关断情况下的重试。在基于定时器-计数器重试的器件中，时间 $t_{\text{cool_down}}$ 由 (通常更长的) 热迟滞驱动关断时间取代。此外，计数器也在两种保护方案之间复用。这意味着计数器值不会被覆写，因为两种保护机制可互换地控制输出级。

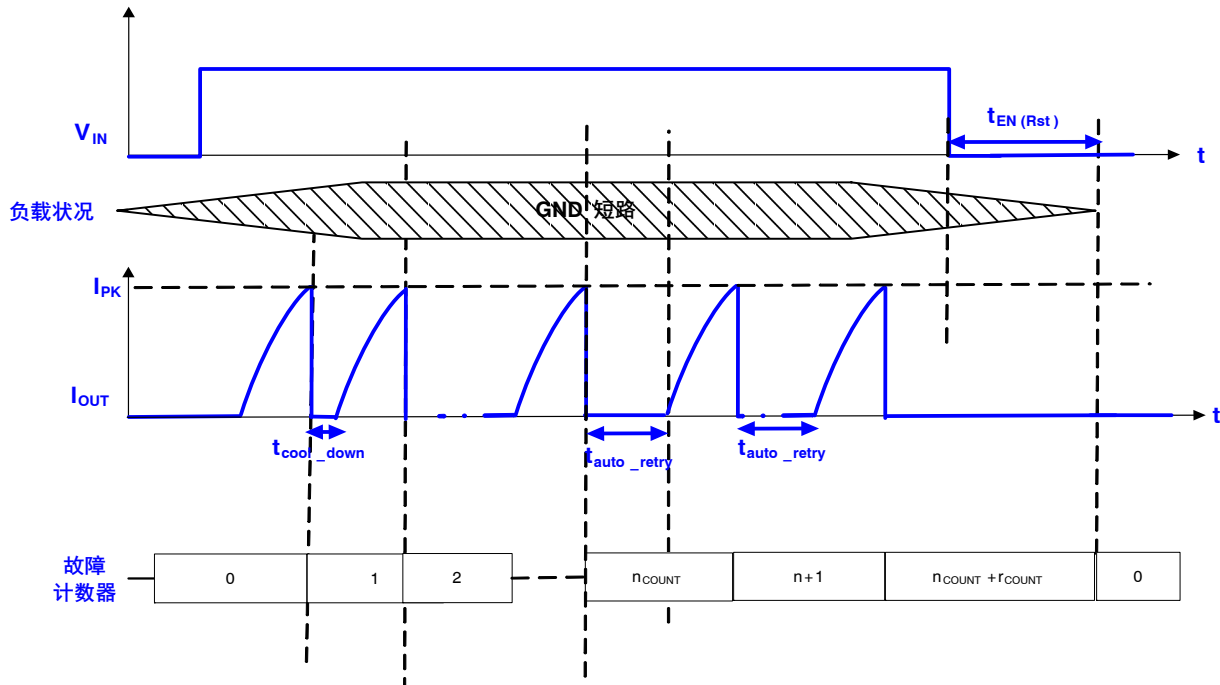


图 36. 描述基于定时器-计数器的短路重试策略的理想化波形集

基于本笔记中关于继电器和保险丝替代方案的讨论，此类应用中的短路事件不需要器件重试——短路情况下的连续重试对于通过该智能保险丝连接到车辆网络中的负载而言可能是灾难性的。重试次数可通过内部微调单元进行调整，这简化了安森美 SmartFET 中的重试策略的设计方法；生产中可将 n_{COUNT} 和 r_{COUNT} 分别调整为“1”和“0”，以适应保险丝替代方案。

如果 GND 短路事件中的重试次数不受内部限制，例如像图 36 那样，建议应用中的微控制器从外部对其进行限制。器件的重复切换会影响长期可靠性和寿命。虽然允许的重试次数没有上限，但如果特别请求，我们可以根据应用特定的 Coffin-Manson 分析提供一些估计值。对于某些应用，经过给定的点火循环次数之后，如果短路持续存在，微控制器会永久禁用负载。

应用接口和控制

引脚接口

控制逻辑模块包括栅极驱动 (电荷泵) 电路、功率 FET 的保护和诊断控制。对于安森美高边器件系列, 此模块的输入命令和输出信号可能因器件而异 (本部分将作出进一步说明)。功率 FET 的唯一直接接口输

入为 V_D (或电池连接), 直接输出为 OUT 或源极到功率 FET 的连接。以下电路图显示了这些引脚端子的推荐接口。

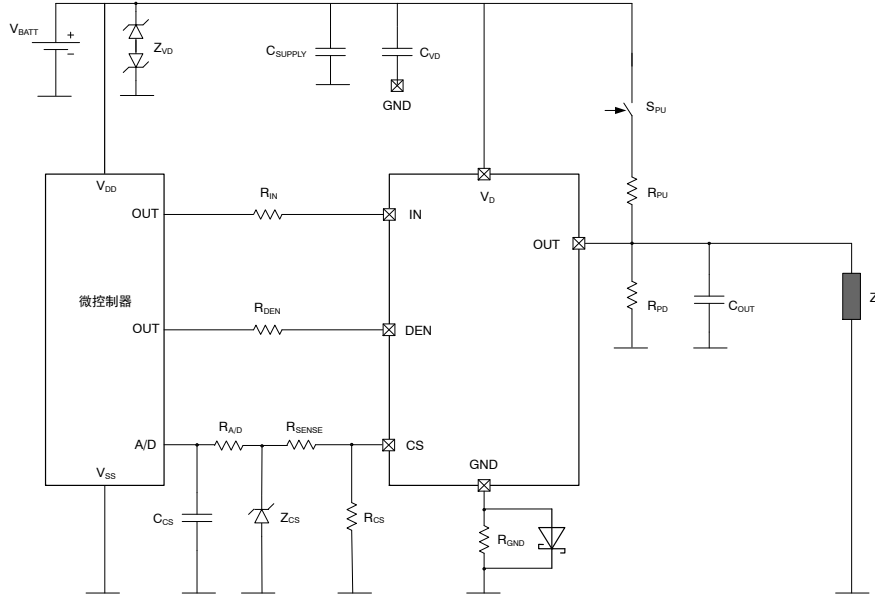


图 37. 安森美高边 SmartFET 的推荐引脚接口

正如在典型的汽车环境中一样, 电源电压 V_{BATT} 的极值受一系列齐纳保护二极管 (Z_{VD}) 限制, 容性网络 (C_{SUPPLY}/C_{VD}) 对电源线上的瞬态电涌滤波。虽然安森美高边 SmartFET 确实提供过压保护 (在瞬态甩负载或用跨接引线发动汽车等情况下), 但建议使用该电路接口, 以避免器件在异常电源电压条件下工作。此外, 当快速输出电流放电 (如在限流关断情况下) 产生的电感反激在漏极端子引发电压尖峰时, 漏极端子的容性网络有助于抑制振荡并减少内部数字电路的馈通, 从而帮助器件稳定工作。缺少这些电容可能会提高器件对电压瞬变的敏感度, 进而影响内置数字定时器等性能。在许多情况下, 器件的 EMI 性能也是在连接有外部漏极和输出电容的假设下给出的。为了获得最大影响, 建议将这些电容放置在应用 PCB 的漏极引脚附近, 而齐纳电压抑制器通常放置在交流发电机附近。在应用中, 应尽量减少 V_D 到电源连接的寄生线缆阻抗, 因为它会降低器件工作时可用的轨到轨电压。这在低电池电压情况下 (例如冷启动) 尤其具有挑战性, 器件很难以标称保护和诊断能力运行。[典型电源电压规格](#)部分提及了典型工作电压范围。此外, 在 V_{BATT} 和 V_D 之间有足够电位下降的情况下, 输出至 V_{BATT} 短路可能会造成逆向电流情况, 这可能会给器件带来很大压力。

电阻 R_{IN} (在输入引脚) 和 R_{DEN} (在诊断使能引脚) 连接在微控制器和高边器件之间。应注意的是, 安森美高边 SmartFET 系列中的不同器件可能采用不同的拓扑来通过数字信号使能/禁用诊断输出 (参见 [CS 使能/禁用逻辑](#)), 术语 DEN 在这里用于通称目的。

此外, 根据具体的器件拓扑结构, 输入命令也可以是高电平有效或低电平有效。除非另有说明, 本文档在提到输入信号时, 均认为它是高电平有效数字命令。与这些数字输入串联的电阻在发生过压事件时保护微控制器输出, 并在电池反向工作时限制通过这些引脚的内部 ESD 结构 Z_{ESD} 的电流 (见图 26)。另外, 这些电阻还能防止高边器件在丧失接地的情况下寻找寄生接地 (通过微控制器)。虽然这些串联电阻确实提供上述保护, 但了解如何确定这些电阻的大小非常重要。电阻大小的影响主要由以下因素决定: 微控制器驱动电流能力, 以及开启和关闭器件输入所需的输入电流和电压。电阻越大, 意味着电位降越大, 因此微控制器应输出更高的电压, 以确保器件输入级有足够的导通电压。同样, 如果降低电阻值, 输出电压电平应保证器件正常关断。

$$V_{OUT_MICRO} = V_{RIN} + V_{IN} + V_{GND} \quad (\text{公式 3})$$

其中, V_{OUT_MICRO} 是微控制器的输出电压, V_{RIN} 是串联电阻 R_{IN} 上的电位降, V_{IN} 是高边器件输入级所需的输入电压 (用于导通/关断), V_{GND} 是接地阻抗上的电位降。类似公式也适用于 DEN 引脚。

在某些应用中, 保护箝位也放置在器件输入引脚处 (特别是微控制器的输出级可以观察到电涌或微控制器内不存在保护结构的情况下)。有关这些电阻的具体推荐值, 参见产品数据表。

与电流检测引脚接口的网络由检测电阻 R_{CS} 、限流 (通过齐纳箝位) 电阻 R_{SENSE} 、齐纳箝位 Z_{CS} (用于限制 CS 输出端的电压摆幅, CS 输出端电压可以一直上

升到 V_D) 和用于微控制器输入 A/D 级的 RC 噪声滤波器组成。模拟电流检测输出和来自 CS 引脚的故障状态输出电流被转换为 RCS 上的电压, 随后通过微控制器的 A/D 级进行数字化。关于 RCS 选择和 CS 输出行为的更多信息, 参见 [CS 引脚接口和电流检测](#) 部分。

建议将 GND 引脚连接到二极管 D_{GND} 和电阻 R_{GND} 的并联组合 (在某些情况下, 仅一个电阻就足以充当 GND 网络, 具体取决于所选电阻值)。GND 网络在发生过压事件时保护器件, 并在电池反向连接时限制电流。关于 GND 电路操作的细节以及二极管和电阻的建议值, 参见 [推荐 GND 电路](#) 部分。[地线开路](#) 部分也说明了地线开路情况。

输出端子连接到所需的应用负载 Z_L , 输出电容 C_{OUT} 保护负载免受瞬态输出电压摆动的影响。此电容值的选择不应干扰给定器件的典型开关频率 (产品数据表一般会提供推荐值)。典型汽车负载和相应的输出特性详见 [应用环境和负载](#) 部分。OUT 引脚处的外围网络由开关 S_{PU} 和电阻 R_{PU} 组成, 用于关断状态下的开路负载诊断。电阻 R_{PU} 需要根据特定器件的泄漏电阻确定大小, 当不需要关断状态开路负载诊断时, 开关可消除此电阻的功耗 (或漏电流)。有关电阻选择标准的详细信息, 参见 [开路负载诊断](#)。下拉电阻 R_{PD} 用于诊断电池短路事件, 并通过输出电压读数将此故障与关断状态开路负载区分开来 (参见 [电池短路](#) 部分)。关于这些电阻的具体推荐值, 参见产品数据表。

许多 SmartFET 具有“不连接 (NC)”引脚, 通常用于确保系列器件 (如单通道和双通道) 的封装兼容性。虽然在大多数情况下, 这些引脚不在内部连接, 不会影响器件性能, 但有些器件会利用这些引脚, 尤其是用于生产和设计模式分析中的数字微调编程。在这些器件中, 始终建议通过保护电阻将这些引脚短接到 GND, 以避免任何意外操作。关于 NC 引脚的推荐连接, 应参考具体数据表。

输入控制和迟滞

应用微控制器用数字 (标准逻辑电平) 信号向输入 (和诊断使能/禁用引脚) 发出指令, 然后驱动输出 FET, 同时通过电流检测控制诊断。图 38 中的框图描绘了器件内部该数字命令的控制和调理。

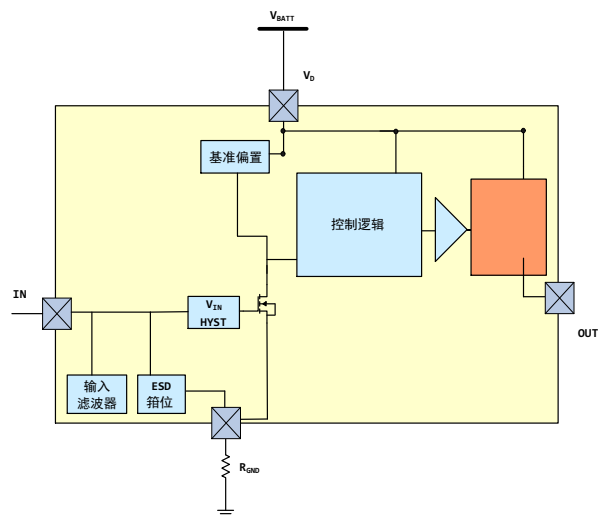


图 38. 显示输入控制和迟滞的框图

信号调理的第一级是用低通滤波器级滤除与微控制器输出相关的任何瞬态噪声。集成 ESD 箝位齐纳 (以接地端子为基准) 限制输入端子观察到的电压摆幅。发生过压事件时, 数字输入被箝位至比 GND 电位小一个二极管压降的电压, 而在电池反向情况下, 这些齐纳二极管击穿, 电流通过串联栅极电阻来限制 (参见 [过压保护](#) 和 [反向电池保护](#) 部分以分别了解过压行为和反向电池保护的详细信息)。迟滞电路 (由 MOSFET 和其栅极上的可调分压器级组成) 调理输入命令并驱动开关, 如图 39 所示 (迟滞电路包含在标记为 V_{IN_HYST} 的模块中)。迟滞防止器件重复切换, 这最有可能发生在高噪声输入信号的情况下 (经过输入滤波器级后, 一些低频噪声仍未被滤波)。

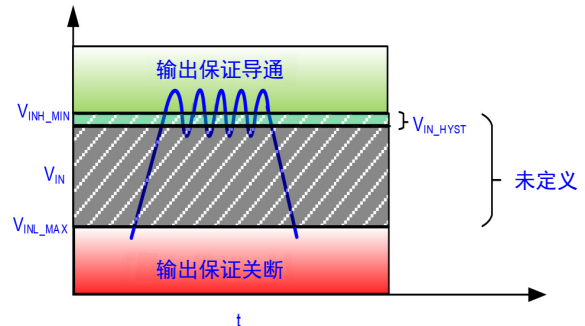


图 39. 输入信号电平和迟滞

如图 39 所示，输入信号定义了两个主要逻辑电平。 V_{INL_MAX} 是确保输出 FET 关断的最大低电平电压； V_{INH_MIN} 是确保输出 FET 导通的最小高电平电压。这些电平在相应的产品数据表中均有提及。这两者之间的任何输入电平都会产生一个未定义状态，输出 FET 可能导通或关断。应避免这种情况，换言之，应用微控制器应避免输入信号电平在 V_{INL_MAX} 和 V_{INH_MIN} 之间。图 39 还解释了输入迟滞的概念。在输入信号噪声较高的情况下，没有迟滞可能导致晶体管在超过导通所需阈值后重复导通和关断。添加迟滞可确保晶体管保持导通，直到输入信号的下降跃迁超过迟滞阈值，从而防止不必要的开关和相关的开关能量损耗。应注意的，图 39 中定义的迟滞阈值 (V_{IN_HYST}) 只是典型情况，它可以在两个逻辑电平定义的窗口内变化。在下降输入跃迁时，虽然输出 FET 应在低于迟滞阈值时关断，但只有低于 V_{INL_MAX} ，才能“保证”其关断。因此，必须重申，应用应避免使用 V_{INL_MAX} 和 V_{INH_MIN} 之间的所有信号电平。关于典型 V_{IN_HYST} 电平，参见产品数据表。

在迟滞模块之后，开关控制馈入控制逻辑模块的命令，然后驱动电荷泵开启/关闭输出级。此外，该信号也被馈送到用于诊断的电流检测控制。诊断使能/禁用 (DEN) 信号也采用了与图 38 所示类似的电路模块。

图 37 中的电路接口描绘了一个单通道器件。如果是多通道器件，则对器件内的所有通道复制该输入控制电路。对于所有通道的输入和输出，推荐外设电路保持不变。模拟电流检测输出一般由所有通道共享，数字通道选择输入 (详见多通道器件的产品数据表) 将不同通道的检测输出复用为单个 CS 输出。微控制器与此数字通道选择输入和控制电路模块 (器件内部) 的接口与其他数字输入相同。

开关特性

达到理想的开关性能是所有 MOSFET 的主要运行要求。这包括实现期望的开关速度并为期望的负载提供足够的驱动能力，同时尽可能地降低开关期间的损耗。安森美高边 SmartFET 旨在满足各种范围和类型的负载的开关要求。本部分讨论高边 SmartFET 在切换典型应用负载——阻性、电感和灯泡 (容性) 负载——时的行为。

阻性切换

阻性负载是非常典型的应用环境；随着 LED 越来越多地用于汽车照明解决方案 (包括车内和车外照明——参见[阻性负载](#)部分)，阻性负载的推动力是多方面的。阻性负载虽然与非对称极性挑战 (电感负载、继电器等存在此类挑战) 无关，但常常需要更高的开关速度以及动态电流检测和诊断，例如 LED 负载的 PWM。此外，如果使用同一器件交替切换高瓦数灯泡负载和 LED 灯串，则从一个负载到另一个负载的转换应该是平滑的，而且除了高功率驱动能力 (对于灯泡而言) 之外，还应有 LED 负载所需的精密电流检测。

图 40 中的理想化波形集描绘了阻性切换下的输出行为：

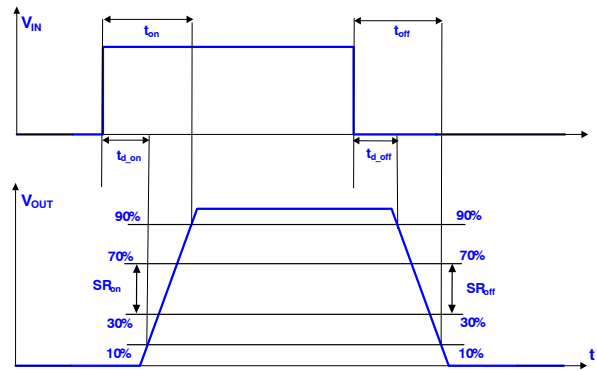


图 40. 阻性切换期间的输入和输出跃迁

电压波形轨迹上的时间间隔和相应的时序标记如图 40 所示。定义如下 (除非数据表中另有说明)：

t_{d_on} : 从输入命令的上升沿到 10% 输出电压的延迟时间

t_{on} : 从输入命令的上升沿到 90% 输出电压的总导通时间

t_{d_off} : 从输入命令的下降沿到 90% 输出电压的延迟时间

t_{off} : 从输入命令的下降沿到 10% 输出电压的总关断时间

SR_{on} : 导通期间从输出电压的 30% 到 70% 的压摆率

SR_{off} : 关断期间从输出电压的 70% 到 30% 的压摆率

导通和关断压摆率的相对差异称为压摆率匹配度。某些安森美高边器件 (如 NCV84012A、NCV84008A 等) 集成了睡眠模式特性 (通常当输入命令和诊断控制均已停用一定时间时)，用以降低漏电流水平。在器件从睡眠模式激活的情况下，导通时间可能不同于通常的导通时间。有关睡眠模式下开关时间间隔的规格，参见相应的产品数据表。

导通和关断延迟主要与使能和禁用电荷泵有关，压摆一般由功率 FET 栅极的有源电路控制。这些时序参数是根据负载电阻、电池电压、环境温度等一组条件指定的。这些条件和时序规格可在特定产品数据表中查找。如前所述，切换负载时需要考虑电流检测和诊断延迟 (电流检测时序参数参见图 56)。PWM 频率和占空比的设置应使得器件能够在输入命令的每个周期输出比例检测电流并报告故障 (如果有)。安森美的高边 SmartFET 系列可满足大多数汽车负载的开关速度要求。

开关能量损失主要取决于输入电容 (C_{GS})、转移电容 (C_{GD}) 和输出电容 (C_{DS}) 的充放电。这些电容是器件寄生效应造成的，主要取决于几何特征尺寸。具有较大活性硅面积的晶体管的 $R_{DS(ON)}$ 可能较低 (因此传导损耗更低)，但由于器件电容增加，开关损耗可能相当大。所有这些因素都要在设计 and 布局阶段考

虑，以实现理想性能。此外，这些损耗还取决于应用频率，OEM 在定义需求规格时应予以考虑。

较高开关速度虽然有助于降低开关损耗并满足 PWM 要求，但由于可能违反 EMI/EMC 要求，因此在应用中不一定总是可取的。为此，器件的速度需要受控，有时甚至要降低，以确保符合所需的 EMI 性能。图 41 更好地说明了压摆率控制概念。

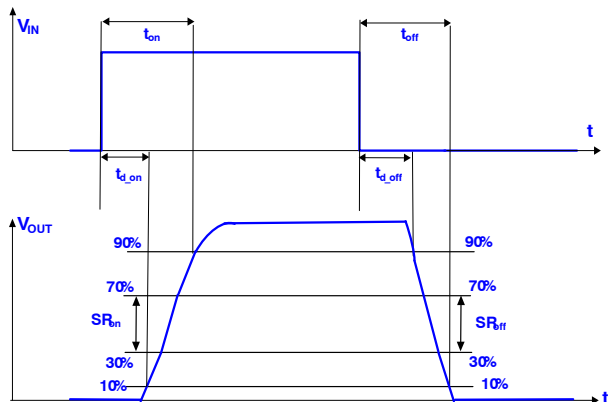


图 41. 阻性切换期间具有压摆率控制的输入和输出跃迁

如上面的波形所示，当电荷泵使能时，输出 FET 导通相对较慢。随后是栅极电荷快速斜坡上升，当输出达到其稳态电平（即晶体管完全导通）时，电荷泵调节并拉回栅极电荷，以避免任何过冲。调节机构可能存在，也可能不存在，这取决于具体控制技术（参见[电荷泵——工作原理](#)部分）。在关断时，栅极电荷被迅速移除，因为电荷泵在开始时被禁用，接着是缓慢的受控放电。这些快速或稳定栅极充电（和放电）的不同区域使设计能够在实现所需开关速度的同时控制 EMI 性能。应注意的是，图 41 中的斜率跃迁显示得相当明显，目的是将该机制概念化。实际上，输出电压过渡是平滑的，不涉及任何扭结或突降。

除上述 EMI 影响外，当负载大于标称值时，有些器件的压摆率会降低（尤其是导通压摆率）。此类负载一般可在应用的短路事件中观察到——可以是“软短路”或“硬短路”，具体取决于短路阻抗。减慢导通轨迹可改善对限流曲线的控制，允许在试图以高电流水平调节输出级的同时减少甚至（在某些情况下）消除振荡。因此，在负载短路时常常会牺牲开关速度（以及相应的开关能量）和压摆率匹配，以换取限流情况下无过冲/欠冲的稳定运行。

在保险丝替代应用中，很少需要外部可编程压摆率来区分导通（起动后）和短路事件。上电时从外部降低压摆率可提供下游容性负载通电所需的浪涌电流。另一方面，快速导通压摆率会导致输出电流迅速上升至短路阈值，从而使输出级永久锁死。虽然安森美高边 SmartFET 目前不提供外部可编程压摆率特性，但上述重负载下的压摆率控制是朝着保险丝替代解决方案的目标方向迈出的一步。应用中很少需要（周期性）切换保险丝，因此替代保险丝的 SmartFET 的开关速度和 PWM 要求不像其他传统应用那么严格。

电感切换

继电器和电感负载对于大多数汽车应用的运行是必不可少的。电感负载在输出端不会以相同的极性切换，在电感反激事件期间需要限制输出端的逆向电压摆幅。这通常利用漏极-栅极过压保护二极管 Z_{CL} 来完成。图 42 为电感切换场景的示意框图。

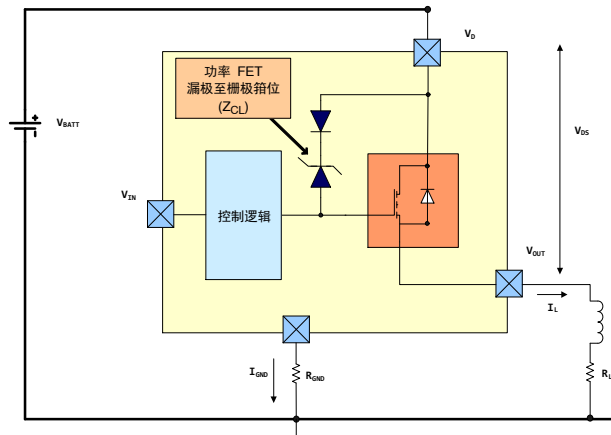


图 42. 电感切换框图

当输入命令变为高电平时，电感充电至峰值电流，该峰值电流由电感的大小、漏极电位 V_D 、线路电阻 R_L 和“停留时间”（器件导通的持续时间）决定。此时的输出电位为 $V_D - V_{DS(on)}$ 。一旦输入命令变为低电平，输出电流便开始衰减，电感两端产生一个电压，以对抗此电流衰减。由于电感中的放电电压和电流极性相反，因此输出端观察到负摆幅。在没有过压保护箝位二极管的情况下，此摆幅将受到体二极管击穿（或雪崩）电压的限制。这种情况可能对器件造成压力，因为芯片上的受限区域（在体二极管附近）将传导高电流密度，可能导致芯片上产生局部“热点”。此外，电感切换期间每次体二极管雪崩都可能损害其长期可靠性。为了避免这种情况，器件关断时会使能一个有源栅源电路，它控制由漏栅箝位二极管、栅源阻抗和电感负载组成的传导路径。当栅源阻抗两端的电压达到器件所需的输入阈值时，输出 FET 导通并传导电感释放的电流，返回路径通过电池和电源地。这种机制被称为“有源箝位”，在这种情况下，电流密度分布在功率 FET 的整个有源区域，防止形成任何局部电流制约通道。在输出电压由微控制器检测的应用中，有源箝位限制微控制器观察到的输出电压幅度，从而保护其 I/O 接口。如果电池在电感反激事件期间断开（或电池连接丢失），则感应放电的返回路径将由控制逻辑电路的保护二极管和器件的接地阻抗网络组成。此电路路径不是为应对如此高功率事件而设计的，可能会受损。这种情况可以通过采用续流二极管来避免，它会为感应放电提供返回路径。

图 43 中的理想化波形集描述了切换电感时输出电流和电压的跃迁。

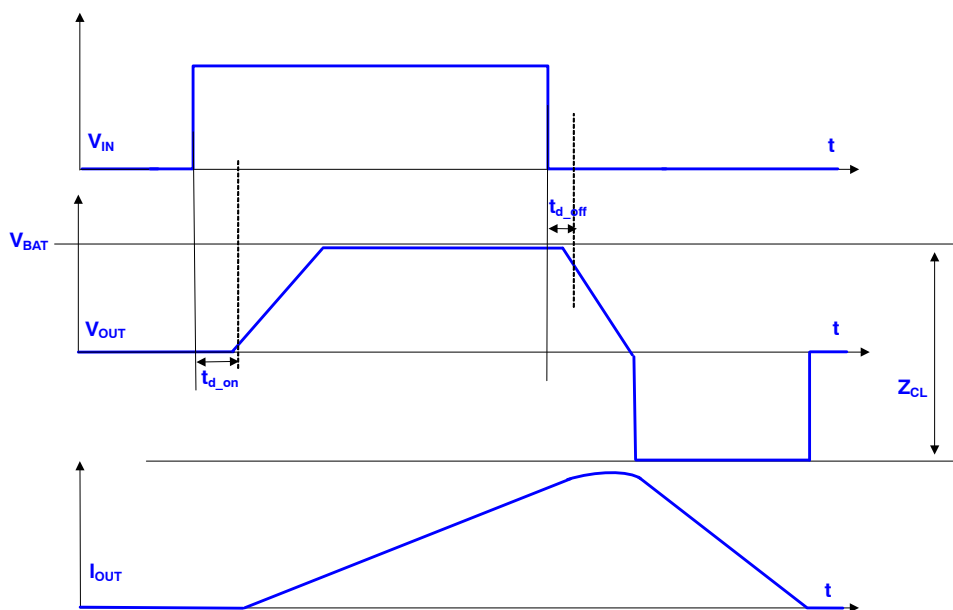


图 43. 电感切换期间的输入和输出跃迁

以上波形忽略了任何寄生线路电阻以及电感负载的内阻。在串联电阻相当大的情况下，输出电流轨迹将不是线性的，而是表现出由时间常数 L/R 标记的指数曲率。应注意的是，在反方向上获得的输出电压是电池电压的函数：

$$V_{OUT} = V_D - V_{ZCL} \quad (\text{公式 4})$$

其中 V_{ZCL} 是过压保护箝位二极管的击穿电压。

器件的感应放电能力通常通过 SCIS (自箝位电感切换) 能量指标来量化。在理想的感应放电事件中，不考虑损耗，能量可计算如下：

$$E = \frac{1}{2} \cdot L \cdot I_{pk}^2 \quad (\text{公式 5})$$

其中 I_{pk} 是电感充电达到的峰值电流。但在应用中，放电不是理想的，电源在所有充电和放电循环中保持连接。这降低了电感放电的可用电压，并因此增加了放电或雪崩时间 t_{av} 。这种效应被概念化为放电的“有效电感”，其中

$$L_{eff} = L \cdot \left| \frac{V_{ZCL}}{V_D - V_{ZCL}} \right| \quad (\text{公式 6})$$

该有效电感大于物理电感 L ，放电的能量计算如下：

$$E = \frac{1}{2} \cdot L \cdot I_{pk}^2 \cdot \left| \frac{V_{ZCL}}{V_D - V_{ZCL}} \right| \quad (\text{公式 7})$$

以上计算和公式不包括串联线路电阻的影响。如果考虑到这一点，雪崩时间和感应放电能量将如下式所示：

$$\tau_{av} = \left| \frac{L}{R} \cdot \ln \left(1 - \frac{I_{pk} \cdot R}{V_D - V_{ZCL}} \right) \right| \quad (\text{公式 8})$$

$$E = V_{ZCL} \cdot \frac{L}{R_L^2} \cdot \left(V_D + (V_D - V_{ZCL}) \cdot \ln \left(1 - \frac{I_{pk} \cdot R}{V_D - V_{ZCL}} \right) \right) \quad (\text{公式 9})$$

产品数据表给出了针对单脉冲感应放电和重复箝位 (RCL) 事件的额定能量。RCL 测试是让器件经历重复的箝位周期，同时将电感负载放电。对于安森美高边 SmartFET，开关频率足够低，以确保芯片在每个充电周期开始时“冷却”到环境温度 (参见[了解热网络](#)部分以了解电感切换对芯片温度的影响)。RCL 额定值 (给定电感和环境温度下的最大开关电流) 是在 100 万次工作循环上定义的。直观地看，该额定值低于单脉冲电感切换额定值。这些额定值一般绘制成相对于一系列电感和温度的曲线，以帮助用户选择电感负载和相应的驱动电流 (给定电感下器件消耗的能量不应大于数据表中的额定能量)。

灯泡切换

原则上，灯泡可用容性网络的瞬态输出特性来模拟，电流在导通时最大，逐渐降低到稳态电流，该稳态电流由完全导通时的电阻决定。高边器件应能支持灯泡导通所需的浪涌电流曲线。灯丝电阻的变化 (在导通期间) 会产生非线性阻抗曲线。[灯泡负载](#)部分介绍了典型灯泡负载的电气特性，例如瓦数、浪涌电流等，并推荐了适合切换特定灯泡负载的安森美高边 SmartFET。灯泡浪涌现象和处理浪涌的策略——使用或不使用自动重试——也在[灯泡负载](#)部分中作了说明。

在灯泡控制期间，高边 FET 的动态开关行为和工作模式与 LED 或电感负载情况非常不同。尽管灯泡具有与阻性负载相似的输出极性 (在导通和关断时)，但浪

涌阶段的重试使器件以线性模式工作，最大电流限制为 I_{LIM} 。在最后一次重试中，当电流接近标称电流时，器件从线性模式转换为 $R_{DS(ON)}$ 模式。这种过渡应该是平滑的，避免任何抖动/输出电平或电流突然变化，以免灯泡在浪涌阶段后出现不希望看到的闪烁。右侧的理想化波形集描述了这种情况，显示了灯泡导通期间的输出电流跃迁。

在 $t = 0$ 时，器件导通，电流以 I_{LIM} 为限；对于随后的重试，器件在导通和关断时通过差分热关断阈值和迟滞进行“调节”（参见 [温度/功率限制](#) 部分）。输出 FET 的栅极由 I_{LIM} 控制电路控制，电荷泵不起作用。最后几次重试以红色突出显示，这是器件停止调节、电荷泵接管栅极控制的地方。 I_{LIM} 控制电路的接入和退出不应与电荷泵操作发生任何串扰。

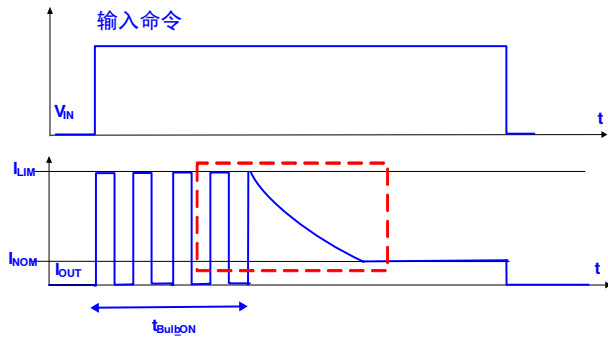


图 44. 灯泡浪涌期间重试的输出电流跃迁

虽然差分热关断降低了器件上的瞬态热应力，但它增加了通过重试充分（通常是负载电流衰减至浪涌电流的一半时）开启灯泡所需的时间。在短路主要由限流峰值检测方法控制的器件中（参见 [OUT 至 GND 短路——限流](#) 部分），灯泡开启时间可能进一步受到影响，以确保 SmartFET 安全工作。因此，峰值电流阈值和冷却时间旨在平衡推荐的灯泡浪涌电流要求，同时保证器件安全工作。应适当选择高边器件，使其能够在开启时间的上限要求内开启灯泡（参见 [灯泡负载](#) 部分）。

由于开启灯泡所需的时间还取决于线路寄生阻抗，而该寄生阻抗可能因应用而异，因此很难推荐专门针对灯泡的 SmartFET。为了规避这一挑战，导通时间是在图 45 所示的标准电路配置中测量。SmartFET 的漏极电压由驱动高边基准电压调节器的高精度快速运算放大器主动调节至所需基准电平。漏极和输出连接使用粗而短的线缆，以将寄生电阻降至最低。有源电路可消除 SmartFET 在传导高浪涌电流时观察到的漏极电压的任何下降。原理图没有显示与 CS、DEN、GND 等其他端子的连接。这些端子需要按照标准应用电路进行连接，不会对浪涌时序产生任何可察觉的影响。建议总是根据最坏情况提出，即灯泡的环境温度为 -40°C ，DUT（被测器件）被置于室温下。应注意的是，该测量电路仅用于为该系列器件提供标准化灯泡建议的目的，而不是实际应用所需的电路。有关推荐应用电路的详细信息，参见 [应用接口和控制](#) 部分。

开关灯泡的另一个注意事项是电源电压间歇性丧失或突降的可能性。高边开关应能在电池电压达到标称值后快速“反应”，以最小的延迟提供所需的浪涌电流，确保灯泡在期望的时间开启。

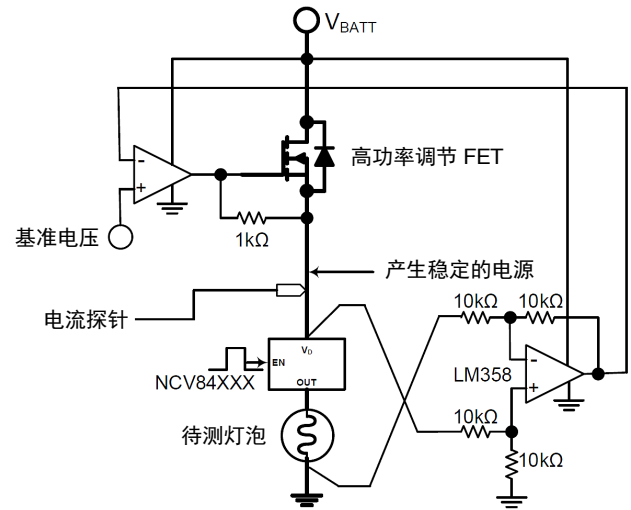


图 45. 灯泡浪涌时序测量电路

电流检测和诊断

安森美高边 SmartFET 配有模拟电流检测 (CS) 输出。该输出用于两个目的：a) 描述流经功率 MOS 的输出电流水平；b) 指示故障条件（如有）存在（有关故障条件的详细信息，参见 [正常和故障状态下的电流检测行为](#) 部分）。

操作方法

功率 FET 中的电流通过器件中集成的“检测 FET”进行检测。该检测 FET 通常是功率 FET 或 DMOS 的一个较小镜像分支，其漏极端子和栅极端子绑定到 DMOS 的漏极端子和栅极端子。图 46 是描述电流检测机制的框图，图 47 描述器件工作原理（以沟槽 FET 为例）：

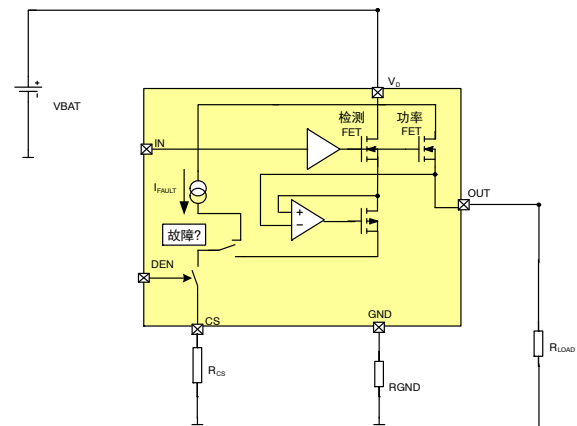


图 46. 描述电流检测机制的框图

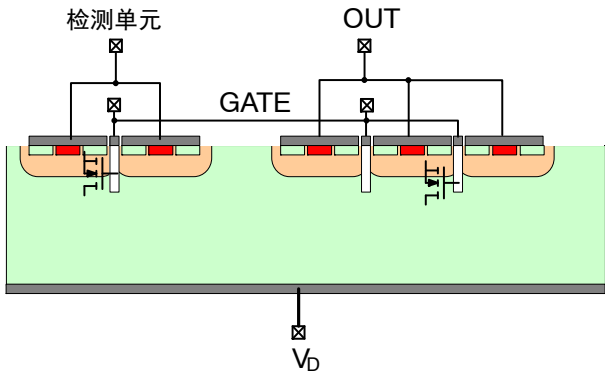


图 47. 电流检测——器件工作原理

如上所述，功率 FET 和检测 FET 具有共用的栅极和漏极端子；电流检测设计的主要挑战是尽量减小源极电位差。理论上，真正的电流镜在电流调节模式下工作，对漏源电压的依赖性极小（因此检测到的电流仅取决于两个 FET 的相对纵横比）。然而，对于此处考虑的应用，功率 FET 需要作为开关完全导通，电流对漏源电压有很强的依赖性。因此，源极电位的任何偏移都会使检测到的电流（或检测比）偏离预期值。框图包括一个高增益运算放大器，它迫使两个源极处于相同电位。在理想情况下，当源极电位之间没有偏移时，功率 FET 和检测 FET 的电流比可由几何（有源面积）比（由常数 $K_{1/2}$ 表示，参见公式 11）直接计算，假设这两个 FET 具有完全匹配的电气、物理和结构特性。然而，这样的设计在实践中很难实现。模拟电路（主要是运算放大器）的失调和晶体管失配会将一个误差因子与绝对检测比相关联，这在轻载时变得更加明显（参见 [轻载时的电流检测精度改进](#) 和 [电流检测校准](#) 部分）。

$$\left. \begin{aligned} I_{LOAD} &= I_{OUT} = K_1 \cdot (V_{OV1})^2 \cdot (1 + \alpha V_{DS1}) \\ I_{SENSE} &= K_2 \cdot (V_{OV2})^2 \cdot (1 + \alpha V_{DS2}) \\ S_R &= \frac{I_{LOAD}}{I_{SENSE}} \end{aligned} \right\} \text{(公式 10)}$$

- K_X 是考虑器件物理尺寸的常数，
- V_{OVX} 是过驱电压
- α 是通道长度调制系数
- V_{DSX} 是漏源电压降
- S_R 是检测比

如图 48 所示，流经检测 FET 的电流作为检测电阻 R_{CS} 两端的电压来测量，然后使用产品数据表中在不同条件下规定的检测比来估算负载电流。如果存在故障情况，则故障状态电流源超驰，CS 引脚读数为故障

状态电压。故障状态电流（以及 R_{CS} 两端测得的相应电压）通常高于正常运行时的最大检测电流，这可以区分故障情况和无故障情况。正常状态和故障状态检测电流都表现出对温度（具有略呈负值的变化系数）和电池电压的依赖性。当电池电压下降时，由运算放大器输出驱动的电流感测器会运行到所需的“裕量”之外，最终无法调节。这导致检测电流减小。下一部分介绍检测电阻的选择标准，以确保 CS 输出的行为符合预期。诊断使能 (DEN) 引脚使能/禁用电流检测输出，可以是高电平有效逻辑输入或低电平有效逻辑输入，具体取决于特定器件（参见 [CS 使能/禁用逻辑](#) 部分）。除了有效电路设计外，可靠的电流检测还需要优化（且稳定）的布局。右侧芯片图像中（以红色）突出显示了图 12 中的电流检测部分，检测 FET 最好位于功率 FET 的相对中心位置，并应避免出现任何受约束的几何特征，以获得均匀的电流密度。

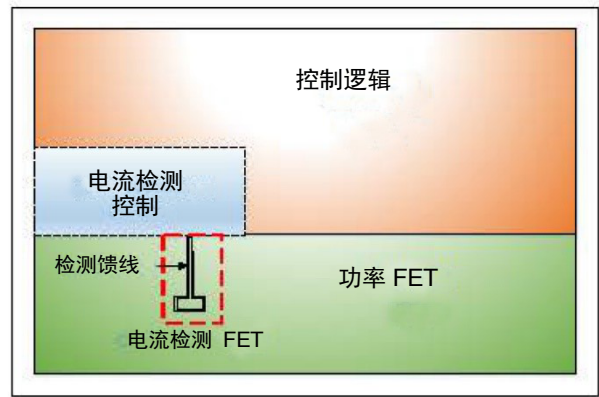


图 48. 突出显示电流检测模块和检测馈线的示例性布局

红色虚线矩形框包含将检测晶体管桥接到控制逻辑部分的“检测馈线”。在设计阶段，应考虑两个 FET（检测和功率）之间的任何寄生传导路径。直观地说，与检测比更小的器件相比，检测比更高的器件更难以布局和制造，因为与检测 FET 相关联的几何形状较小。

CS 引脚接口和电流检测

本部分介绍电流检测引脚与微控制器的接口。下图 49 仅关注图 37 中的电流检测模块。电阻 R_{CS} 检测 CS 引脚的电流输出。假设 CS 引脚提供恒定的检测电流，则 R_{CS} 两端产生的电压与 R_{CS} 的大小成线性比例关系。此假设是有效的，只不过对某些 R_{CS} 值无效。对于非常高的检测电阻（通常 $> 10 \text{ k}\Omega$ ），内部电流源无法调节（原因是裕量限制，如前所述），从 CS 引脚流出的电流减小，从而使 R_{CS} 两端的电压饱和。这种行为如图 50 所示。 R_{CS} 两端的电压 V_{SENSE} 线性提高，直至达到 $V_{(SENSE) SAT}$ ，随即饱和。

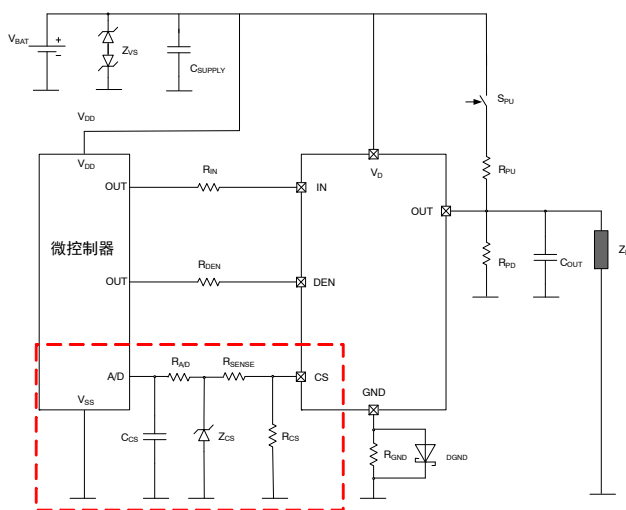
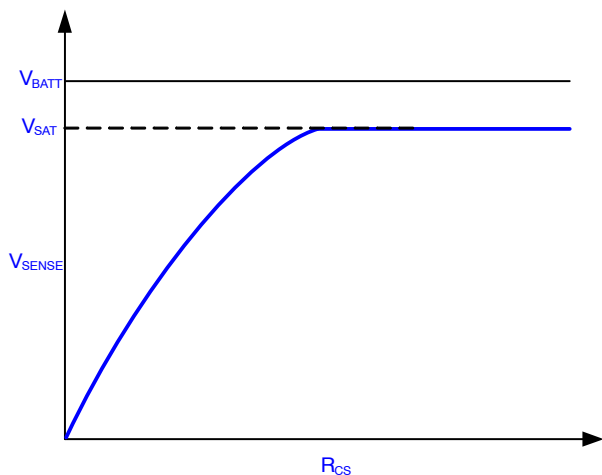


图 49. 微控制器与 CS 引脚的接口

图 50. 检测电压随 R_{CS} 的变化

$V_{(SENSE)SAT}$ 电平虽然通常接近 V_{BATT} ，但可能因器件和技术而异，应参考特定产品数据表以了解检测饱和电压。当检测电流减小时，检测比增大，与负载电流估计相关联的误差因子变得更加明显，这是令人讨厌的。到目前为止，讨论集中在正常或非故障状态下的操作。如果存在故障情况，则故障状态电流源（参见图 46）有效，并迫使电流流出 CS 引脚。根据具体器件设计，对于较大 R_{CS} 值， V_{SENSE} 可能一直上升到 V_{BATT} （减去内部电路元件上的微小压降），例如 NCV84160 就是如此；另一种情况是，它具有一个低于 V_{BATT} 的固定饱和点。总之，过大的检测电阻可能使检测电压饱和，从而使输出检测电流（以及因此估计的负载电流）产生误差。另外，对于较高 R_{CS} 值，很难（以足够的置信度）区分故障状态与非故障状态 V_{SENSE} 。如果选择的检测电阻值过低，则检测到的电压可能太小而无法由微控制器的 A/D 采样。此外，高精度小检测电阻价格昂贵，可能会提高系统成本。考虑到这些影响，应选择理想的检测电阻——建议的值通常在 $1\text{ k}\Omega \sim 5\text{ k}\Omega$ 范围内。如需任何具体建议，请参考产品数据表。

除了电压裕量限制外，检测比精度还取决于模拟电路的驱动电流能力，尤其是馈电给检测 FET 的电流源（参见图 51，由运算放大器驱动的 PMOS 电流源）。在负载电流非常高的情况下，检测电流达到由内部电流源的能力决定的最大值。负载电流的任何进一步增加都不会使检测电流提高，因此，检测比开始偏离，哪怕有足够的电压裕量可用于内部模拟电路元件的操作。该最大检测电流通常定义为远低于故障状态检测电流的下限，并在产品数据表中明确。

以上讨论表明，在某些情况下，CS 引脚处的电位可能一直上升到 V_{BATT} 。这可能会对微控制器的 A/D 级造成压力/损坏，尤其是在电池电压较高的情况下。为了防止这种情况，建议使用外部箝位 Z_{CS} ，如图 49 所示。电阻 R_{SENSE} 限制通过 Z_{CS} 的电流。RC 网络包括 $R_{A/D}$ 和 C_{CS} ，是推荐用于输入 A/D 的低通滤波器。数据表中给出了这些元件的值，客户也可以根据其 A/D 级的要求进行选择。

CS 使能/禁用逻辑

安森美高边 SmartFET 内部可以使用不同的逻辑拓扑来使能/禁用模拟电流检测输出。例如，NCV84160 采用电流检测禁用逻辑输入，在接收到 Hi（逻辑电平）命令信号时禁用（关闭）CS 输出。换句话说，CS 操作遵循低电平有效逻辑。NCV84140 和 NCV84012A 等其他器件具有高电平有效电流检测使能逻辑输入，当从微控制器接收到 Hi（逻辑电平）命令信号时，CS 输出开启。在 CS 输出通过选择输入引脚多路复用的多通道器件中，使能/禁用逻辑为所有通道共用（见图 14）。关于特定器件的电流检测使能/禁用原理，参见相应的产品数据表。CS 禁用/使能引脚的信号调理电路、逻辑电平和迟滞与输入引脚类似。[输入控制和迟滞](#)部分仔细考虑了输入控制逻辑和信号调理。接 GND 的 ESD 保护二极管 Z_{ESD} （见图 21）限制此引脚观察到的电位，而且在电池反向情况下提供保护。将该节点连接到微控制器时，建议使用保护电阻（参见图 49 中的 R_{DEN} ）。

轻载时的电流检测精度改进

精确估计负载电流需要精确测量检测电流，并且检测比在期望的负载范围内保持稳定。前者是测量系统精度的核心问题（其责任在于应用的用户），后者更多的是器件设计的挑战。此挑战在小负载电流（称为轻载情况）下加剧，此时 FET 两端的电压（漏源和栅源）与工艺失调和失配相当。下式概括了低负载电流下的这两个主要问题：

$$SR_{Err} = \frac{1}{\left(1 + \frac{V_{OFF}}{V_{DS}}\right)} \cdot \frac{1}{\left(1 + \Delta \frac{V_{th}}{V_{OV}}\right)} \quad (\text{公式 11})$$

其中，

SR_{Err} 是与检测比相关联的误差因子， V_{OFF} 是运算放大器的输入失调（见图 51）， ΔV_{th} 是功率 FET 和检测 FET 之间的阈值失配。

根据公式 11，检测比的误差因子取决于运算放大器（迫使两个源极节点合在一起）的输入失调和两个 FET 的阈值失配。

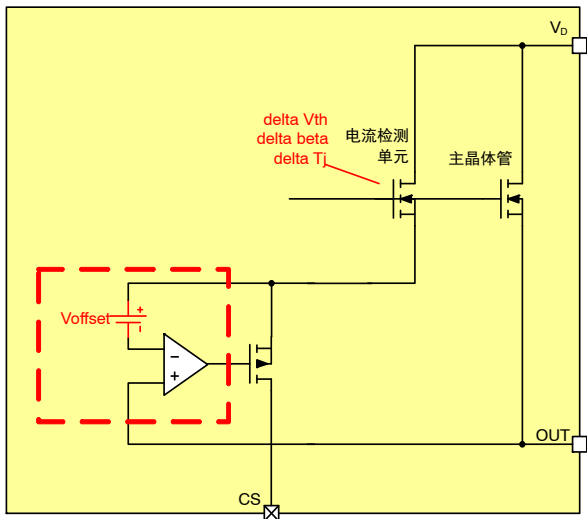


图 51. 描绘运算放大器失调和工艺失配引起的检测比误差的电路原理图

在轻载下，功率 FET 的漏源电压降得过低，与运算放大器输入失调电压相当，使得公式 11 中的第一个因子成为决定检测比的主导因素。根据运算放大器失调的极性，检测比可能高于或低于额定值。

为了缓解上述问题，器件采用“去饱和”电路来拉低电荷泵并削减栅极电压，从而提高器件的 $R_{DS(ON)}$ (从而提高 V_{DS} 压降)。增加的 V_{DS} 压降使相关的误差因子降低。对于轻载，如果负载电流进一步降低，栅极电压也会进一步降低；在某一阈值以下，漏源压降保持恒定。“输出压降限制”参数以及相应的轻载阈值可在特定产品数据表中查找。在这种轻载情况下， $R_{DS(ON)}$ 不是什么大问题，因此可以用导通状态阻性压降来换取电流检测精度的改善。图 52 解释了去饱和模式下漏源电压和栅源电压的变化。

在高负载电流下，栅源电压被驱动至电荷泵最大能力所支持的高电平，漏源电压与电流呈线性比例关系——本质上，器件的行为类似于低欧姆电阻。负载电流低于某一阈值时（即轻载情况），栅源电压被拉低，随后漏源电压被固定在 V_{SAT} 电平。在该区域中，器件工作在线性或非 $R_{DS(ON)}$ 模式，负载电流与栅源电压呈平方律关系。因此，这种机制被称为去饱和。一旦栅源电压降至阈值电压 V_{TH} 以下，电流就会降至零（实际上存在一定的极小亚阈值漏电流）。

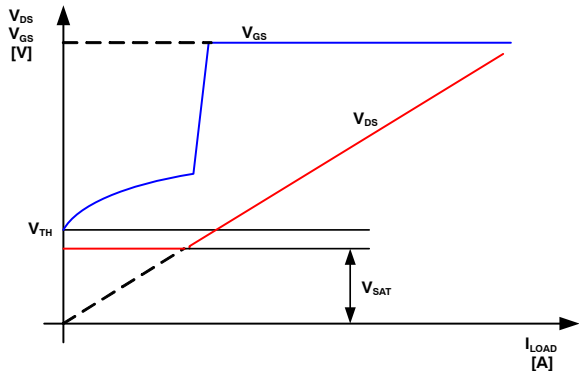


图 52. 去饱和模式下漏源电压和栅源电压的变化

以下是高边 SmartFET 在去饱和模式下的特性曲线示例，它描绘了温度依赖性。

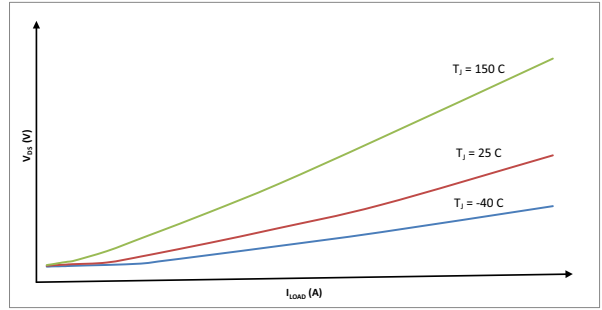


图 53. 不同温度下 V_{DS} 与负载电流的依赖关系

输出压降限值在整个温度范围内相当稳定。阈值电流变化的原因是 $R_{DS(ON)}$ 随温度变化。

下面的理想化曲线解释了利用去饱和改善检测比的机制：

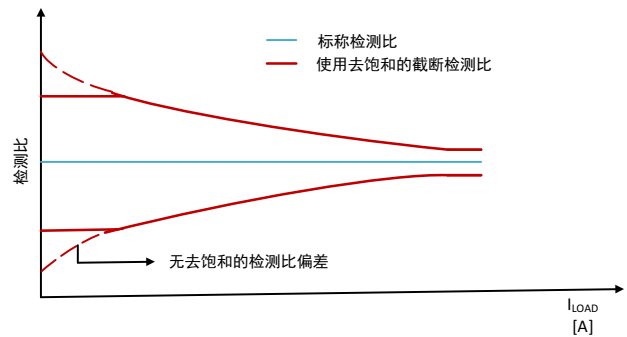


图 54. 利用去饱和和提高电流检测精度

虽然上述方法降低了与运算放大器失调相关的检测比误差，但栅源电压的降低会使第二个因子（参见公式 11）——阈值失配——成为决定误差的主导因素。当栅极电压降低时，两个 FET 的过驱动变得与阈值电压的失配相当，这再次使检测比偏离其标称值。为了在轻载下实现出色的电流检测精度，新型高边 SmartFET 系列（如 NCV84008A、NCV84012A 等）采用分离式 FET 控制电流检测机制，而不是去饱和。工作原理如图 55 所示。通过关闭功率 FET 的一部分，而不是在低栅极电压下对其进行调节，可以解决轻载下运算放大器失调占主导地位的困境。这样就可以在轻载下实现所需的 $R_{DS(ON)}$ 增加（随后 V_{DS} 增加，相比于失调而言），而不需要在低栅极过驱电压下驱动输出级，从而消除 V_{TH} 失配误差。检测输出在轻载下也会缩小，以维持符合要求的恒定电流检测比。这种机制的一个主要挑战是定义要关断的输出 FET 部分的比率，以及确保分离部分的同步，尤其是限流等高压情况下。在轻载下，功率 FET 的 V_{DS} 与输出电流成比例（不像去饱和情况下 V_{DS} 保持恒定，如图 55 所示），因此轻载操作的阈值根据输出电流而不是输出压降限制来定义。对于传统去饱和机制，两个 FET 最好紧密匹配，以降低任何阈值相关的偏移。故障报告

电路的架构 (图 55) 对于这两种不同的轻载精度改进技术是相同的。

要注意的是, 检测比也随着温度和负载电流而漂移 (尤其是在较小负载电流下)。电流检测校准部分中介绍的校准程序有助于提高所需负载电流范围内的精度。

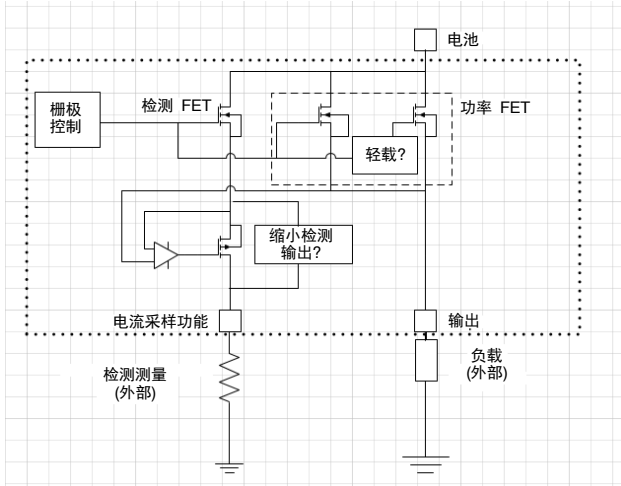


图 55. 分离式 FET 电流检测机制

正常状态和故障状态下的电流检测行为

正常状态运行

在正常工作期间, 检测到的电流输出 (或在检测电阻两端检测到的电压) 与负载电流成比例。对于大小合理的检测电阻 (参见 CS 引脚接口和电流检测), 标称负载下的检测电压低于故障状态检测电压, 以明确无误地识别故障状况。NCV84012A 等器件在饱和过载检测电流范围内具有电流检测故障电平 (参见数据表), 这些器件的检测故障电平显示在关断状态下, 并下文中说明。关于故障状态和标称状态的检测电流和电压的规格, 参见产品数据表。图 56 所示的时序图提到了切换标称负载时的重要电流检测时序参数。

除非另有说明, 参考使能/禁用信号的 CS 时序参数称为 t_{CS_High1}/t_{CS_Low1} ; 参考输入命令的参数称为 t_{CS_High2}/t_{CS_Low2} 。图 56 所示的波形集还描绘了电流检测信号对负载电流变化的响应。信号 DS 指的是诊断选择: 对于多通道器件, 它选择要检测的通道。这些时序参数的典型值和范围在相应的产品数据表中说明。对于任何 PWM 操作, 除了器件导通和关断时序外, 还需要考虑电流检测时序。PWM 工作频率不得超过 CS 开关能力, 以确保电流检测和诊断可靠。

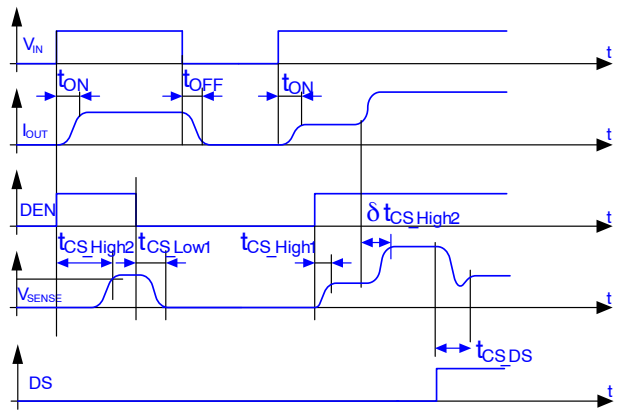


图 56. 标称负载切换的电流检测时序

开路负载诊断

关断状态

在关断状态的正常情况下, 当输入命令为 Lo 时, 负载应将输出下拉至 GND。如果失去与负载的连接, 或者负载本身磨损成高阻抗级 (例如, 串联 LED 灯串阵列断裂), 则会出现开路负载状况。器件会检测到这种情况, 并将其标记为故障。发生这种事件时, 模拟电流检测引脚将输出故障状态电流 (通常高于正常工作检测到的电流), 在检测电阻两端将检测到高故障状态检测电压。图 57 解释了关断状态开路负载检测机制。

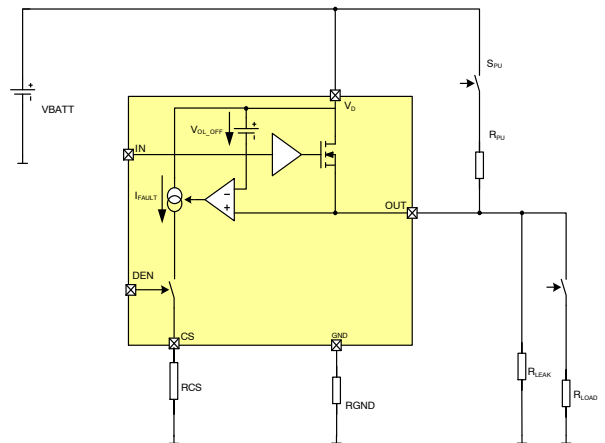


图 57. 关断状态开路负载诊断原理

在汽车环境中, “绝对开路负载” 状况几乎永远不会存在, 也就是即使负载开路, 也总会有一些通向

GND 的漏电路径 (归因于温度、湿度、系统寄生效应等)。上图中的 R_{LEAK} 即表示此阻抗。因此, 输出节点处会产生一个电位, 然后由比较器检测该电位, 并将其与阈值电压进行比较。建议将一个外部上拉电阻 R_{PU} 连接到输出端子, 在负载开路的情况下, 输出节点电压被上拉至电池电压, 确保检测到负载开路情况。此电阻通常有一个配套开关 S_{PU} , 当不需要开路负载检测时, 开关断开, 以免不良漏电流通过 R_{PU} 。

R_{PU} 值的选择需要考虑典型应用负载、系统寄生效应和关断状态下的漏电流 (R_{LEAK})。其大小应使得输出节点 (或由 R_{LEAK} 和 R_{PU} 形成的分压器) 处的电压足以指示负载开路故障。对于这种方法, R_{PU} 有一个最大限值。此外, 该电阻应能够处理功耗, 因此 R_{PU} 有一个最小值。关于某个器件的具体 R_{PU} 建议, 参见产品数据表。

上述比较器网络设计将一个高输入阻抗级与输出节点接口, 以减少与开路负载检测电路相关的漏电流。安森美高边 SmartFET 的典型关断状态开路负载漏电流小于 $\pm 10 \mu A$ (相关规格参见产品数据表)。还应注意的是, 该电路中的输出电压与以 V_{BATT} 为基准的阈值进行比较。换句话说, 此阈值将与电池电压成比例, 并且总是比电池电压低一定的电压。例如, NCV84012A 的典型输出阈值电压 (用于开路负载检测) 比 V_{BATT} 低 1.3 V 至 2.3 V。此设计拓扑可能并不适用于所有安森美高边 SmartFET。例如, NCV84160 的输出阈值电压以地为基准, 通常在 2 V ~ 4 V 范围内, 与电池电压无关 (只要 V_{BATT} 在推荐工作范围内即可)。对于此类器件, 图 57 中比较器负输入端的电压以 GND 为基准。负载开路故障情况下的电流检测输出电流一般类似于导通状态故障情况下的电流检测输出电流 (例如在限流情况下)。有些器件 (如 NCV84012A) 以不同 CS 输出电流水平——对应于不同应用故障模式——来区分不同故障。产品数据表说明了不同故障下 CS 输出电流的范围。有关开路负载检测的具体信息, 参见产品数据表。

一旦检测到负载开路, 故障状态电流源 (图 57) 就会覆盖 CS 输出。在电流检测输出被标记为高电平之前, 总有一段有限的延迟时间, 如图 58 中的理想化波形集所示。关断状态开路负载时序和控制逻辑规格因器件而异。例如, NCV84160 的典型延迟时序规格为 350 μs , 而 NCV84012A 的典型延迟时序规格为 70 μs 。此外, 后一器件集成了基于计数器的机制来区分关断状态下的故障。基于计数器的重试方法在 [重试策略部分中说明](#)。如果在外部禁用器件 (V_{IN} : Hi \rightarrow Lo) 时计数器值不为零, 则意味着先前的开关导通周期中存在过载/过温形式的故障。在这种情况下, 在满足计数器复位条件 (如产品数据表所述) 之前, 相应的导通状态故障输出优先于关断状态故障输出。这样做是为了向处于关断状态的微控制器提供故障信息, 然后微控制器再次尝试使能 SmartFET, 例如在 PWM 操作中。关断状态故障虽然对诊断至关重要, 但对器件的危害不如重复性过载/过温状况, 因此优先级低于导通状态故障。如果计数器在关断状态下为零, 则 CS 输出仅由 OSOL 故障存在与否决定。

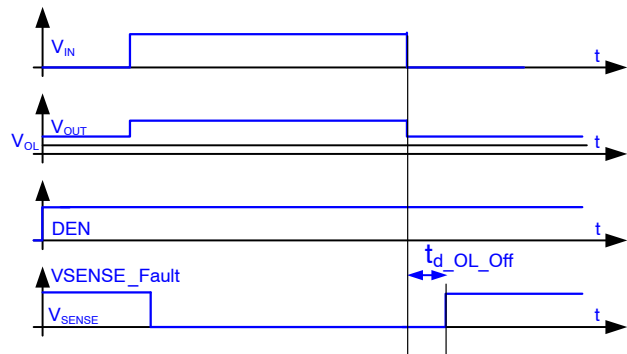


图 58. 关断状态开路负载延迟时序

导通状态

当器件收到的输入命令为高电平时, 输出被上拉至接近 V_{BATT} 。如上所述, 若无负载, 则仅有极小漏电流 (通常 $< 50 \text{ mA}$) 流过器件。检测电流以及由此在 RCS 两端检测到的电压也很小, 图 58 中的理想化波形集将其近似为零。如此低的检测电流使得欠载和开路负载状况很难区分。此外, 当驱动 LED 负载时, LED 的驱动电流可能在毫安级, 要明确区分开路负载和标称 LED 负载同样很困难。在这些小负载电流下, 偏离标称检测比的情况也增加了在导通状态下检测开路负载的难度。

电池短路

输出端至 V_{BATT} 短路的情况也可由上述用于关断状态开路负载诊断的电路来检测, 只需外加一个下拉电阻 R_{PD} , 如图 59 所示。

该下拉电阻可区分关断状态开路负载 (在这种情况下, 输出节点电压由 R_{PU} - R_{PD} 分压器产生) 和 V_{BATT} 短路情况 (输出节点电压等于 V_{BATT} , 假设为理想短路)。无论哪种情况, 比较器都会检测到故障, 输出端检测到的电压可用于鉴别分析。此外, 在输出节点浮空的情况下, 该电阻还提供一条通向 GND 的路径。在导通状态下, 负载电流将为零 (在理想短路的情况下) 或极小 (在电阻至 V_{BATT} 短路的情况下)。因此, 检测电流将很小, 这同样存在与导通状态下的开路负载检测类似的挑战。

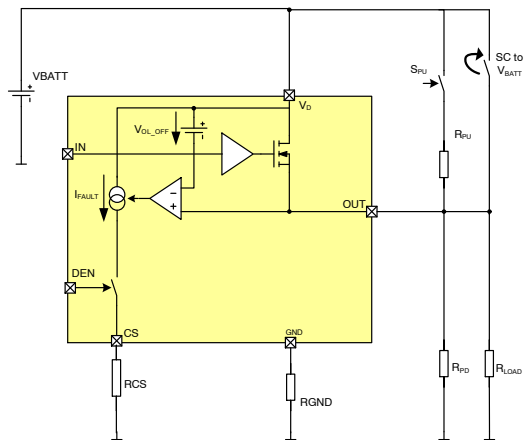


图 59. V_{BATT} 短路检测

限流

如 [OUT 至 GND 短路——限流](#) 部分所述，所有安森美高边 SmartFET 都配有限流器电路，在过载情况下它会限制流经器件的最大电流，从而保护器件。过载情况会被器件检测为故障状况，检测电压相应地被标记为高电平。图 60 中的电路原理图描述了其工作原理。

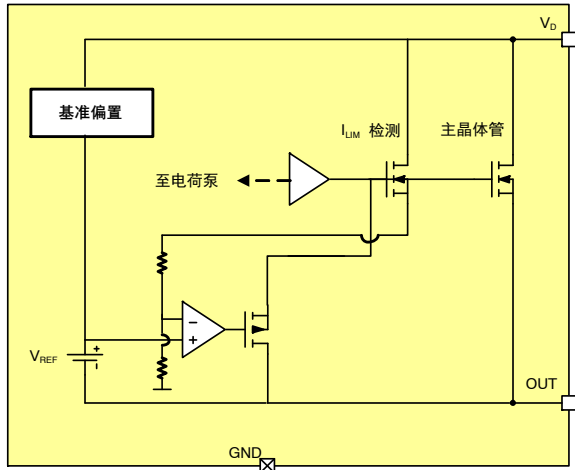


图 60. 限流——工作原理

I_{LIM} 电路模块包括一个馈送至比较器的检测 FET (其不同于常规电流检测 FET)。当负载电流达到某一阈值 I_{LIM} (这里以特性电压 V_{REF} 表示) 时，栅极电压被拉低，如上所示。 I_{LIM} 电路模块将覆盖电荷泵。器件将不再以 $R_{DS(ON)}$ 模式运行，并将输出最大饱和电流。另一个用于限流的独立检测器件将 CS 输出与该模块隔离，从而提供稳定的电流检测输出。 I_{LIM} 工作原理与去饱和机制非常相似。前者在过载时激活，后者在轻载时发挥作用。正如在 [OUT 至 GND 短路——限流](#) 部分中讨论的，有些器件具有基于峰值检测的限流保护和基于定时器/计数器的重试策略。这些器件的故障诊断与采用线性限流调节的器件没有什么不同。然而，正如下一节所强调的，它们之间存在一些细微差异。过载情况下的电流检测响应显示在下一部分关于 GND 短路事件的理想化波形集中。

GND 短路

在接地短路事件中，输出电流受上述限流器机制的限制。当芯片的差分温度超过设定阈值时，器件关断，然后切换，直到短路条件持续存在和/或输入命令为高电平。电流检测输出如下：

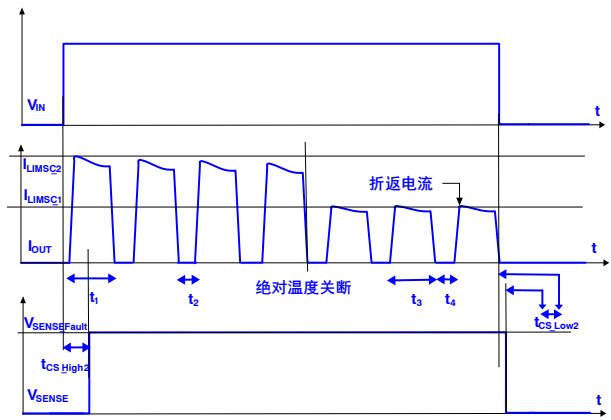


图 61. GND 短路事件中的 CS 行为

CS 时序参数与 [正常状态运行](#) 部分中讨论的时序参数类似。这里的示例考虑一个在绝对热关断后具有折返电流的器件。不过，没有折返电流的器件的电流检测响应是类似的。当器件接着进入热关断状态，随后是另一个 I_{LIM} 脉冲时，电流检测不应切换，CS 引脚应输出稳定的故障状态电流/电压。为此，电流检测输出的迟滞被设计为大于输出电流的迟滞。此特性将利用下一节中显示的波形进行讨论。实践中，当器件在短路事件中升温时，电流检测输出的幅度可能会略有降低 (因为温度系数略呈负值)。此外，对于高电流脉冲，电池电压可能会瞬时下陷 (取决于电源的串联阻抗)。在这种情况下，电流检测输出将跟随电池，可能短暂下降。在这两种情况下，CS 下降极小，不会影响微控制器的数字化电流检测读数 (用于指示故障)。

在采用基于计数器的重试策略的器件 (如 NCV84012A) 中，瞬时 GND 短路情况下的电流检测转换如图 62 所示。当检测到短路时的限流峰值时，内部计数器递增，检测输出指示发生故障。有关时序参数的更多信息，参见 [重试策略](#) 部分。当消除短路故障并连接标称负载时，输出转换为 I_{NOM} 。然而，在一段时间 (定义为消隐周期) 内，电流检测保持故障电平。该特性在具有线性电流限值的器件中也存在，用于防止在间歇性 GND 短路 (如物理导线去反弹) 的情况下，电流检测不断从故障电平切换到标称电平。应注意的是，NCV84012A 等 SmartFET 的电流检测故障电平可能低于过载情况下的故障电平 (有关检测故障电流范围，参见产品数据表)。一旦输入命令被禁用，电流检测便会再次显示在上一个导通周期中遇到的限流故障。故障会一直显示，直到强制执行复位 (即施加诊断使能脉冲)。[重试策略](#) 部分介绍了另一种由输入使能强制执行的复位。如果出现负载开路故障，则在计数器复位后，检测输出端将出现相应的故障电平。详情参见 [开路负载诊断](#) 部分。

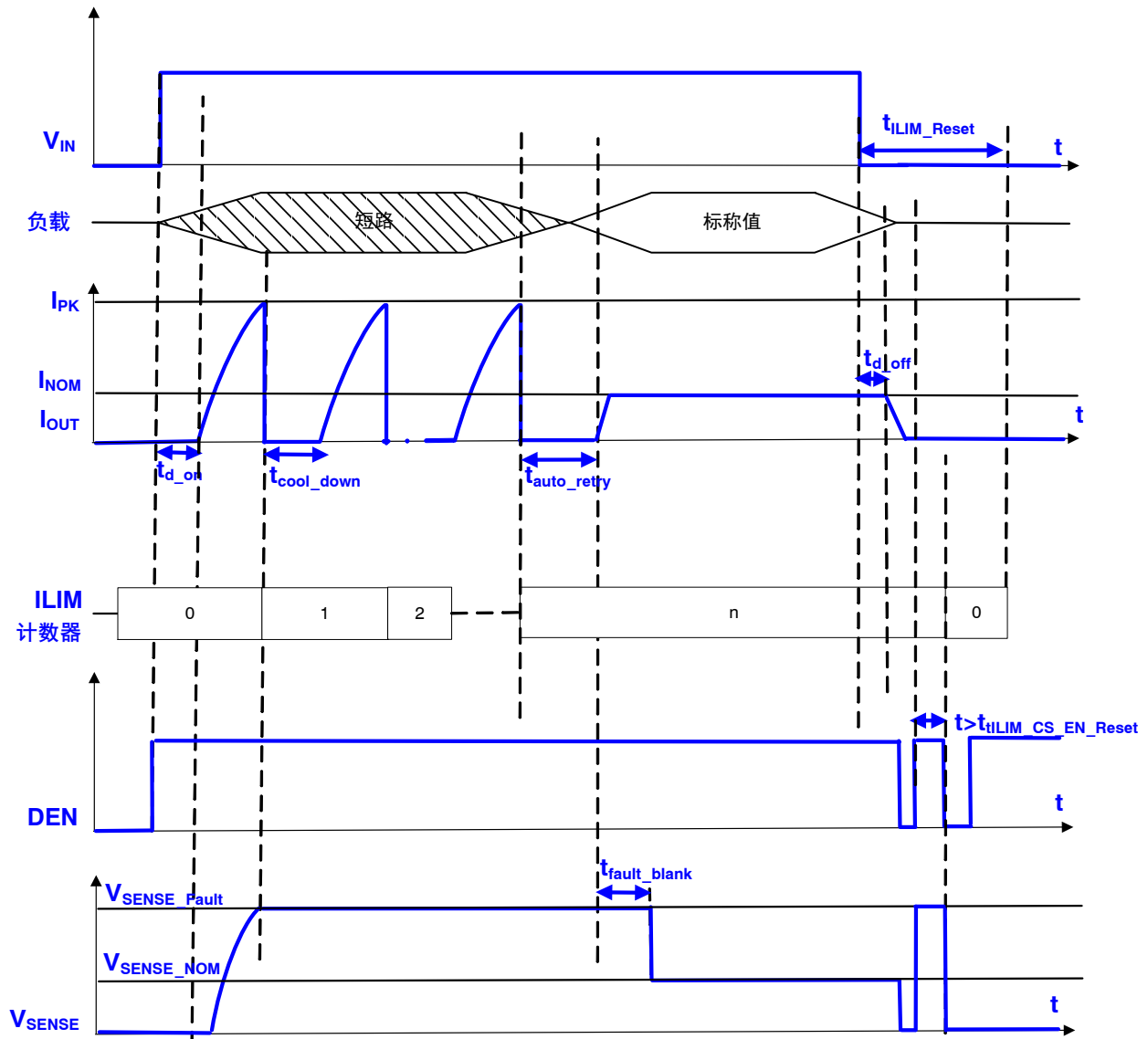


图 62. 基于计数器的重试策略中的 CS 行为

过温操作

如果芯片的差分温度或绝对温度超过设定阈值 (参见 [温度/功率限制](#))，器件将实施自我保护并进入热关

断状态。在发生热关断事件时，电流检测输出故障状态电流。下面使用一个示例性灯泡开启场景来描述这种情况下的操作。

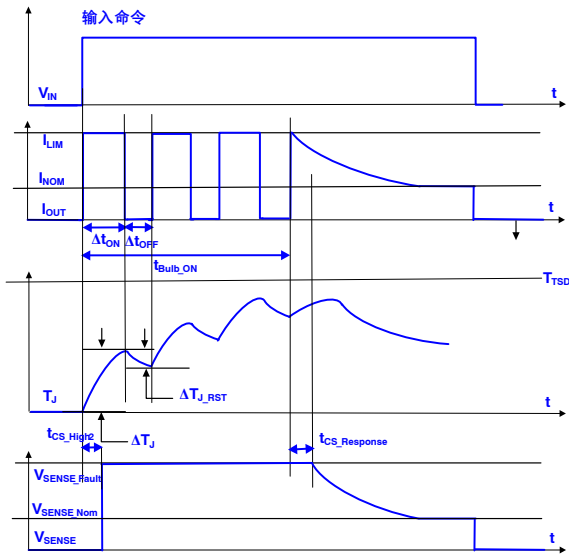


图 63. 灯泡开启期间的热切换

假设环境温度 ($t = 0$ 时) 不足以触发绝对热关断, 则器件进入限流工作模式, 同时尝试开启灯泡。电流检测指示过载故障, 器件随后经历热关断, 接着是另一个 I_{LIM} 脉冲, 如此等等。电流检测输出保持高电平, 表示故障状态。当灯泡点亮且器件转入正常运行状态时 (有关灯泡开启的详细信息, 参见[灯泡负载](#)部分), 芯片温度降低, 电流检测输出遵循负载电流轨迹。时间 $t_{CS_Response}$ 可被视为 CS 输出的“热迟滞”。换句话说, 在器件脱离故障状态后, 电流检测输出会在一段时间内保持高电平。在 I_{LIM} 和热关断事件中, 此迟滞可消除电流检测输出的不必要切换。该响应时间仅用于诊断目的, 与器件开启灯泡的能力无关。关于典型 $t_{CS_Response}$ 时间的规格, 参见具体产品数据表。应注意的是, CS 输出从标称状态到故障状态的转换可能不像上面的理想化波形集所显示的那样“平滑”。此转换涉及关断故障状态电流源并开启标称状态 CS 电路 (参见图 46), 在此切换过程中可能会出现零星噪声尖峰。尽管如此, 这些高频尖峰很容易由微控制器 A/D 级之前的 RC 网络 (图 49) 滤除, 因此不会影响数字化电流检测输出。

欠载

[电池短路](#)和[限流](#)部分讨论了对导通状态期间的欠载状况与开路负载和/或 V_{BATT} 短路状况进行辨别的难点。有些器件 (如 NCV84012A) 通过强制检测电流 $< I_{Load}/K_{Nom}$ (该负载对应的标称检测电流) 低于针对欠载所定义的输出电流阈值来辨识欠载情况。对于小负载电流, 检测比精度会下降, 从而难以识别检测电流的低电平是表示欠载状况, 还是检测比的偏差——当真实负载电流高于欠载阈值时, 它会误导对负载电流的估计。应仔细设置欠载阈值, 考虑开路负载阻抗、预期应用标称负载和器件漏电流。一方面, 欠载阈值和负载开路阈值之间应该有足够的裕量, 以便可通过检测电流来区分二者 (以合理的 CS 精度); 另一方面, 考虑到 LED 等负载需要较低标称驱动电流, 欠载阈值不能设置得太高。典型阈值参见具体产品数据表。

电流检测校准

虽然安森美高边 SmartFET 致力于提供稳定的检测比, 但由于模拟电路中的偏移 (参见[轻载时的电流检测精度改进](#)部分) 以及随温度、应力和负载电流的漂移, 一定会出现一定的误差。容差和漂移在相应的产品数据表中均有提及。为了进一步降低这些容差, EC U (微控制器) 制造商可以在 EOL (生产线末端) 测试时执行方便的校准方案。在讨论校准程序之前, “问题陈述” 和相关的挑战说明如下。

对于理想检测比, 检测电流和输出电流之间的关系为:

$$I_{SENSE} = \frac{1}{SR} \cdot I_{OUT} \quad (\text{公式 12})$$

用图形表示的话,

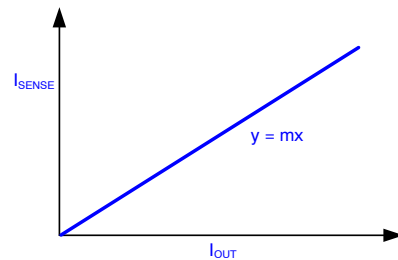


图 64. 理想检测比下的检测电流与输出电流的关系

直线的斜率就是检测比。模拟电路的偏移 (参见公式 11, 其来自[轻载时的电流检测精度改进](#)部分) 表现为检测偏移电流。换句话说, 当负载/输出电流基本为零时, 也会有有限的检测电流从 CS 引脚流出。这可以建模如下:

$$I_{SENSE} = \frac{1}{SR} \cdot I_{OUT} + I_{OFF} \quad (\text{公式 13})$$

其中, I_{OFF} 为偏移电流。此偏移因器件而异, 并且还具有温度依赖性。其图形表示如图 65 所示。红色曲线包含偏移误差。小负载电流下的曲率 (曲线偏离直线方程) 是去饱和或分离式 FET 控制电路带来的改善。如果没有精度改进技术, 检测电流在低负载电流下会表现出较大的偏差。

当负载电流进一步降低时, 偏差会上升, (主要) 原因是功率 FET 和检测 FET 之间的阈值变化。

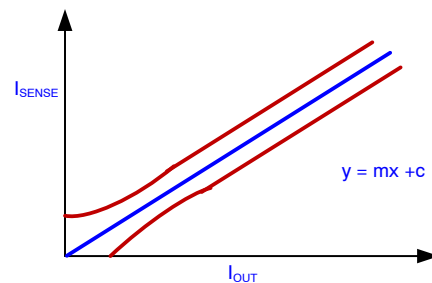


图 65. 使用偏移误差和去饱和机制时检测电流与输出电流的关系

应注意的是，从 CS 引脚流出的电流始终为正。因此，底部曲线不是表示负检测偏移，而是表示在运算放大器偏移为负的情况下，负载电流水平需要达到一定的程度，才能从 CS 引脚获得有限检测电流。

除偏移误差外，检测比还可能在电源和负载电流范围内偏离其额定值，并且不同器件的检测比也可能存在差异。用图形来说明的话，可以将其建模为与上述曲线相关的斜率误差，这在高负载电流下更为明显。图 66 显示了具有最大和最小斜率误差的边界条件曲线。

$$I_{SENSE} = \frac{1}{SR'} \cdot I_{OUT} + I_{OFF} \quad \text{(公式 14)}$$

为包含斜率误差的检测比。

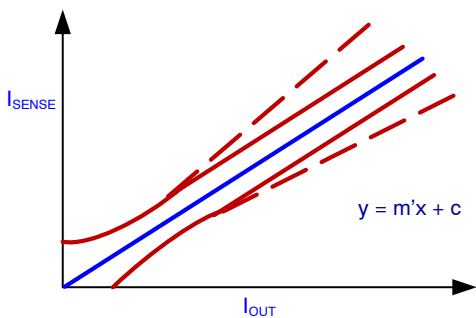


图 66. 检测电流与输出电流的关系以及偏移和斜率误差边界曲线 (见虚线)

这两种误差都与温度、负载电流和器件有关。此外，由于连续的温度循环、功率循环和器件承压，CS 比率会随着温度和使用时间而“漂移”。这种漂移还与负载电流有关，通常由设计予以保证。产品数据表通常会定义并列给出给定负载电流下的默认最大和最小检测比和/或检测电流。此窗口包括偏移误差和斜率误差二者的贡献，本质上表示 I_{SENSE} - I_{OUT} 曲线，类似于图 6.19。出厂的任何器件的总体精度都在不同负载电流下指定的容差范围内。

为了了解这些误差的含义，这里选择输出电流电平 I_{OUT1}。

理想情况下，该负载下的检测电流由 I_{SENSE1} 给出 (参见图 67)。然而，如上所述，由于检测比的不准确性，检测的电流可能在边界曲线之间的任何地方，这导致估计负载电流的误差在 I_{OUT1'} 和 I_{OUT1''} 之间。

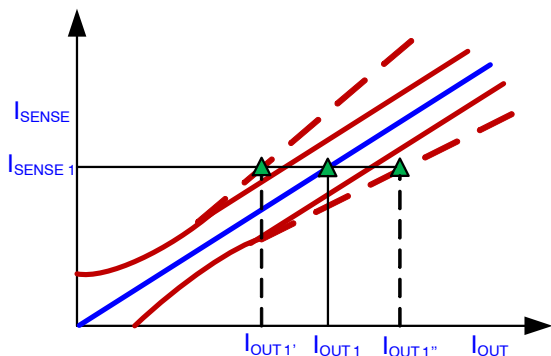


图 67. 检测比不准确的情况下估计负载电流的误差

在低负载电流下，边界条件会随着斜率误差正负的翻转而变化 (图 68)。尽管如此，挑战 (负载电流的精确估计) 与上面的讨论是相似的。

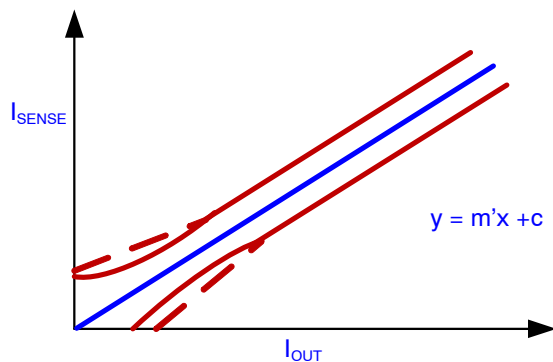


图 68. 轻载下检测电流与输出电流的关系以及偏移和斜率误差边界曲线

在默认电流检测精度 (如产品数据表所示) 下，负载电流的估计可能涉及到很大的误差系数。EOL 时的校准程序有助于提高期望负载范围内的电流检测精度。此过程包括测量两个已知输出电流下的检测电压，然后将该数据记录在微控制器的非易失性存储器中。由于在最终应用中，检测电压是“测量值”，负载电流是随后的“估计值”，因此公式 14 需要重新整理如下：

$$I_{OUT} = \frac{SR'}{R_{SENSE}} \cdot V_{SENSE} - I_{OFF} \cdot SR' \quad \text{(公式 15)}$$

这可以用下面的直线方程来表示。

$$I_{OUT} = m_1 \cdot V_{SENSE} + c_1 \quad \text{(公式 16)}$$

其中 $m_1 = \frac{SR'}{R_{CS}}$ and $c_1 = -I_{OFF} \cdot SR'$

测量这条直线上的两点即可得出特定器件的斜率和截距值。一旦器件的这些值已知，就可以通过测量检测电压并代入校准的斜率和截距，以合理的精度估计任何其他负载下的输出电流。校准程序一般不在整个温度范围内执行 (以节省测试时间、资源和微控制器存储器开销)，因此与检测比相关的漂移误差仍然存在。以 NCV84045 的电流检测测量为例，电流检测比指定如下：

表 2. 电流检测比规格 - NCV84045

负载电流 (A)	检测比		
	最小值	典型值	最大值
0.05	350	1455	1800
0.5	500	1330	1740
0.7	760	1290	1630
1.5	970	1200	1420
4.5	1090	1190	1340

现在，测量两个负载电流下的电流检测电压，例如 0.5A 和 4.5 A，然后将这些值代入下面的公式，便可计算出斜率和截距。

$$m_1 = \frac{4.5 - 0.5}{V_{SENSE2} - V_{SENSE1}} \quad \text{and } c_1 = 0.5 - m_1 \cdot V_{SENSE} \quad \text{(公式 17)}$$

校准程序要求将这些斜率和截距值存储在微控制器的存储器中。然后测量这些负载的检测电压，并使用该公式估计负载电流，从而消除斜率误差和截距误差。在使用寿命期间，温度循环和应力造成的电流检测漂移仍然存在。下表总结了 NCV84045 的电流检测漂移规格。该表表明，一旦校准，使用寿命期间的功率和温度循环所带来的漂移便在规定容差范围内，这些容差相当于根据测量的检测电压估算负载电流的相对误差。

表 3. NCV84045 的电流检测漂移规格

负载 (A)	电流检测漂移	
	最小值	最大值
0.05	-25	25
0.5	-20	20
0.7	-15	15
1.5	-10	10
4.5	-5	5

应注意，这里没有考虑检测电阻的温度可变性和容差，这会增加与估计负载电流相关的误差系数。此外，偏移误差的温度漂移也被忽略了，不过它非常小。因此，校准程序显著改进了负载电流估计。在某些情况下(需要减少 EOL 时的总测试时间的场合)，也可以执行单点校准。这种技术“假设”公式 14 中的斜率(其与根据 $I_{SENSE} - I_{LOAD}$ 曲线估算的差分检测比成反比)为典型值(由规格的中心 CS 比率定义)，截距由具有典型斜率的单个测量点计算。但是，这种技术带来的电流检测改进不如上面讨论的两点校准法好。

了解热网络

对于外部条件可能出现极端变化的汽车应用而言，了解并准确估计器件的热响应是一个长期存在的挑战。以瞬态或连续温度波动形式表现的超过器件热容量的热过应力，是该领域中最常遇到的故障模式之一，尤其是功率器件，在其寿命期间经常观察到这种瞬态。此外，随着硅特征几何形状、芯片和封装尺寸不断缩小，产生“热断裂”的可能性越来越大。这需要全面了解器件的热响应和外部因素的影响，例如器件安装情况、应用板、外围热源/热汇等。从设计角度看，布局、结构和保护特性(包含在器件中)应考虑对目标应用中热性能的影响。本部分描述上述内部和外部因素在确定和/或实现系统所需热行为方面的作用。此外，本部分还会解释量化热性能的相关指标以及相

应的示例性数据表规格。最后将讨论限流和热关断(绝对和差分)等保护特性的设计理念，以及由此带来的热性能改进。

热阻——物理解释

在半导体行业中，瞬态和稳态热阻参数常被用来量化器件的热性能。此参数通常在产品数据表中的某一组条件下指定(参见数据表参数和规格部分)。而在数学上，此参数被描述为 °C/W，即施加于器件的功率所造成的温度变化；该物理表示类似于其电学上的对应物——通过产生热势(类似于电压)来阻碍/抵抗热流(类似于电流)的量。图 69 描绘了逐层结构，即应用中的热势分割器阶梯。

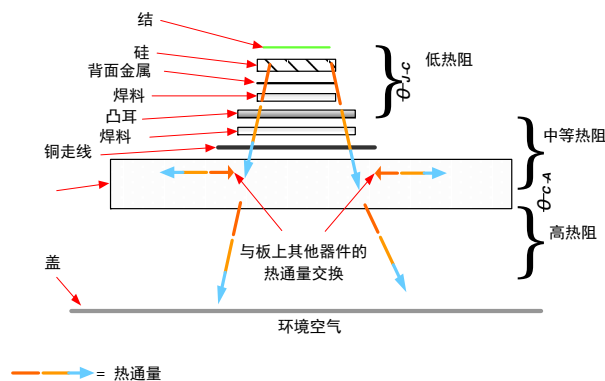


图 69. 应用中的热阻物理阶梯

在解释上面的分层结构之前，假设功率脉冲被施加到器件上。在这种情况下，器件和“周围环境”的温度将升高，热量将开始以热通量的形式流动。一旦电源关闭，温度便开始下降，最终达到稳态或平衡。

现在，假设通过器件的电流密度均匀且没有表面缺陷，那么器件的结将观察到最大温度摆幅。由于结被限制在相当浅的深度，因此在近表面区域可观察到最高温度。在电流密度不均匀的情况下，近表面区域的一部分会传导更多电流，从而产生热点(可能会不可逆地损坏芯片)，这使得我们难以模拟平均结温。热通量路径中的下一层统称为“硅”，包括基板、外延层和任何植入物(不在结附近)。芯片的厚度对实现所需的热性能起着关键作用，尤其是在短时间的功率事件中(这将在后面讨论)。芯片越厚，热量流出器件所需的时间就越长，热通量遇到的热阻就越大。这就需要权衡参数，因为需要较大的外延厚度来支持所需的击穿电压并确保晶圆的机械稳定性(尤其是对于大直径晶圆)。此外，基板的材料、有无体积缺陷也会影响热量从器件流出。例如，相比于硅基板，在绝缘硅片基板上实现的器件具有更低的漏电流，门锁可能性更小，但热阻更高。另一方面，SiC(碳化硅)之类的材料具有比 Si 更高的热导率。因此，决定基板的材料和物理特性时，应该考虑最终器件的期望热性能。

在基板之后，阶梯中的下一层是背面金属，接着是焊料。安森美高边 SmartFET 系列中的所有产品都有背面漏极触点，以通过将电流密度分布在整个基板接触区域来管理高功率需求。金属的选择也决定了热阻。图 69 所示的结构假设漏极端子有一个背面凸耳

或“裸露焊盘”连接(根据器件和技术的不同,它可能存在也可能不存在)。这通常是利用焊料作为凸耳的导电芯片连接来实现的。焊料层的厚度应均匀,并与漏极触点共形。焊料中的空隙是已知的会导致高瞬态热阻的故障模式。在源极侧,源极触点的功率金属化和焊线组决定并限制了器件的热性能(参见[改善瞬态热性能](#)部分以了解焊线的影响)。在凸耳层(包括引线框架、模塑料和封装)之前,假设热流模型为一维(这是合理的),热流垂直流动。这一点之前的热阻统称为 $\theta_{\text{Junction-Case}}$,或称为 $\theta_{\text{Junction-Pin}}$ (如果没有背面裸露焊盘),或称为 $\theta_{\text{Junction-Soldering Point}}$ 。一旦热量开始流出封装,则还需要考虑所关注器件附近的任何其他热源传入的横向热通量,该模型可能会变成三维热流网络,这通常更难分析和估计。然而,这一假设并不总是适用于多通道器件,因为相邻通道可能会传导功率并将热量横向散发到芯片中,从而使分析变得复杂。封装层之后,安装和应用条件决定热阻。相关因素包括焊料量、应用PCB上的铜散热器面积、走线的长度和宽度、PCB中的层数、用于热传导的内部平面、应用PCB和ECU外壳之间使用的环氧树脂(如有)的特性等。[了解数据表曲线](#)部分讨论了其中一些因素对系统热阻的影响。将所有这些阶梯的电阻贡献相加,即得到应用的结至环境总热阻。

上面讨论的阶梯结构内的热流范围取决于脉冲时序和占空比。根据经验和仿真结果,估计对于最长数百微秒的单脉冲功率事件,芯片有源面积、技术和物理特性决定了热阻,外部应用环境对短脉冲持续时间内的热响应的贡献非常小。随着(单)脉冲周期延长,引线框架、封装、模塑料等开始对热性能产生影响。对于几毫秒的脉冲周期,这种影响通常很明显。对于长达几秒钟的较长脉冲周期,应用条件(如上段所述)对热阻的影响更大。当系统在长脉冲周期(通常超过100秒)内达到平衡时,器件本身对稳态热阻的贡献非常小,热性能仅取决于测试条件。应注意的是,这些时间周期只是估计值,而且假设所施加的脉冲周期和功率水平完全在针对器件定义的边界条件内,并且不会干扰针对保护电路定义的阈值,例如热关断。

重复功率脉冲事件情况下的热阻取决于占空比。根据占空比的不同,功率脉冲中积累的热量可能会也可能不会“结转”到后续脉冲,这会使分析更加复杂。此外,电功率波和随后的热波之间有一个时间滞后,这点在重复脉冲事件的热分析过程中必须考虑。参见下面示例性器件上的假设功率曲线对应的仿真热波。

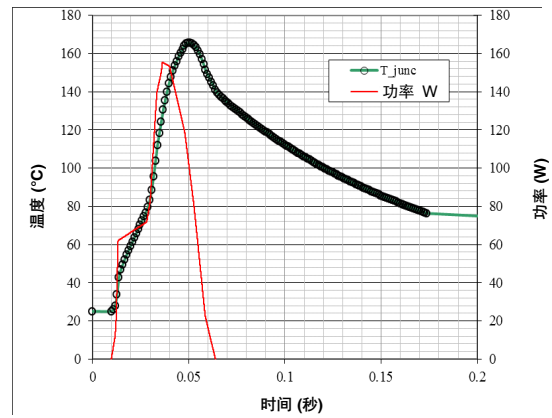


图 70. 任意功率曲线的热波滞后的仿真

改善瞬态热性能

如上一部分所述,相对较短时间(通常限于几毫秒)内的瞬态热阻更多地取决于器件,而不是应用条件。这里的“器件”包括来自芯片和封装的贡献。决定芯片的几何和物理特性的主要考虑是为了优化性能参数,如传导损耗和击穿电压,因此芯片本身几乎没有任何改进的余地来提高热能力。另一方面,封装改进相对更站得住脚,与单脉冲和重复脉冲改进相比,它能显著改善瞬态热性能。

某些安森美高边 SmartFET(取决于技术和应用要求)集成了一个用于漏极端子的裸露焊盘或耳片连接,以改善散热。图 71 显示了流经裸露焊盘的热流。与尺寸相似的、漏极连接使用引脚分配或引脚组合(通过焊线焊接到背面漏极)的器件相比,裸露焊盘连接提供更好的瞬态热性能。

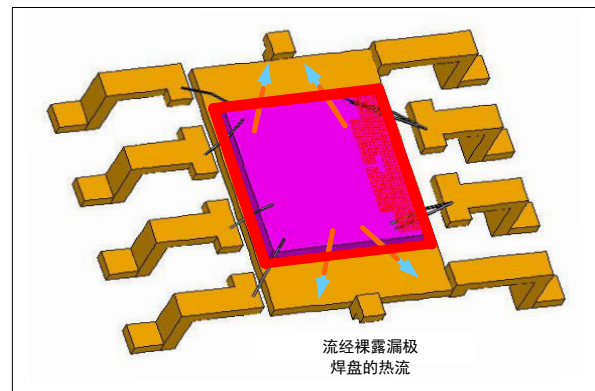


图 71. 漏极端子有裸露焊盘情况下的热流

有了裸露焊盘，应用 PCB 上的焊料和散热器面积也会增加，从而实现额外的散热，帮助改善更长脉冲持续时间 (> 1 秒) 情况下的散热。

除了漏极端子之外，功率流路径中的另一个节点是源极端子。源极触点、顶部功率金属和引线框架的外合 (bond-out) 都会影响瞬态热性能，从而决定器件的最大功率处理能力。大部分功耗发生在结深较浅的地方，因此必须考虑源极顶部金属的热导率和厚度，尤其是在设计高功率密度器件时。一些高功率安森美 SmartFET 采用铜顶部金属代替传统的铝合金，以改善热阻。如果器件的 $R_{DS(ON)}$ 极低 (如 NCV84004A、NCV84006A 等)，与“后端技术” (包括焊线) 相关的间接电损耗往往会限制器件的参数性能。对于此类器件，“铜夹”形式的焊接替代方案可提供出色的电气和热性能。夹子覆盖功率 FET 的整个有源区域，并瞬间将热量从硅片传递到引线框架，从而起到顶部散热器的作用。

虽然对低 $R_{DS(ON)}$ 的高功率器件有利，但在高功耗的情况下，夹子布局和放置对于芯片的稳定性而言是一个重大问题。夹子边缘周围的任何未暴露区域都可能产生局部热点，成为热失控的场所。对于控制电路位于控制逻辑旁边、馈通信号布线的空间狭窄的单片器件，解决这一问题尤为重要。布局一个夹子并保持其在整个 FET 区域上的一致性通常是很有挑战性的。在这种情况下，应探索改善热性能的其他途径，包括但不限于改变顶部金属叠层的组成和厚度、增加焊线的数量和/或厚度。

此外，对于功率需求较低的器件，由于可用于焊接的硅面积较小，夹子放置还面临经济和技术限制。这些器件采用焊线将漏极和源极连接到引线框架。通过采用多条焊线，以及 (在某些情况下) 为每条这样的焊线使用多次缝合，可以增强热性能。还应用了其他封装增强方法，例如：改善模塑料化学特性，以及优化焊接参数以避免产生“热破裂”。

总之，焊接类型和顶部金属叠层取决于可制造性的难易程度和特定器件所需的电热性能。

数据表参数和规格

[热阻——物理解释](#) 部分说明了热阻的物理解释。此解释尽管对于了解热网络是必不可少的，但可能无法进行建模、仿真以及在产品数据表中从数学上加以规定，从而量化和比较器件的热性能。

Foster 和 Cauer 网络

出于数据表的目的，对于给定的芯片和封装，瞬态和稳态热测量是在实验室设置条件下的受控环境中进行的，热阻是通过记录已知功率脉冲引起的温度变化来测量的。这种温度变化通常通过分析预校准片内温度计的参数变化——例如功率 FET 的体二极管的正向压降——来测量。该温度计在空间上应该靠近结；在某些情况下，它是专门制造的，用来模拟热剖面。在固定温度时，热接地 (对于结至环境测量，其为环境；对于结至外壳/结至引脚测量，其为外壳/引脚) 通过强制对流和散热保持稳定 (以快速消散系统接地的

热量)。此外，利用 SPICE、ANSYS 等可用建模工具对器件进行热仿真。完成测量并绘制图形后，建立一个数学 R-C 仿真模型来拟合该测量曲线。图 72 显示了仿真的 Foster R-C 网络。

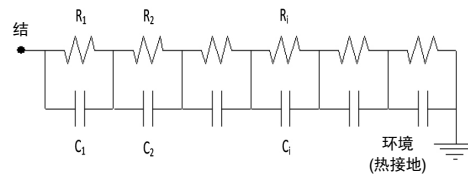


图 72. Foster R-C 网络模型

R 和 C 的连接使得阶梯中的每个“梯级”具有唯一的时间常数，其中：

$$\tau_i = R_i * C_i \quad (\text{公式 18})$$

每个梯级的贡献与其时间常数成反比；随着系统向稳态发展，时间常数越长的梯级贡献越大。尽管如此，但 Foster 网络中的电阻和相应的时间常数没有物理意义，即它们与[热阻——物理解释](#)部分中描述的物理梯形结构不相关。此外，阶梯中梯级的顺序和数量也是任意的，并且可以改变。换言之，Foster 阶梯是拟合实测热阻曲线的纯数学模型。梯级数越多，精度越高，相对于实际曲线的误差系数越小。使用 Foster 模型的优点是易于仿真。一旦一个器件有了 R-C 网络，那么为该系列中的其他器件创建 R-C 模型 (从而生成瞬态热阻曲线) 就相对容易，只需改变仿真模型的输入，如功率 FET 的器件有源面积、总硅面积等。梯形图中 R 的总和就是系统的结至环境总热阻。

另一类 R-C 阶梯是 Cauer 网络，如下图 73 所示。在该网络中，电容全都连接到系统的热接地，每个阶梯中的 R 和 C 与物理梯形结构直接相关。从阶梯中可以直观地观察到，靠近结的梯级将首先充电 (热意义上)，朝向接地的梯级只有当上面的梯级发生热量饱和时才会充电。因此，靠近结的梯级可以与器件和封装相关，而靠近环境地的梯级可以与外部应用条件 (如 PCB) 相关，但器件与其外围之间没有明确的界限。

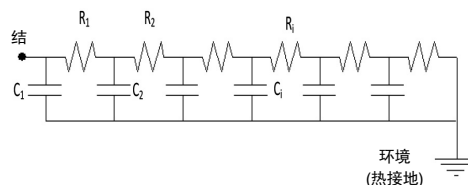


图 73. Cauer R-C 网络模型

虽然 Cauer 网络阶梯中的电阻总和也能得出总热阻，但各个梯级与 Foster 网络不同。通过观察 Cauer R-C 网络的相应变化，可以更好地认知系统条件的变化 (几个具有相似时间常数的物理贡献因素与其数学等价物之间的关系相当复杂)。Cauer 网络一般很难建模，也很难从一个器件转置到另一个器件，而且它一般是利用已知算法根据其 Foster 对应网络来计算。

安森美高边 SmartFET 系列的数据表可能包括也可能不包括这些 R-C 模型，具体取决于特定产品。然而，这些模型可以根据客户的具体要求提供。

了解数据表曲线

除非另有说明，数据表列出了稳态结至环境热阻和结至外壳/引脚/焊点的热阻，同时给出了瞬态热阻图。应注意的是，这些热阻是根据一组应用和安装条件指定的，如 PCB 铜散热器面积和厚度、FR4 面积、电路板层数等。公布的曲线仅在这些条件下有效，如果应用条件与数据表中提到的条件不同，则不应使用这些曲线来估算结温。按照同样的思路，任何比较分析(安森美产品组合内的比较或与竞争器件的比较)只有在测试条件一致的情况下才能提供可靠结果。为此，应当遵循规定电路板几何形状和特性的某些标准，例如 JEDEC JESD 51-3、51-7 等。关于描述热阻时遵循的一组条件，请参考相应的产品数据表。以图 74 为例，考虑 NCV84160 的结至环境瞬态热阻曲线：

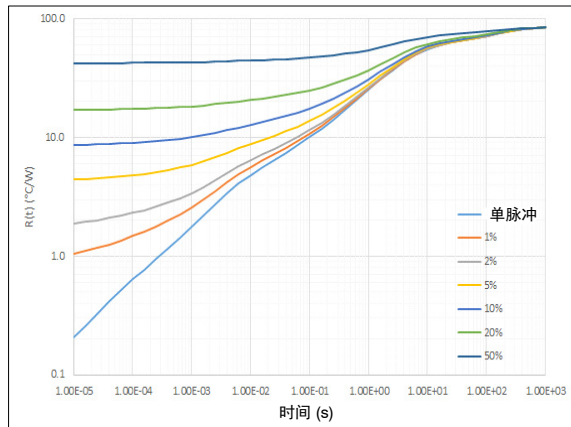


图 74. 瞬态热阻示例性曲线 - NCV84160

应注意的是， θ 和 $R(t)$ 可以互换使用，二者均用于描述器件的热阻。上图描绘了单个脉冲和一个 PWM 功率脉冲序列(由占空比定义)对应的热阻。测量条件指定单层 PCB，FR4 面积为 $4.8\text{ cm} \times 4.8\text{ cm}$ ，正面 1 盎司铜散热器面积约为 200 mm^2 (一般只考虑漏极和源极端子)，背平面覆盖有 1 盎司铜散热器，没有内部平面。此外，假设被测器件附近没有其他热源在工作，否则这些热源可能影响系统的热剖面。走线/测试线的长度、过孔(如果有)的布置、测试板的方向和环境温度的稳定性(通常通过强制对流实现)也是已知的会影响热响应的因素，当然还有许多其他因素。因此，热阻规格仅在上述条件下有效，而不能普遍适用于任何其他应用条件。为了量化应用条件变化的影响，图 75 中的曲线描绘了同一器件(NCV84160)在与以上所述相同的条件下的热阻，但正面铜散热器面积从 200 mm^2 变为最小焊盘(铜区仅存在于封装引脚的焊点处)。

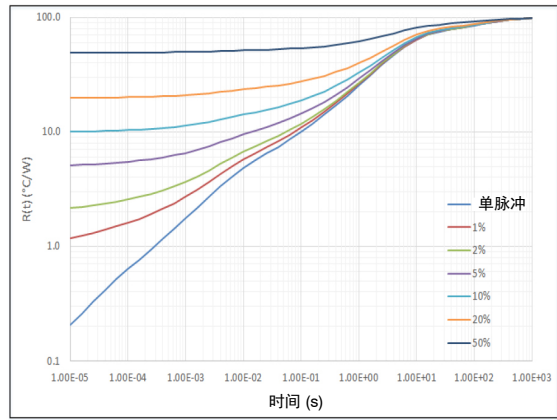


图 75. 瞬态热阻示例性曲线 - NCV84160，正面铜面积为最小焊盘

在这种情况下，正面铜散热器面积减少 200 mm^2 ，稳态热阻增加约 16%。再举一例，FR4 面积增加约 75%，预计会使稳态电阻降低约 7% (如图 73 所示，FR4 特性一般与非常长的时间常数相关，只有在脉冲持续时间较长的情况下才会有明显的影响)。此处提供的数据仅对这种特定情况有效，不应扩展到其他器件，因为测试条件和对热阻的相应影响可能不同。

假设在特定应用中，测试条件与图 74 中公布的曲线所依据的条件相同，那么可通过下述近似计算来估计假想电感切换环境中的平均结温。

考虑切换 1 mH 电感，峰值电流为 5 A，环境温度为 25°C ，电池电压为 14 V。忽略输出传导路径中的串联电阻(这在实际应用中不一定如此)。下面的理想化波形集描述了这种情况：

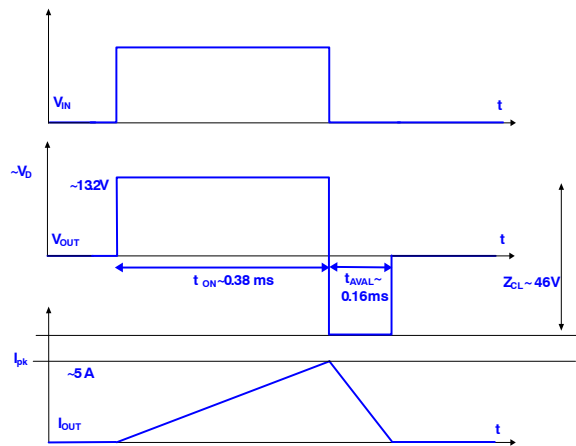


图 76. 假想电感切换事件的理想化波集 - 计算结温

使用下面的公式计算 t_{ON} 和 t_{AVAL} ，结果分别为约 0.38 ms 和约 0.16 ms。

$$t_{ON} = \frac{L \cdot I_{pk}}{V_D - V_{DSON}} \quad \text{(公式 19)}$$

$$t_{AVAL} = \frac{L \cdot I_{pk}}{|V_D - V_{ZCL}|} \quad \text{(公式 20)}$$

这样，充电和雪崩事件期间的平均功耗可以分别近似为 2 W 和 80 W。这些功率水平的计算假设在充电和放电循环期间电流具有理想直线衰减曲线。在实际应用中，平均功率水平应该直接测量（大多数测量设备可以执行数学运算来输出测量功率），而不是进行这些近似计算。

现在，参考图 74 中的一组曲线，x 轴定义功率脉冲的时间周期，y 轴指定不同占空比操作下的热阻。从单脉冲曲线外推热阻，在约 0.38 ms（充电周期）时热阻约为 1.2°C/W，可以计算出温升为 1.2*2 ~ 2.4°C。对放电事件进行类似的外推，可以计算出温升为 0.8*80 ~ 64°C。将该温升与环境温度相加，SCIS 事件结束时的结温为 25 + 2.4 + 64 ~ 92°C。

在重复开关的情况下，应参考占空比曲线，而不是单脉冲曲线。例如，如果图 76 中的电感以 100 Hz 的频率切换，则时间周期为 10 ms。充电和放电事件的占空比分别为 0.38/10 ~ 3.8% 和 0.16/10 ~ 1.6%。可以对这些曲线进行插值以获得估计的热阻，并且可以用与上述类似的方式计算结温。

这里的计算假设感应充电和放电事件具有一个平均矩形功率剖面当量，这并不完全准确，也不一定在每个应用中都成立。上述计算的目的是演示热阻曲线的解释和使用。如果对动态温度变化感兴趣，则需要将瞬时功率剖面输入计算器，后者采用 Foster R-C 模型（参见 [Foster 和 Cauer 网络](#) 部分），并使用一组公式进行分段积分，以估计相应的温度剖面。这种剖面可以根据客户的具体请求提供。

所有上述计算和 R-C 网络中展示的是结至环境热阻模型，这是因为它在实际场景中更有意义。虽然结至外壳（或结至引脚）热阻似乎是估算结温的便捷工具，

只需记录功率事件期间的外壳温度，但使用已公布的结至外壳热阻数字可能会造成误导。结至外壳测量背后的前提是假设器件的“外壳”被视为“热接地”，无论结温如何动态变化，它都应保持在固定的已知温度。这种条件在实践中很难实现，在短暂瞬变中几乎不可能实现，因为外壳温度随着动态功率水平的变化而摇摆不定。此外，大多数温度记录器件（如热电偶）的响应时间远高于汽车 PWM 应用中施加的典型功率瞬变，因此很难预测准确的外壳温度。相比之下，结至环境热阻更可靠，因为在动态功率变化的情况下，我们可以更精确地控制环境温度（通过适当的散热和受控气流）。

设计理念——保护特性

安森美高边 SmartFET 中的保护特性（尤其是限流和温度关断）的设计考虑了器件的热性能。低功耗器件采用线性限流和热驱动的重试策略，而在密集技术上实现的高功率器件使用更精确的限流峰值检测关断和基于定时器的重试策略。从布局角度看，对芯片的热图进行仿真以评估该区域对施加的功率最敏感（就温度变化而言）的部分。温度检测结构的布局是为了优化：a) 最大芯片温度；b) 传感器相对于芯片上最大温度的线性度；c) 差分温度检测所需的变化量，以限制瞬态热应力。在整合了夹子以覆盖有源极区域的器件中，这些传感器的布置变得更具挑战性。电流检测结构的布局也考虑了电流密度分布的均匀性，同时避免形成制约通道，防止在芯片上产生热点。除布局外，这些保护特性的模拟控制电路还需要针对所需的热性能进行设计。在设计该电路时，主要考虑控制激活阈值和电路元件的温度系数。

参考文献

- [1] [https://chem.libretexts.org/Textbook_Maps/Inorganic_Chemistry_Textbook_Maps/Map%3A_Inorganic_Chemistry_\(Wikibook\)/Chapter_10%3A_Electronic_Properties_of_Materials%3A_Superconductors_and_Semiconductors/10.4_Semiconductors%3A_band_gaps%2C_colors%2C_conductivity_and_doping](https://chem.libretexts.org/Textbook_Maps/Inorganic_Chemistry_Textbook_Maps/Map%3A_Inorganic_Chemistry_(Wikibook)/Chapter_10%3A_Electronic_Properties_of_Materials%3A_Superconductors_and_Semiconductors/10.4_Semiconductors%3A_band_gaps%2C_colors%2C_conductivity_and_doping)
- [2] Intusoft Newsletter, October 1988, pp 11–6 to 11–7, <http://www.intusoft.com/nlpdf/nl11.pdf>.
- [3] S. Ben-Yaakov, M.M. Peretz, B. Hesterman, “A SPICE compatible behavioral electrical model of a heated tungsten filament”, Twentieth Annual IEEE Applied Power Electronics Conference and Exposition, vol. 2, pp. 1079–1084, 2005.
- [4] http://www.aecouncil.com/Documents/AEC_Q100-012.pdf
- [5] <https://www.iso.org/standard/50925.html>

AND9733/D

表 4. 缩略语词汇表

编号	表	描述
1	DMOS	双重扩散 MOS
2	N-FET	N 沟道场效应晶体管
3	CMOS	互补 MOSFET 对
4	OEM	原始设备制造商
5	Z_{VD}	高边器件中用于控制部分的过压/ESD 箝位
6	Z_{Sense}	用于电流检测输出的过压/ESD 箝位
7	Z_{ESD}	用于逻辑输入的 ESD 保护二极管
8	A/D	模数转换器
9	I/O	输入/输出
10	RMS	均方根
11	ECU	电子控制单元
12	PWM	脉冲宽度调制
13	LED	发光二极管
14	RSC	重复短路
15	SR	检测比
16	SR_{Err}	检测比中的误差因子
17	TSD	温度关断
18	DTSD	差分/差值热关断
19	I_{OUT}	输出 (漏源) 电流
20	CS	电流检测端子
21	OUT	输出端子
22	V_{OFF}	CS 运算放大器的输入失调
23	V_{th}	功率 FET 的阈值电压
24	R_{LEAK}	负载开路情况下的漏电阻
25	I_{LOAD}	通过负载的电流, 可能不同于 I_{OUT}
26	GND	接地端子
27	V_{BATT}	电池电压
28	$I_{L(OFF)}$	关断状态输出漏电流
29	V_D	漏电压
30	V_{IN_HYST}	输入迟滞窗口
31	V_{IN}	输入端电压
32	V_{SENSE}	检测电阻两端测量的检测端子电压, 等价于 “ V_{CS} ”
33	I_{CS_REV}	电池反向连接时通过 CS 引脚的电流, 等价于 “ $-I_{CS}$ ”
34	R_{CS}	检测电阻接地
35	I_{REV}	电池反向期间流经体二极管的电流, 等价于 “ $-I_{OUT}$ ”
36	I_{LIM_SC1}/I_{LIM_Hi}	电流限值 - 高
37	I_{LIM_SC2}/I_{LIM_Lo}	折返电流限值
38	I_{LIM}	典型电流限值
39	$R_{DS(ON)}$	导通状态下的通道电阻, 等价于 “ R_{ON} ”
40	V_{CLAMP}/Z_{CL}	用于 SCIS 事件的过压有源箝位结构, 等价于 “ V_{OUT_CL} ”
41	V_{DS_SAT}	轻载时的输出压降限制, 等价于 “ V_{DS_ON} ”
42	I_{GND_REV}	电池反向连接时通过 GND 引脚的电流
43	Z_{GND}	由电阻和二极管并联组成的接地阻抗网络
44	R_{DEN}	与微控制器接口的诊断使能/禁用电阻, 等价于 “ R_{CSE} ”
45	t_{CS_High1}	CS_EN 高电平至 CS 高电平延迟时间

表 4. 缩略语词汇表

编号	表	描述
46	t_{CS_Low1}	CS_EN 低电平至 CS 低电平延迟时间
47	t_{CS_High2}	VIN 高电平至 CS 高电平延迟时间
48	t_{CS_Low2}	VIN 低电平至 CS 低电平延迟时间
49	t_{on}	VIN 升至 90% VOUT
50	t_{off}	VIN 降至 10% VOUT
51	t_{D_ON}	导通延迟时间, 至 10% VOUT, VD= “” V, RL= “” 欧姆
52	t_{D_OFF}	关断延迟时间, 至 90% VOUT, VD= “” V, RL= “” 欧姆
53	tskew	差分脉冲偏斜
54	T_{TSD}	热关断阈值
55	T_{TSD_HYS}	热关断迟滞
56	ΔT_{J_RST}	差值热关断迟滞
57	VOV	过压保护
58	R_{IN}	与微控制器接口的输入电阻
59	DEN	电流检测/诊断使能端子, 等价于 “CS_EN”
60	R_{CS}	检测电阻接地
61	R_{PU}	上拉电阻用于关断状态开路负载检测, 下拉电阻用于检测输出至电池短路情况
62	S_{PU}	控制 R_{PU} 与电池连接的开关
63	$R_{A/D}$	在过压和极性反接期间保护微控制器
64	R_{GND}	接地电阻
65	Z_{CS}	VD 和 CS 端子之间 (内部) 连接的 ESD 结构
66	SOA	安全工作区
67	IGBTs	绝缘栅双极晶体管
68	SCR	硅控整流器
69	EMI	电磁干扰
70	$R_{PROTECT}$	用于集群负载的保护电阻
71	t_{av}/t_{AVAL}	感应放电事件中的雪崩时间
72	C_i	用于热网络的容性阶梯
73	R_i	用于热网络的电阻阶梯
74	τ_i	热网络的时间常数
75	$\theta_{Junction-Soldering\ Point}$	结至焊点热阻
76	$\theta_{Junction-Pin}$	结至引脚热阻
78	$\theta_{Junction-Case}$	结至外壳热阻
79	EOL	寿命终止
80	K_{nom}/SR	标称电流检测比
81	SC	短路
82	$t_{cs_Response}$	电流检测响应时间
83	V_{REF}	比较器基准电压
84	DS	诊断选择, 等价于 “CS_SEL”
85	C_{CS}	电流检测滤波器用电容
86	$V_{(SENSE)\ SAT}$	CS 引脚处的饱和电压
87	K_x	考虑器件物理尺寸的常数
88	α	通道长度调制系数
89	RCL	重复箝位切换
90	I_{pk}	SCIS 事件中的峰值电流
91	L_{eff}	SCIS 事件中的有效电感

AND9733/D

表 4. 缩略语词汇表

编号	表	描述
92	SCIS	自箝位电感切换
93	V _{ZCL}	过压保护箝位的击穿电压
94	V _{DSON}	导通状态电位降
95	R _L	负载电阻
96	C _{DS}	漏源电容
97	C _{GD}	栅漏电容
98	C _{GS}	栅源电容
99	SR _{off}	关断期间的压摆率
100	SR _{on}	导通期间的压摆率
101	V _{INH_MIN}	最小高电平输入电压
102	V _{INL_MAX}	最大低电平输入电压
103	R _{PD}	检测短路的下拉电阻
104	C _{OUT}	输出电容
105	Z _L	负载阻抗
106	D _{GND}	接地网络二极管
107	V _{GND}	接地电阻两端的电压
108	V _{RIN}	输入电阻两端的电压
109	V _{OUT_MICRO}	微控制器逻辑输出端电压
110	C _{SUPPLY}	电源电容
111	V _{NOM}	标称额定灯泡电压
112	P _{NOM}	标称额定灯泡功率
113	V _{ref_deltaTj}	DTSD 比较器的基准电压
114	V _{ref_Tjmax}	DTSD 比较器的基准电压
115	I _{DEN_REV}	通过 DEN 端子的反向电流
116	I _{IN_REV}	通过输入端子的反向电流
117	PCB	印刷电路板
118	t _{Bulb_ON}	开启灯泡所需的时间
119	T _{REF}	期望灯丝温度

onsemi, **Onsemi**, and other names, marks, and brands are registered and/or common law trademarks of Semiconductor Components Industries, LLC dba "**onsemi**" or its affiliates and/or subsidiaries in the United States and/or other countries. **onsemi** owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of **onsemi**'s product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. **onsemi** reserves the right to make changes at any time to any products or information herein, without notice. The information herein is provided "as-is" and **onsemi** makes no warranty, representation or guarantee regarding the accuracy of the information, product features, availability, functionality, or suitability of its products for any particular purpose, nor does **onsemi** assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using **onsemi** products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by **onsemi**. "Typical" parameters which may be provided in **onsemi** data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. **onsemi** does not convey any license under any of its intellectual property rights nor the rights of others. **onsemi** products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use **onsemi** products for any such unintended or unauthorized application, Buyer shall indemnify and hold **onsemi** and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that **onsemi** was negligent regarding the design or manufacture of the part. **onsemi** is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

ADDITIONAL INFORMATION

TECHNICAL PUBLICATIONS:
 Technical Library: www.onsemi.com/design/resources/technical-documentation
 onsemi Website: www.onsemi.com

ONLINE SUPPORT: www.onsemi.com/support
 For additional information, please contact your local Sales Representative at
www.onsemi.com/support/sales